



ДОНСКОЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
УПРАВЛЕНИЕ ДИСТАНЦИОННОГО ОБУЧЕНИЯ И ПОВЫШЕНИЯ
КВАЛИФИКАЦИИ
Кафедра «Электроэнергетические системы»

ОСНОВЫ ЭЛЕКТРОНИКИ УСТРОЙСТВ АВТОМАТИКИ

Авторы
Цыгулев Н.И., Проус В.Р.

Ростов-на-Дону, 2013





Аннотация

В учебном пособии в достаточно кратком изложении для восприятия представлены материалы по основным разделам электроники, являющейся основой построения принципиальных схем аппаратуры автоматики различных технологических процессов, касающихся производства и распределения электроэнергии, эксплуатации транспортных средств, переработки сырья и т.д. Рассмотрены электронные узлы аппаратуры автоматики, первичные сигналы которой соизмеримы или кратны промышленной частоте работы электроэнергетических систем. Учебное пособие дает возможность познакомиться с физическими основами функционирования электронной элементной базы, принципами построения основных каскадов аналоговой и цифровой схемотехники. Оно снабжено практическими заданиями с примерами решений и содержит контрольные вопросы по основным разделам.

Пособие предназначено для бакалавров направления 140400 «Электроэнергетика и электротехника» всех форм обучения.

Авторы

**д.т.н., профессор ЦЫГУЛЁВ Н.И.,
к.т.н., доцент ПРОУС В.Р.**



Оглавление

Предисловие	5
1. ОСНОВЫ АНАЛОГОВОЙ ЭЛЕКТРОНИКИ	7
1.1. Классификация электронных цепей	7
1.2. Пассивные элементы электронных схем.....	8
1.3. Источники энергии электронных цепей.....	18
1.4. Прохождение сигналов через пассивные <i>RC</i> -цепи	22
1.5. Полупроводниковые приборы	27
1.6. Полупроводниковые диоды.....	40
1.7. Тиристоры	52
1.8. Диодные выпрямительные схемы.....	57
1.9. Биполярные транзисторы.....	65
1.10. Линейные усилительные каскады	74
1.11. Классы усиления усилительных каскадов.....	82
1.12. Реализация схемы усилительного каскада	83
1.13. Температурная стабилизация.....	86
1.14. Эмиттерный повторитель	87
1.15. Полевые транзисторы	89
1.17. Операционные усилители	109
1.18. Функциональные преобразователи на ОУ	121
1.18. Функциональные преобразователи на ОУ	141
2. ЦИФРОВАЯ ЭЛЕКТРОНИКА.....	158
2.1. Основные положения.....	158
2.2. Кодирование в двоичной системе счисления	160
2.3. Логические функции и их свойства.....	162
2.4. Теоремы алгебры логики и формы записи логических функций.....	164
2.5. Реализация логических функций	168
2.6. Серии цифровых интегральных микросхем	170
2.7. Схемотехническая база цифровых устройств	178
2.8. Комбинационные цифровые устройства.....	186
2.9. Последовательностные цифровые устройства	201
2.10. Цифро-аналоговые и аналого-цифровые преобразователи.....	214
2.11. Микропроцессорные системы	228



3. КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ	231
3.1. Контрольные вопросы по основам элементной базы и аналоговой схмотехнике	231
3.2. Контрольные вопросы по цифровой электронике	233
3.3. Контрольные задания с примерами решений	234
 БИБЛИОГРАФИЧЕСКИЙ СПИСОК	 272



ПРЕДИСЛОВИЕ

Значительному развитию информационных технологий, начиная с середины прошлого столетия, предшествовало появление полупроводниковой элементной базы и схемотехнических решений построения дискретной и интегральной электроники. Темпы развития и распространения электронных устройств во всем мире поражают воображение. Совершенствование элементной базы и принципов схемотехники промышленной электроники обеспечило быстрый прогресс создания электронной аппаратуры в самых разнообразных отраслях экономики. При этом были достигнуты высокие в качественном отношении эксплуатационные характеристики электронных устройств. Появление прикладных компьютерных программных средств моделирования электронных узлов различной сложности значительно сократило сроки проектирования принципиальных схем электронной аппаратуры.

Несмотря на успехи дискретной электроники и микросхемотехники молодому начинающему поколению необходимо знать физические основы электронной элементной базы и принципы построения аналоговых и цифровых устройств различного назначения. В первую очередь это касается устройств автоматики, охватывающих основные технологические процессы производств, включая автоматизированные системы управления и регулирования, измерительную технику, противоаварийную автоматику, релейную защиту и т.д. Эти устройства, как правило, работают с относительно низкочастотными сигналами, определяющимися промышленной частотой энергосистем и что отличает их от сигналов устройств высокочастотной и сверхвысокочастотной аппаратуры, применяющейся, например, в радиотехнике, технике связи, телевидении и др.

В данном учебном пособии рассматриваются низкочастотные схемотехнические устройства. При этом учитывается, что без знания основ физических процессов преобразования сигналов в различных по назначению электронных узлах и каскадах усилителей, молодым исследователям – студентам бывает трудно разобраться в правильности функционирования той или иной аппаратуры. Это же относится и к пониманию результатов моделирования принципиальных схем электронных устройств с помощью пакетов прикладных программ схемотехнического моделирования Micro-Cap, Dtsign Center и др.

Изучение большого разнообразия направлений и форм современной электроники требует значительного времени и усилий для усвоения всех особенностей элементной базы и схемотехнического проектирования электронной аппаратуры. Поэтому в данном учебном пособии поставлена задача в минимальном объеме и в максимально упрощенном



Основы электроники устройств автоматики

варианте представления материала донести до читателей основные представления и закономерности, характерные для большинства электронных устройств промышленной электроники. Представляется, что на современном этапе для успешной практической деятельности будущих специалистов достаточно знать основные закономерности и эксплуатационные характеристики электронных приборов и устройств, подробно не вдаваясь во внутренние физические структуры и технологии изготовления интегральных микросхем. В противном случае учебное пособие могло бы существенно увеличиться в объеме представляемого материала и что не соответствовало бы времени, отведенному для изучения соответствующих учебных курсов.

Поэтому из большого многообразия элементов схем в учебном пособии представлены наиболее важные с практической точки зрения, составляющие основу современных электронных устройств автоматики.

Учебное пособие не ставит своей целью дать студенту полное руководство к проектированию сложных полупроводниковых устройств. При изучении этой дисциплины студент должен не столько получить навыки в проектировании электронных устройств, сколько выработать научное понимание процессов в полупроводниковых системах, связанных с физикой явлений и заложенных в них алгоритмов работы, научиться практически подходить к инженерной оценке анализа работы электронных устройств. Для этого будущему инженеру необходимо воспитывать способности к физической интерпретации результатов анализа.

Пособие состоит из трех разделов, первые два из которых посвящены непосредственно изложению основ электроники аналоговых и цифровых устройств автоматики. Третий раздел содержит материал для контроля полученных знаний. Материал в этом разделе представлен в виде контрольных вопросов по аналоговой элементной базе и аналоговой и цифровой схемотехнике. Кроме того даны варианты контрольных заданий с примерами решений, рекомендациями и справочными материалами.

Для более углубленного изучения всех направлений электронной техники в пособии дан перечень рекомендуемой литературы.



Основы электроники устройств автоматики

1. ОСНОВЫ АНАЛОГОВОЙ ЭЛЕКТРОНИКИ

1.1. Классификация электронных цепей

В технике релейной защиты в общем случае используются цепи с линейными и нелинейными элементами. Линейными называются такие элементы, свойства (параметры) которых не зависят от величины и направления (или полярности) приложенного тока или напряжения. Цепи, состоящие только из линейных элементов, называются линейными. Для линейных цепей справедлив принцип суперпозиции (наложения).

Если свойства (параметры) элементов зависят от величины и направления (или полярности) тока или напряжения, то такие элементы называются нелинейными. Цепи, содержащие хотя бы один нелинейный элемент, называются нелинейными цепями.

Существуют линейные элементы, свойства которых изменяются во времени под воздействием каких-либо факторов, не связанных непосредственно с протекающими токами или приложенными напряжениями. Такие элементы называются линейными элементами с переменными параметрами, или параметрическими элементами. Цепи, содержащие хотя бы один параметрический элемент, называются линейными цепями с переменными параметрами или параметрическими цепями.

С переменными токами, протекающими через элемент цепи, связано переменное электромагнитное поле, имеющее волновой характер. Если все три линейных размера, которыми характеризуется любой физический элемент (l_1, l_2, l_3), пренебрежимо малы по сравнению с длиной волны $\lambda = C/f$ ($l_1 \ll \lambda, l_2 \ll \lambda, l_3 \ll \lambda$), то такой элемент получается как бы сосредоточенным в одной точке связанного с ним волнового поля. Такие элементы (и состоящие из них цепи) называются элементами (цепями) с сосредоточенными параметрами.

Если для одного из линейных размеров элемента указанное соотношение с λ не выполняется, то различные сечения элемента в соответствующем направлении оказываются под воздействием поля разной величины (т.к. поле волнообразно изменяется в пространстве). Это существенно влияет на характер процессов в элементе, который в данном случае называется элементом с линейно-распределёнными параметрами, или просто элементом с распределёнными параметрами.

В цепи с сосредоточенными параметрами и соединительные провода между элементами не должны образовывать систему с распределёнными параметрами, т.е. размеры проводов и расстояния между ними должны быть пренебрежимо малы по сравнению с длиной волны.

Существуют также элементы, у которых два или все три линейных размера не являются пренебрежимо малыми в сравнении с длиной



Основы электроники устройств автоматики

волны. Такие элементы и содержащие их цепи называются системами с объёмно-распределёнными параметрами.

При анализе систем с объёмно-распределёнными параметрами необходимо рассматривать не напряжения и токи, а параметры, характеризующие электромагнитное поле, связанное с этими системами.

Все источники энергии объединяются под названием активных элементов. Потребители энергии независимо от их физической природы называются пассивными элементами. Цепи, содержащие хотя бы один активный элемент, называются активными. Цепи, состоящие только из пассивных элементов, называются пассивными. Пассивные элементы различаются по способу потребления ими энергии (активные сопротивления, реактивные элементы – конденсаторы и катушки индуктивности).

1.2. Пассивные элементы электронных схем

Резисторы. Резисторы являются самыми простыми и самыми распространёнными элементами принципиальных схем различных электронных устройств. Если резистор выходит из строя, то это может быть причиной более серьёзных неисправностей. От качества изготовления резисторов в условиях массового производства и правильности их выбора при проектировании аппаратуры в сильной степени зависит надёжность электронных устройств. Если резистор правильно выбран при проектировании электронной аппаратуры, то отказы схем маловероятны. Учитывая технологический разброс параметров, ошибочность маркировки и процессы старения на предприятиях-изготовителях электронной техники должен производиться входной контроль по отбраковке резисторов.

Чтобы наилучшим образом выбрать резистор для работы в конкретной схеме, необходимо хорошо изучить их типы и характеристики. Элементы одного типа могут отлично работать в одном устройстве, а в другом – могут стать причиной отказа.

На принципиальных схемах резисторы обозначаются в виде прямоугольников (рис. 1.1, а). Идеальный резистор обладает чисто

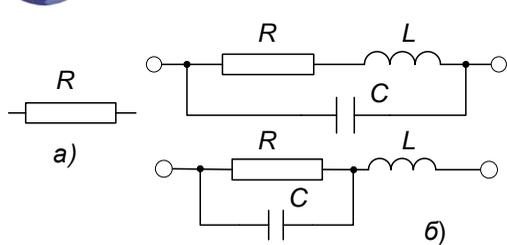


Рисунок 1.1. Резисторы

активным сопротивлением; векторы напряжения и тока при его подключении к источнику электрической энергии совпадают по направлению. В реальности этого не происходит из-за неидеальности резисторов. В зависимости от типа резисторы могут быть представлены схемами замещения, содержащими реактивные элементы: индуктивность L и конденсатор C (рис. 1.1, б).

С учётом этого в реальности резисторы обладают комплексным сопротивлением, векторы тока и напряжения не совпадают по направлению. Однако на практике принято идеализировать сопротивление резисторов, считая его чисто активным, что в большинстве случаев не приводит к погрешности расчётов из-за их малости.

В зависимости от назначения резисторы подразделяются на две группы: *общего* и *специального* назначений.

Общего назначения:

Специального назначения:

от 1 Ом до 10 МОм, до 100 Вт

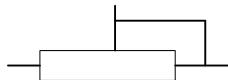
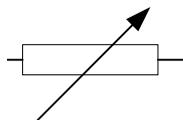
а) *высокоомные* от десятков МОм до сотен тераом, рассеиваемая мощность 100 ÷ 400 Вт;

б) *высоковольтные* до 10^{11} Ом, напряжением – десятки кВ;

в) *высокочастотные* (малые собственные ёмкость и индуктивность);

г) *прецизионные* от 0,1 до 100 МОм, до 2 Вт; точность 0,001 – 1%

Переменные резисторы подразделяются на переменные и подстроечные (рис. 1.2, а и б соответственно):



- допускают более 5000 перемещений

- допускают до 1000 циклов перемещений

а)

б)

Рисунок 1.2. Переменные резисторы

Сопротивление переменных резисторов может иметь линейную и

Основы электроники устройств автоматики



нелинейную (логарифмическую или антилогарифмическую) шкалу в зависимости от передвижения подвижного контакта (рис. 1.3).

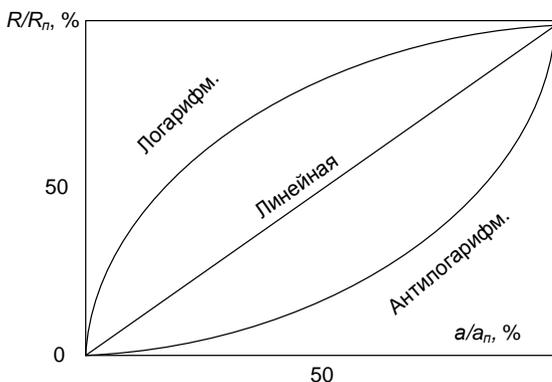


Рисунок 1.3. Графики сопротивлений переменных резисторов

С учётом назначения резисторы изготавливаются из разных материалов и имеют различное конструктивное исполнение. При этом они делятся на: *проволочные; непроволочные; металлофольговые* (фольга нанесена на непроводящее основание). У проволочных и металлофольговых резисторов в качестве токопроводящего материала используется манганин и нихром. Непроволочные резисторы бывают: а) углеродистые и бороуглеродистые; б) металлодиэлектрические, металлоплёночные или металлооксидные, полупроводниковые.

По конструктивному исполнению резисторы делятся на: нормального и тропического исполнений; изолированные и неизолированные; герметизированные.

Из-за движения электронов внутри твёрдого тела в резисторах проявляются *тепловые шумы*. Их среднюю мощность определяют из формулы Найквиста: $P_{ш} = 4KT\Delta f$, где K – постоянная Больцмана ($K = 1,38 \cdot 10^{-23}$ Дж/К); T – абсолютная температура; Δf – полоса частот.

Действующее значение *напряжения* шумов связано с их мощностью уравнением $P_{ш} = U_{ш}^2/R$. С учётом этого $U_{ш} = \sqrt{4KTR\Delta f}$.

Кроме того, резисторы имеют *токовые шумы*, возникающие под действием приложенного электрического напряжения,

$$U_{ш} \approx k_1 U \sqrt{R \lg \frac{f_2}{f_1}},$$

где $U_{ш}$ – действующее значение переменной составляющей напряжения на резисторе; k_1 – постоянный для данного резистора



Основы электроники устройств автоматики

параметр (задаётся в справочной литературе); U – постоянное напряжение на резисторе; f_1 и f_2 – высшая и низшая частоты, в полосе которых определяется шум.

Уровень токовых шумов оценивают в полосе частот Δf отношением

$D = U_{ш}/U$. Основная причина появления этого шума – временное изменение объёмной концентрации электронов и изменение контактных сопротивлений между зёрнами проводника, имеющего зернистую структуру.

Значение шумов у непроволочных резисторов в диапазоне 60 Гц ÷ 6 кГц находится в пределах (1÷5) мкВ/В; у регулируемых (переменных и подстроечных) – до 50 мкВ/В; у проволочных значение шумов – до 0,1 мкВ/В, т.е. приблизительно на порядок лучше, чем у непроволочных резисторов.

Суммарный шум цепи определяется в соответствии с выражением:

$$U_{ш\Sigma} = \sqrt{U_{шT1}^2 + \dots + U_{шTn}^2 + U_{шN1}^2 + \dots + U_{шNn}^2} ,$$

где $U_{шT1}, U_{шTn}$ – напряжение тепловых шумов n -ых резисторов;

$U_{шN1}, U_{шNn}$ – напряжение токовых шумов этих же резисторов.

Поверхностный эффект – приводит к увеличению сопротивления от частоты. Его необходимо учитывать, начиная с частот от нескольких кГц. Сопротивление медного провода сечением 1 мм при 10 кГц увеличивается на 0,01%.

Относительная частотная погрешность определяется как

$$\gamma = \frac{z - R}{R} \cdot 100\% ,$$

где z – полное сопротивление резистора на заданной частоте f .

Частотные характеристики у непроволочных резисторов значительно лучше, чем у проволочных резисторов.

Основные параметры резисторов:

- номинальное сопротивление по ГОСТ 2825 – 67;
- допустимое отклонение сопротивления от номинальных величин;
- номинальная мощность рассеиваемая (максимальная мощность, которую резистор может рассеивать без изменения своих параметров при непрерывной нагрузке и заданной температуре);
- предельное рабочее напряжение;
- температурный коэффициент сопротивления (характеризует изменение сопротивления резистора при изменении температуры на 1° С):

$$\text{TKC} = \frac{\Delta R}{R_1 \Delta t} \cdot 100 ,$$



где R_T – сопротивление резистора при нормальной температуре;
 ΔR – предельная разность сопротивлений резистора ($\pm R - R_T$)
 при изменении температуры Δt ;

- уровень собственных шумов D (мкВ/В).

Среди резисторов следует отметить терморезисторы и варисторы, сопротивления которых изменяется в зависимости от температуры и приложенного напряжения, а также протекающего тока соответственно (рис. 1.4, а и 1.4, б).

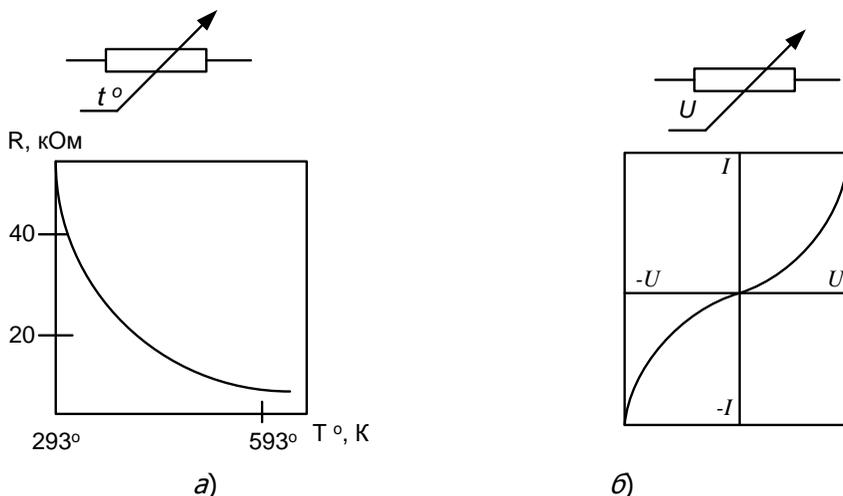


Рисунок 1.4. Графики сопротивлений терморезисторов а) и варисторов б)

Конденсаторы. В простейшем случае конденсатор представляет собой две металлические пластины (обкладки), разделённые слоем диэлектрика. Количественной мерой способности накапливать электрические заряды на обкладках является ёмкость конденсатора. Электрические характеристики, конструкция и область применения конденсаторов зависят от типа диэлектрика между обкладками (газообразный, жидкий, твёрдый).

Твёрдый неорганический диэлектрик – керамический, стеклокерамический, стеклоэмалевый, стеклоплёночный, слюдяной. Твёрдый органический диэлектрик – бумажный, металlobумажный, фторопластовый и др.

С оксидным диэлектриком с использованием алюминия, титана, ниобия и их сплавов изготавливают конденсаторы: электролитические, оксидно-полупроводниковые, оксидно-металлические.

По назначению конденсаторы делятся на конденсаторы об-



шего и специального назначения. Первые делятся на низкочастотные и высокочастотные. К конденсаторам специального назначения относятся высоковольтные, помехоподавляющие, импульсные, дозиметрические, с электрически управляемой ёмкостью (варикапы, вариконды) и др. По функциональному назначению конденсаторы подразделяются на контурные, разделительные, блокировочные, сглаживающие и т.д., а по характеру изменения ёмкости на постоянные, переменные и подстроечные.

У идеального конденсатора в цепи с источником электрической энергии ток опережает напряжение на угол 90° . В зависимости от типа реальные конденсаторы могут быть представлены схемами замещения, содержащими сопротивления $R(\omega)$ и эквивалентные индуктивности $L_{эк}$ (рис. 1.5). Угловая частота $\omega = 2\pi f$.

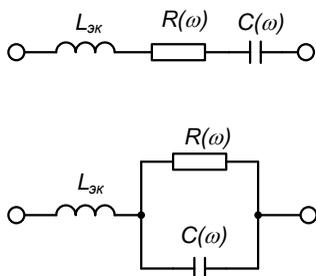


Рисунок 1.5. Схемы замещения реальных конденсаторов

Сопротивление $R(\omega)$ – характеризует потери энергии и обуславливает сдвиг напряжения и тока на угол $\varphi \leq 90^\circ$. Допустимое отклонение ёмкости конденсатора от его номинальной ёмкости $C_{ном}$ обычно задаётся в %:

$$\Delta C_{ном} = \frac{C - C_{ном}}{C_{ном}} \cdot 100\% .$$

При проектировании устройств стремятся выбирать конденсаторы в той полосе частот, в которой $L_{эк}$ не оказывает существенного влияния.

Допустимая полоса частот у конденсаторов разных типов: у воздушных (2,5 – 3,6) МГц, слюдяных (150 – 200) МГц, бумажных (50 – 80) МГц, керамических дисковых (200 – 2000) МГц, керамических трубчатых (5 – 200) МГц.

Стабильность ёмкости C_0 конденсаторов определяется её изменением в пределах ΔC под воздействием внешних факторов. Наибольшее влияние на величину ёмкости оказывает температура. Её влияние оценивается температурным коэффициентом ёмкости (ТКЕ): $ТКЕ = \Delta C / (C_0 \Delta T)$, где ΔT – диапазон изменения температуры. У высокочастотных конденсаторов величина ТКЕ не зависит от температуры и указывается на корпусе конденсатора путём окраски корпуса в определённый цвет и нанесения цветной метки. Ёмкость низкочастотных конденсаторов зависит от температуры, поэтому их стабильность оценивается величиной предельного отклонения ёмкости при крайних значениях

Основы электроники устройств автоматики



температуры. Температурная зависимость у низкочастотных конденсаторов носит нелинейный характер.

Электромагнитные потери в конденсаторах определяются тангенсом угла потерь, определяющимся отношением активной P и реактивной Q мощностей: $tg\delta = P/Q$. Потери обусловлены электропроводностью и поляризацией диэлектрика. Конденсаторы имеют с диэлектриком: керамическим $tg\delta \approx 10^{-4}$; со слюдяным – 10^{-4} ; с бумажным – 0,01-0,02; с оксидным – 0,1-1,0.

Значение $tg\delta$ определяется не только видом диэлектрика, но может меняться с частотой и с течением времени, а так же зависит от температуры и напряжённости электрического поля.

При воздействии на конденсатор напряжения в нём возникают электрические и акустические шумы, которые вызваны частичными разрядами, мерцаниями ёмкости и пьезоэлектрическим эффектом (в керамических конденсаторах). Акустические шумы обусловлены вибрацией обкладок под действием кулоновских и электродинамических сил.

Для большинства конденсаторов полярность напряжения, приложенного к его обкладкам, не имеет значения. Электролитические конденсаторы в основном бывают полярными, но бывают и не полярными (например, типа К50-6). В полярных конденсаторах в качестве диэлектрика используется тонкий слой оксида металла, который обладает вентильными свойствами.

Важным параметром конденсаторов является ток утечки $I_{ут}$ – это ток при приложенном постоянном напряжении: $I_{ут} = \kappa C_{ном} U_H + m$, где κ и m – коэффициенты, зависящие от типа и ёмкости конденсатора ($\kappa = 10^{-4} \div 2 \cdot 10^{-6}$; $m = (0 \div 10^{-2})$ мА; $C_{ном}$ U_H – номинальные ёмкость и напряжение конденсатора.

Ток $I_{ут}$ определяется через минуту после подачи на обкладки конденсатора постоянного напряжения U .

Основные параметры конденсаторов:

- номинальная ёмкость $C_{ном}$;
- номинальное напряжение U_H ;
- допустимое отклонение действительной ёмкости от номинального значения в %;
- тангенс угла потерь $tg\delta$ или добротность $Q (Q = 1/ tg\delta)$;
- ток утечки $I_{ут}$ (в основном для электролитических конденсаторов);
- сопротивление изоляции или постоянная времени саморазряда

$$R_{из} = U_o / I_{ут},$$

где U_o – постоянное напряжение, приложенное к обкладкам конденсатора, вызвавшее $I_{ут}$;

- температурный коэффициент ёмкости



$$\alpha_c = TKE = \frac{1}{C} \frac{dC}{dT} ,$$

показывающий изменение ёмкости при изменении на 1°K температуры окружающей среды. TKE может быть положительным, отрицательным, нулевым. Его значение, определённое на конкретной частоте, указывается в маркировке с помощью букв, цифр или цветового кода. По допустимому отклонению TKE от нормированного значения конденсаторы подразделяется на 2 класса А и Б. У класса А отклонения в 2÷2,5 раза меньше, чем у класса Б. При необходимости получить определённое значение TKE применяют последовательное, параллельное и смешанное соединение конденсаторов с разными номиналами и разными TKE; комбинируя можно получить нулевой TKE, что применяется при создании конденсаторов для измерительной аппаратуры.

Величина ёмкости переменных конденсаторов находится в диапазоне 600 – 5000 пФ. Ёмкость подстроечных конденсаторов может быть в диапазоне от единиц до нескольких десятков пикофард. Для переменных и подстроечных конденсаторов различают параметры: максимальная и минимальная ёмкости C_{max} , C_{min} ; коэффициент перекрытия по ёмкости $K_c = C_{max}/C_{min}$; TKE, $tg\delta$ и закон изменения ёмкости.

Используются нелинейные конденсаторы, у которых ёмкость зависит от напряжённости электрического поля (ёмкость $C = q/U$, где q заряд на обкладках конденсатора). При этом оценка величины ёмкости производится по значению дифференциальной ёмкости $C_{диф} = dq/dU$ ($C \neq C_{диф}$). Нелинейные конденсаторы на основе использования свойств $p-n$ – перехода полупроводников называются *варикапами*.

Электрическая ёмкость конденсаторов характеризуется величиной напряжения пробоя и зависит от изоляционных свойств диэлектрика. Все конденсаторы в процессе изготовления подвергаются воздействию испытательного напряжения в течение 2÷5 с. В технической документации указывается номинальное напряжение, т.е. такое максимальное напряжение, при котором конденсатор может работать длительное время при соблюдении условий, указанных в техническом паспорте. Для повышения надёжности конденсаторы применяют на напряжение, которое меньше номинального.

В технике иногда используют такой параметр конденсаторов, как установленная мощность, которая определяется как произведение номинальных ёмкости и напряжения.

Индуктивности. Для электронных схем промышленностью выпускаются катушки индуктивности, которые представляют собой свёрнутый в спираль проводник, обладающий малой ёмкостью и малым активным



Основы электроники устройств автоматики

сопротивлением. Катушка индуктивности состоит из одножильного, реже многожильного, изолированного проводника, намотанного на каркас из диэлектрика тороидальной, цилиндрической или прямоугольной формы; существуют также бескаркасные индуктивные катушки. Намотка бывает однослойной (рядовой и с шагом) и многослойной (рядовой, в навал и универсальной). Для увеличения индуктивности применяют сердечники из ферромагнитных материалов: электротехнической стали, пермаллоя, аморфного железа, магнитодиэлектриков – ферритов, ольсиферов и на основе порошков карбонильного железа, и др.

Применение катушек индуктивности в электронных схемах предполагает их работу в слабых электромагнитных полях, когда сердечники находятся на линейном участке характеристики намагничивания. Применение индуктивностей в сильных электромагнитных полях, например, в трансформаторах тока, измерительных, силовых и импульсных трансформаторах напряжения, трансреакторах, требует специального теоретического анализа характеристик и параметров их работы.

Добротность катушки индуктивности – это качество работы катушки в цепях переменного тока. Добротность Q катушки индуктивности определяют как отношение её индуктивного сопротивления x_L к активному сопротивлению R ($Q = x_L/R$). Иначе, *индуктивное сопротивление* – это сопротивление катушки переменному току, а *активное сопротивление* – это сопротивление катушки постоянному току и сопротивление, обусловленное потерями электрической мощности в каркасе, сердечнике, экране и изоляции катушки. Чем меньше активное сопротивление, тем выше добротность катушки и её качество. Таким образом, можно сказать, что чем выше добротность, тем меньше потери энергии в катушке индуктивности.

Целесообразно производить оценку потерь в магнитопроводах катушек индуктивности.

Потери на вихревые токи и гистерезис с достаточной для практики точностью могут быть определены по выражению:

$$P_n = P_{yd} \cdot V_m \cdot f,$$

где P_{yd} – суммарные удельные потери, Вт/м³Гц; V_m – объём магнитопровода;

f – рабочая частота.

Трансформаторы. Применяют трансформаторы с первичной и вторичной обмотками, расположенными на общей магнитной системе (МС) из ферромагнитного материала. Исследование трансформаторов с МС, обладающей переменной магнитной проницаемостью, затруднено из-за невозможности пользоваться принципом наложения и рассматри-



вать потоки, сцепляющиеся с первичной и вторичной обмотками трансформатора в виде сумм потоков самоиндукции и взаимной индукции. Поэтому при анализе работы трансформаторов с МС исходят непосредственно из результирующей картины магнитного поля. Пренебрегая деталями, эту картину можно представить в виде, в котором все магнитные линии, сцепляющиеся с обмотками трансформатора, можно разделить на три магнитных потока: основной, или рабочий, поток трансформатора Φ_0 , представляющий собой совокупность магнитных линий, замыкающихся по МС и сцепляющихся со всеми витками первичной и вторичной обмоток; поток рассеяния Φ_{S1} первичной обмотки, представляющий собой совокупность магнитных линий, сцепляющихся только с первичной обмоткой и замыкающихся целиком или главным образом по воздуху; поток рассеяния Φ_{S2} вторичной обмотки, определяемый аналогично потоку рассеяния первичной обмотки. Магнитодвижущая сила (МДС), определяющая основной поток трансформатора, равна сумме МДС первичной и вторичной обмоток, т. е.

$$F = i_1 w_1 + i_2 w_2. \quad (1.1)$$

При $i_1 w_1 + i_2 w_2 = 0$ основной поток трансформатора равен нулю и остаются только потоки рассеяния. Так как линии потоков рассеяния замыкаются целиком или главным образом по воздуху, магнитная проницаемость которого постоянна, можно считать, что потокосцепления Ψ_{S1} и Ψ_{S2} пропорциональны соответствующим токам, т. е.

$$\Psi_{S1} = L_{S1} i_1; \quad \Psi_{S2} = L_{S2} i_2, \quad (1.2)$$

где L_s – индуктивность рассеяния.

Для потокосцеплений первичной и вторичной обмоток:

$$\Psi_1 = \Psi_{S1} + w_1 \Phi_0 = L_{S1} i_1 + w_1 \Phi_0; \quad (1.3)$$

$$\Psi_2 = \Psi_{S2} + w_2 \Phi_0 = L_{S2} i_2 + w_2 \Phi_0. \quad (1.4)$$

С учётом напряжений на первичной и вторичной обмотках трансформатора u_1 и u_2 и сопротивлений обмоток r_1 и r_2 , имеем следующие уравнения для первичной и вторичной цепей:

$$u_1 = r_1 i_1 + L_{S1} \frac{di_1}{dt} + w_1 \frac{d\Phi_0}{dt} \quad (1.5)$$

$$-w_2 \frac{d\Phi_0}{dt} = r_2 i_2 + L_{S2} \frac{di_2}{dt} + u_2. \quad (1.6)$$

Из уравнения (1.5) следует, что напряжение, приложенное к первичной обмотке, уравновешивается падением напряжения на активном сопротивлении первичной обмотки и ЭДС, индуцируемыми основным потоком и потоком рассеяния трансформатора. Из уравнения (1.6) следует, что ЭДС, индуцируемая во вторичной обмотке основным



Основы электроники устройств автоматики

потоком, уравнивается падением напряжения на активном сопротивлении вторичной обмотки, падением напряжения на сопротивлении нагрузки и ЭДС, индуцируемой потоком рассеяния вторичной обмотки.

Электромагнитные процессы в МС трансформатора определяются законами и явлениями, что и в МС любого другого трансформатора.

Электромагнитное экранирование. Для защиты катушек индуктивности электронных и электрических цепей от влияния на них электромагнитных полей применяют металлические экраны. Если защищаемый элемент цепи окружить сплошной металлической оболочкой, то при достаточной её толщине внешнее магнитное поле практически не проникает внутрь оболочки. Такие оболочки называют электромагнитными экранами. С другой стороны такой экран оказывается практически непроницаемым и для переменного электромагнитного поля, создаваемого самой индуктивной катушкой, заключённой в его полости, т.е. экран защищает также все приборы, расположенные вне его, от влияния поля, существующего внутри его.

Экранирующее действие физически может быть объяснено возникновением токов в стенках экрана, создающих поле, которое компенсирует их вызывающее внешнее поле. Эти токи являются вихревыми.

Для получения эффективного экранирующего действия толщину стенок экрана необходимо взять порядка длины волны λ в материале экрана. При такой толщине стенки экрана электромагнитная волна практически затухает. При частоте $f = 50$ кГц длина волны в меди получается примерно равной 0,6 мм. Поэтому для радиочастот нет необходимости применять для экранов ферромагнитные материалы, которые нежелательны вследствие зависимости их магнитной проницаемости от напряжённости поля и явления гистерезиса. Для радиочастот обычно используют экраны из меди или алюминия, имеющие небольшое активное сопротивление.

При частоте $f = 50$ Гц для эффективного экранирования толщина стенок медного экрана должна быть примерно 0,06 м, поэтому в этом случае целесообразно использовать экран из ферромагнитного материала, в котором электромагнитная волна затухает значительно сильнее, чем в медном. Ферромагнитный экран эффективен и при защите установок постоянного тока.

1.3. Источники энергии электронных цепей

В общем случае при изменении нагрузки, подключённой к источнику электрической энергии, в цепи меняется как активный ток, так и активное напряжение. На практике при анализе работы схем удобнее рассматривать источники энергии, в которых при изменении нагрузки

Основы электроники устройств автоматики



меняется только активный ток или только активное напряжение. Такие активные элементы называются идеальными источниками энергии.

Идеальным источником напряжения называется такой активный элемент, у которого при изменении нагрузки напряжение источника остаётся неизменным. Напряжение такого источника называется *задающим напряжением или ЭДС*. Условное графическое изображение идеального источника ЭДС приведено на рис. 1.6, а. Стрелкой обозначено положительное направление отсчёта задающего напряжения (ЭДС), которое считается положительным, если электрический потенциал возрастает в направлении,

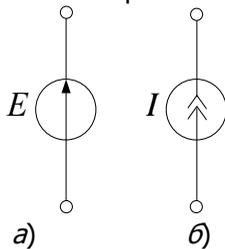


Рисунок 1.6. Условное графическое изображение идеального источника ЭДС а), и идеального источника тока б)

указанном стрелкой, т.е. потенциал верхнего зажима больше потенциала нижнего зажима подключения источника. Идеальный источник напряжения, в отличие от пассивного двухполюсника, не обладает внутренним сопротивлением, т.е. его сопротивление в цепи равно нулю.

Отсутствие сопротивления у идеального источника напряжения означает, что в нём нет потерь энергии, т.е. полная мощность источника целиком поступает в нагрузку.

При соединении идеальных источников в последовательную цепь их ЭДС суммируются алгебраически.

Идеальным источником тока (рис. 1.6, б) называется такой активный элемент, в котором ток источника остаётся неизменным при изменении нагрузки. Ток такого источника называется задающим током. Последовательное соединение идеальных источников тока лишено смысла, поскольку каждый из них, имея бесконечно большое сопротивление, представляет собой разрыв цепи для тока других элементов. При параллельном соединении идеальных источников тока их задающие токи суммируются алгебраически. Как и в случае идеальных источников напряжения, в идеальных источниках тока потери энергии отсутствуют (вследствие равенства нулю проводимости).

Реальные источники тока и напряжения. Реальные источники отображаются эквивалентной схемой, в которую наряду с идеальными источниками тока или напряжения, входит пассивный двухполюсник,



сопротивление (проводимость) которого является в общем случае комплексной величиной и называется внутренним сопротивлением $z_i = R_i + jx_i$ (рис. 1.7). В частном случае внутреннее сопротивление может быть чисто активным.

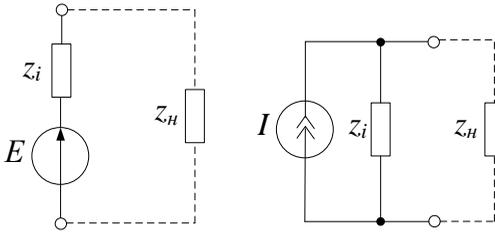


Рисунок 1.7. Схемы замещения реальных источников тока и напряжения

Наличие пассивного двухполюсника в эквивалентной схеме источника означает, что в нём происходят потери энергии, т.е. меняются как ток, так и напряжение.

Отдача активной мощности реальным источником энергии. Согласованная нагрузка. В общем случае сопротивление нагрузки является комплексной величиной $z_n = R_n + jx_n$. С учётом этого полное сопротивление для схемы с источником определяется как $z_i + z_n = (R_i + R_n) + j(x_i + x_n)$ и $|z_i + z_n| = \sqrt{(R_i + R_n)^2 + j(x_i + x_n)^2}$.

Учитывая, что активная мощность $P_a = 0,5R_n I_m^2$ и подставляя значение тока $I_m = E_m / |z_i + z_n|$, получим

$$P_a = \frac{E_m^2}{2} \cdot \frac{R_n}{(R_i + R_n)^2 + j(x_i + x_n)^2}. \quad (1.7)$$

Из уравнения (1.7) видно, что при фиксированном значении x_i активная мощность зависит от выбора реактивного сопротивления нагрузки x_n (рис. 1.8).

Зависимость активной мощности (1.7) имеет максимум при каком-то значении x_n , определяющем резонанс в цепи, если $x_n = -x_i$. Это означает, что реактивные сопротивления источника и нагрузки должны быть одинаковыми по модулю и иметь разнородный характер. При индуктивном характере реактивного сопротивления источника реактивное сопротивление нагрузки должно быть ёмкостным и наоборот. При этом

$$P_{a\max} = \frac{E_m^2}{2} \cdot \frac{R_n}{(R_i + R_n)^2} \quad (1.8)$$

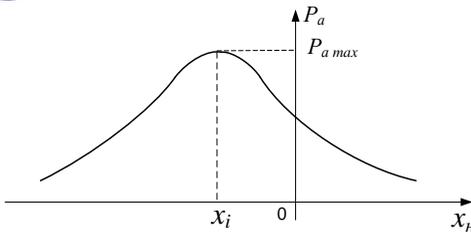


Рисунок 1.8. Активная мощность в сопротивлении нагрузки

При резонансе цепь носит характер чисто активного сопротивления, величина которого имеет минимальное значение ($z = z_{min} = R_i + R_H$), а в цепи протекает максимальный ток $I_m max = E_m / (R_i + R_H)$, что и является причиной выделения максимальной активной мощности в нагрузке.

Из (1.8) следует, что в режиме резонанса мощность $P_a max$ может принимать различные значения при изменении R_H и фиксированном значении R_i . Она стремится к нулю при $R_H \rightarrow 0$ и при $R_H \rightarrow \infty$, имея, следовательно, максимальный экстремум при некотором оптимальном значении сопротивления $R_H = R_H opt$. При максимальном значении мощности $P_a max$ она обозначается как $P_a max max$ (рис. 1.9).

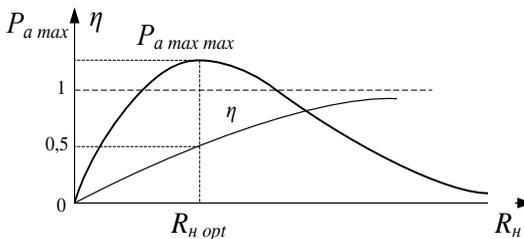


Рисунок 1.9. Оптимальное значение нагрузочного сопротивления

Существование такой мощности обусловлено тем, что при $R_H = 0$ равно нулю напряжение на нагрузке, а при $R_H \rightarrow \infty$ стремится к нулю ток в цепи. Оптимальное значение нагрузочного сопротивления определяется при условии

$$\frac{dP_{a max}}{dR_H} = 0 \tag{1.9}$$

Дифференцируя (1.8) при условии (1.9), найдем $R_{opt} = R_i$. С учётом этого из (1.8) получим

$$P_{a max max} = \frac{E_m^2}{8R_i}$$

Таким образом, мощность $P_a max max$ можно получить при выполнении двух условий: 1) $x_H = -x_i$; 2) $R_{opt} = R_i$. При выполнении этих двух условий нагрузка называется *согласованной*.



Основы электроники устройств автоматики

На практике нагрузка часто бывает фиксированной и возникает задача согласования не нагрузки с источником, а наоборот – источника с заданной нагрузкой. С учётом этой задачи должно быть выполнено условие согласования $x_i = -x_{H_i}$, $R_{opt} = R_H$.

Для суммарной активной мощности, расходуемой источником на полном сопротивлении цепи $R_H + R_i$ получается выражение, аналогичное формуле (1.8)

$$P_{a0} = \frac{E_m^2}{2} \cdot \frac{R_H + R_i}{(R_H + R_i)^2} = \frac{E_m^2}{2(R_H + R_i)}. \quad (1.10)$$

Из (1.10) с учётом (1.8) находим выражение для КПД цепи при резонансе:

$$\eta = \frac{P_{a\max}}{P_{a0}} = \frac{R_H}{R_H + R_i} = \frac{1}{1 + R_i / R_H}. \quad (1.11)$$

Из (1.11) видно, что при согласовании источника и нагрузки КПД получается небольшим: $\eta = 0,5$. При увеличении сопротивления нагрузки $\eta \rightarrow 1$, мощность $P_{a\max}$ уменьшается.

В электронных схемах различным образом выбирают нагрузку в зависимости от назначения аппаратуры и эксплуатационных характеристик. В мощных выходных усилительных каскадах каждый процент потерянной мощности приводит к существенным экономическим потерям. Поэтому в таких устройствах выбирают $R_H > R_{opt}$, стремясь к увеличению КПД в разумных пределах, когда отдаваемая мощность уменьшается не слишком сильно.

В предварительных усилительных каскадах важным является не величина КПД, а величина усиленного напряжения. Поэтому стремятся повышать входное сопротивление предварительных каскадов усиления, выше R_{opt} , т.е. работая с несогласованной нагрузкой.

В маломощных радиовещательных передатчиках для увеличения дальности связи важно получить $P_{a\max\max}$ и иметь согласованную нагрузку.

1.4. Прохождение сигналов через пассивные RC-цепи

1.4.1. Интегрирующая цепь (рис. 1.10) предназначена для интегрирования входных сигналов во времени в соответствии с выражением:

$$u_{\text{вых}}(t) = u_{\text{вых}}(0) + k \int_0^t u_{\text{вх}}(t) dt,$$

где $u_{\text{вых}}(0)$ – начальное значение выходного сигнала в мо-



мент $t = 0$; k – коэффициент пропорциональности.

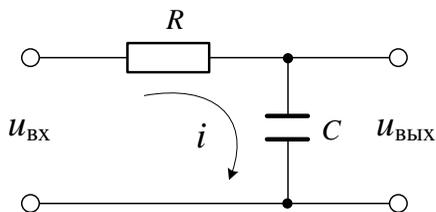


Рисунок 1.10. Интегрирующая RC-цепь

Для случая $u_{\text{вых}}(0) = 0$ запишем

$$u_{\text{вых}}(t) = \frac{1}{C} \int_0^t i dt = \frac{1}{RC} \int_0^t (u_{\text{вх}} - u_{\text{вых}}) dt .$$

Для повышения точности интегрирования нужно, чтобы выполнялось условие:

$$|u_{\text{вых}}| \ll |u_{\text{вх}}|. \quad (1.12)$$

Тогда вторым слагаемым можно пренебречь и принять

$$u_{\text{вых}}(t) \approx \frac{1}{RC} \int_0^t u_{\text{вх}} dt . \quad (1.13)$$

Из (1.13) видно, что $u_{\text{вых}}(t)$ зависит от постоянной времени цепи $\tau = RC$, увеличение которой наряду с (1.12) приводит к повышению точности интегрирования.

Произведём анализ сигналов при прохождении через интегрирующую цепь прямоугольного импульса, имеющего идеальные фронты и максимальное значение входного напряжения $u_{\text{вх}}$ (рис. 1.11).

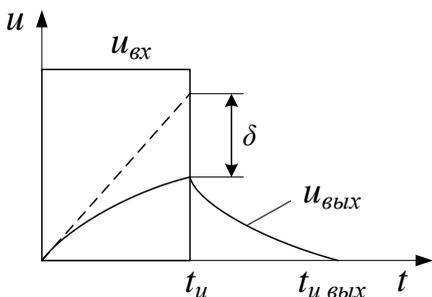


Рисунок 1.11. Интегрирование прямоугольного импульса

Входной прямоугольный импульс не только преобразуется по форме, но и растягивается по длительности. Выходное напряжение в момент времени $t = 0$ равно нулю, а затем нарастает по экспоненциальному закону

$$u_{\text{вых}}(t) = u_{\text{вх}} \left(1 - e^{-\frac{t}{\tau}} \right). \quad (1.14)$$

При анализе схем, описывающихся уравнениями первого порядка, полезно знать характерные значения экспоненциальных функций

$$f(t) = e^{-\frac{t}{\tau}} \text{ и } \varphi(t) = 1 - e^{-\frac{t}{\tau}},$$

Основы электроники устройств автоматики

графическое изображение которых, приведено на рис. 1.12.

График экспоненциальной функции легко изобразить, зная начальную точку экспоненты, асимптотический уровень (то есть тот уровень, к которому стремится экспонента) и постоянную времени, характеризующую экспоненту. Начальную точку экспоненты находят, используя законы коммутации. Асимптотический уровень и постоянную времени определяют в результате анализа схемы.

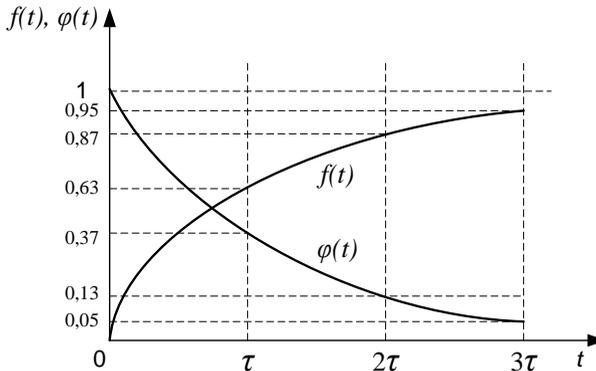


Рисунок 1.12. Графики экспоненциальных функций

Используя разложение функции в ряд Маклорена для $e^{-\frac{t}{\tau}}$ получим (1.14) в виде:

$$u_{\text{вых}}(t) = u_{\text{ex}} \left[1 - 1 + \frac{t}{\tau} - \frac{1}{2!} \left(\frac{t}{\tau} \right)^2 + \dots + \frac{1}{n!} \left(\frac{t}{\tau} \right)^n \right].$$

Ограничившись первыми тремя членами, будем иметь

$$u_{\text{вых}}(t) = \frac{u_{\text{ex}}}{\tau} t \left(1 - \frac{t}{2\tau} \right). \quad (1.15)$$

Первый член в (1.15) отражает $u_{\text{вых}}(t)$ при идеальном интегрировании. Второй член соответствует значению ошибки интегрирования δ , которая имеет наибольшее значение при $t = t_u$:

$$\delta = \frac{u_{\text{ex}} t_u^2}{2\tau^2}. \quad (1.16)$$

К моменту окончания импульса выходное напряжение достигает значения



$$u_{\text{вых}}(t) = \frac{u_{\text{ex}}}{\tau} t \left(1 - \frac{t_u}{2\tau} \right),$$

а затем убывает по экспоненциальному закону до нуля с постоянной времени τ .

Рассмотренная простейшая RC -цепь не эффективна для точного интегрирования входных сигналов. Относительная погрешность интегрирования при $t = t_u$ определяется как

$$\gamma = \frac{\delta}{u_{\text{ex}} \frac{t_u}{\tau}} = \frac{t_u}{2\tau}.$$

Зададимся погрешностью интегрирования $\gamma \leq 1\%$ при $t = t_u$. Тогда $\gamma = 0,01$ и $t_u/\tau = 0,02$, т.е. выбирать необходимо такую RC -цепь, постоянная времени которой в 50 раз больше длительности входного импульса.

Простейшие интегрирующие RC -цепи могут быть использованы там, где желательно иметь малые пульсации выходных напряжений; прежде всего это относится к сглаживающим фильтрам выходных сигналов выпрямителей. В этом случае для расчёта RC -цепи обычно выбирают $\tau = 5t_u$.

Анализ прохождения сигналов через RC -цепи усложняется, если учитывать величину сопротивления нагрузки z_n .

1.4.2. Дифференцирующая цепь (рис. 1.13) применяется тогда, когда необходимо осуществить дифференцирование входных импульсов, т.е. осуществить преобразование

$$u_{\text{вых}}(t) = m \frac{du_{\text{ex}}}{dt},$$

где m – коэффициент пропорциональности.

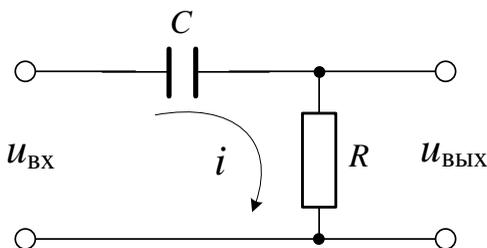


Рисунок 1.13. Дифференцирующая RC -цепь

Сигнал на выходе RC -цепи определяется как

$$u_{\text{вых}} = iR = RC \frac{du_c}{dt},$$

а напряжение на конденсаторе –

$$u_c = u_{\text{ВХ}} - u_{\text{ВЫХ}}.$$

Поэтому

$$u_{\text{вых}}(t) = RC \left(\frac{du_{\text{вх}}}{dt} - \frac{du_{\text{вых}}}{dt} \right).$$

Дифференцирующая RC -цепь будет успешно выполнять свои функции, если будет выполняться условие

$$\frac{du_{\text{вых}}}{dt} \ll \frac{du_{\text{вх}}}{dt}.$$

При этом можно записать

$$u_{\text{вых}}(t) \approx RC \frac{du_{\text{вх}}}{dt}.$$

Кроме того, необходимо уменьшать постоянную времени RC -цепи, что противоположно требованию в случае интегрирующей цепи. Однако в обоих случаях $u_{\text{вых}}$ должно быть небольшим.

Часто стоит задача *передачи импульсов через дифференцирующие цепи* с минимальными искажениями, например, в усилителях низкой частоты с межкаскадными RC -связями.

Произведём анализ работы такой цепи при прямоугольном входном сигнале (рис. 1.14). Пусть конденсатор C к моменту прихода прямоугольного импульса был полностью разряжен. Скачок напряжения $u_{\text{вх}}$ в цепи в момент времени $t = 0$ создаёт скачек тока $i = u_{\text{вх}} / R$. При этом $u_{\text{вых}}(0) = iR = u_{\text{вх}}$. Затем $u_{\text{вых}}$ уменьшается по экспоненциальному закону

$$u_{\text{вых}}(t) = u_{\text{вх}} e^{-\frac{t}{\tau}}.$$

После чего конденсатор C разряжается по экспоненциальному закону (рис. 1.14).

Параметры RC -цепей при расчёте межкаскадных связей в усилителях низкой частоты выбирают исходя из получения необходимой нижней граничной частоты полосы пропускания $\omega_{\text{н}} = 1/RC$.

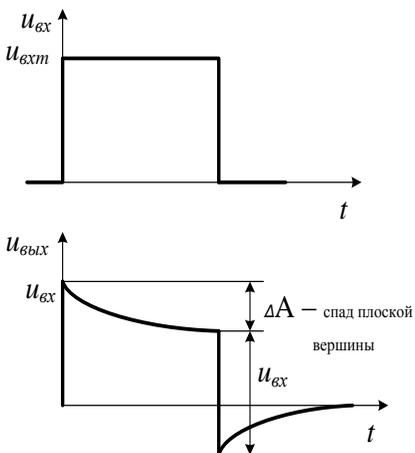


Рисунок 1.14. Дифференцирование прямоугольного импульса

Относительный спад плоской вершины за время действия входного импульса определяется выражением

$$\lambda(t) \approx \frac{t_u}{\tau}.$$

Таким образом, для передачи импульсов с малыми искажениями ($\Delta A = \min$) необходимо, чтобы $\tau \gg t_u$, в отличие от простой дифференцирующей цепи. Обычно выбирают $\tau \geq 10 t_u$. По окончании входного импульса в момент $t = t_u$ возникает скачок тока $i = -u_{вх} / R$, который создаёт на выходе отрицательный перепад напряжения, равный $-u_{вх}$.

1.5. Полупроводниковые приборы

1.5.1. Электронно-дырочный переход и его свойства. Полупроводники – это вещества, удельное сопротивление которых убывает с повышением температуры, наличием примесей, изменением освещённости. По этим свойствам они существенно отличаются от металлов. Обычно к полупроводникам относятся кристаллы, в которых для освобождения электрона требуется энергия не более (1,5÷2) эВ. Типичными полупроводниками являются кристаллы германия и кремния, в которые добавляют примеси для создания определённого типа электропроводности: *n*-типа и *p*-типа, области которых соответственно называются с электронной и дырочной проводимостями.

В идеальном кристалле ток создаётся равным количеством электронов и «дырок». Такой тип проводимости называют собственной проводимостью полупроводников. При повышении температуры (или освещённости) собственная проводимость проводников увеличивается.

Для получения полупроводника *n*-типа в него добавляют *донорную* примесь (мышьяк, сурьма), которая обеспечивает появление в межатомном пространстве свободных электронов, а в кристаллической решётке при этом появляется такое же количество неподвижных положительный ионов донора.

Для получения полупроводника *p*-типа в него добавляют *акцепторную* примесь (индий, галлий), которая обеспечивает появление в межатомном пространстве свободных дырок, а в кристаллической



решётке – такое же количество неподвижных отрицательных ионов акцептора. Дырка это место в кристаллической решетке полупроводника, где недостаёт электрона.

Перемещение дырок – это перемещение мест с отсутствующими электронами при их движении. Положительный ион – это атом, потерявший электрон, а отрицательный ион – это атом, получивший электрон.

Электронно-дырочным переходом (ЭДП) называют тонкий слой между двумя частями полупроводникового кристалла, в котором одна часть (область) имеет электронную, а другая – дырочную электропроводность. Для всех типов переходов основным свойством является несимметричная электропроводность: в одном направлении кристалл пропускает ток, а в другом – не пропускает. Конструкция ЭДП может быть симметричной и несимметричной, плоскостной, точечной и др.

Устройство ЭДП и распределение объёмного заряда ρ в нём представлено на рисунке 1.15.

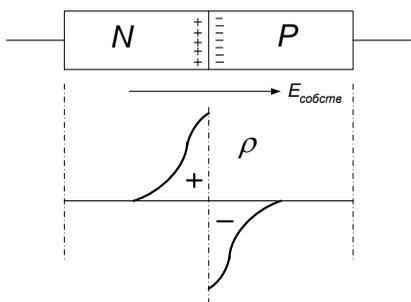


Рисунок 1.15. Распределение объёмного заряда в ЭДП

Концентрации электронов и дырок в частях существенно различается. В обеих частях имеется небольшая концентрация неосновных носителей. Электроны из N – области стремятся проникнуть в P – область, где их концентрация значительно ниже; аналогично дырки. В результате встречного движения противоположных зарядов возникает *диффузионный ток*.

Процесс будет не бесконечным во времени, так как образуется запирающий слой, который будет препятствовать дальнейшей диффузии электронов и «дырок». При этом в тонком слое вблизи p - n – перехода происходит рекомбинация (взаимная компенсация) дырок и электронов (дырки заполняются электронами).

В результате между частями ЭДП образуется так называемый *обеднённый слой*, который имеет очень мало свободных носителей заряда из-за того, что рекомбинация дырок и электронов по обе стороны ЭДП происходит не полностью. В обеднённом слое образуется объёмный заряд, который образует *потенциальный барьер*.

Энергия носителей заряда оказывается недостаточной, чтобы преодолеть этот барьер, поэтому диффузионный ток прекращается. На границе устанавливается динамическое равновесие с определённым

Основы электроники устройств автоматики



распределением плотности объёмного заряда (см. рис. 1.15).

При этом внутри кристалла на границе раздела возникает собственное электрическое поле E_k , напряжённость которого максимальна на границе раздела (рис. 1.16). Поле напряжённостью E_k создаётся в переходном слое шириной L . Движение зарядов под действием E_k из областей, где они были неосновными в области, где они становятся основными образуют *дрейфовый ток*, встречный диффузионному току.

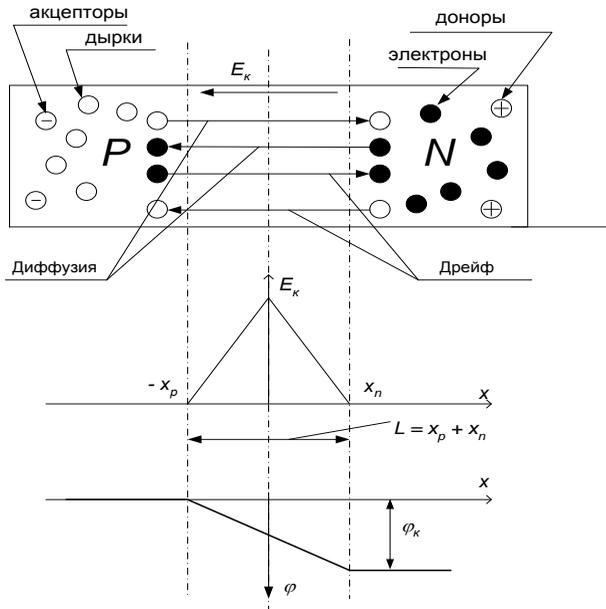


Рисунок 1.16. Электрическое поле E_k и контактная разность потенциалов φ_k на границе кристалла

На некотором расстоянии от границы раздела ρ отсутствует и полупроводник является нейтральным. Высота потенциального барьера на p - n – переходе определяется контактной разностью потенциалов φ_k которая в свою очередь зависит от концентрации примесей в областях кристалла полупроводника.

Разность потенциалов в переходе φ_k , обусловленная наличием

$\frac{\partial p}{\partial x}$ и $\frac{\partial n}{\partial x}$, определяется контактной разностью потенциалов

$$\varphi_k = \varphi_n - \varphi_p$$

где φ_n – потенциал n -области; φ_p – потенциал p -области.

Контактная разность потенциалов для германия имеет значение



Основы электроники устройств автоматики

(0,6 ÷ 0,7) В, а для кремния – (0,9 ÷ 1,2) В.

Ширина L_i ограниченная координатами $-x_p, x_n$, определяет обеднённый слой ЭДП $L = |-x_p| + |x_n|$. При нарушении условий равновесия границы обеднённого слоя не остаются постоянными.

Возрастание обратного напряжения уменьшает число основных носителей в области объёмного заряда. В результате обеднённый носителями слой расширяется. При прямом напряжении увеличивается число подвижных носителей и ширина обеднённого слоя уменьшается.

При отсутствии внешнего напряжения результирующий ток через ЭДП равен нулю:

$$I_{n \text{ диф}} + I_{p \text{ диф}} - I_{p \text{ др}} - I_{n \text{ др}} = 0, \tag{1.17}$$

где $I_{p \text{ диф}}, I_{n \text{ диф}}$ – дырочный и электронные токи диффузии;

$I_{p \text{ др}}, I_{n \text{ др}}$ – дырочный и электронные токи дрейфа.

Токи в левой части уравнения (1) определяются выражениями:

$$I_{p \text{ диф}} = q D_p \frac{\partial p}{\partial x}; \quad I_{p \text{ др}} = q p \mu_p; \tag{1.18}$$

$$I_{n \text{ диф}} = q D_n \frac{\partial n}{\partial x}; \quad I_{n \text{ др}} = q n \mu_n E_k, \tag{1.19}$$

где D_p, D_n – коэффициенты диффузии дырок и электронов; q – заряд электрона; μ_p, μ_n – подвижности дырок и электронов в полупроводнике;

$\frac{\partial p}{\partial x}, \frac{\partial n}{\partial x}$ – градиенты концентрации дырок и свободных электронов (вызывают диффузионный ток в сторону меньшей концентрации).

Высоту барьера можно менять приложением внешнего напряжения. Если внешнее напряжение создаёт в переходе поле, совпадающее с внутренним, то высота барьера увеличивается – и наоборот. Если приложенное напряжение равно контактной разности потенциалов, то барьер исчезает полностью.

1.5.2. Вольтамперная характеристика (ВАХ) p-n – перехода представляет собой зависимость тока через переход при изменении на нём значения и полярности приложенного напряжения. Если приложенное напряжение снижает барьер, то оно называется прямым, а если повышает его – обратным (рис. 1.17).

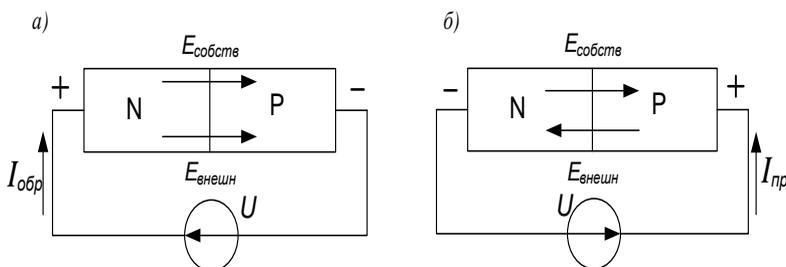


Рисунок 1.17. Прямое а) и обратное б) внешнее напряжение ЭДП

Обратный ток в $p-n$ – переходе вызывается неосновными носителями одной из областей, которые дрейфуя в электрическом поле объёмного заряда, попадают в область, где они являются уже основными носителями. Так как концентрация основных носителей существенно превышает концентрацию неосновных носителей, то появление незначительного дополнительного количества основных носителей практически не изменяет равновесного состояния полупроводника. Таким образом, обратный ток зависит только от количества неосновных носителей, появляющихся на границах области объёмного заряда.

Внешнее приложенное напряжение определяет скорость перемещения этих носителей из одной области в другую, но не число носителей, проходящих через переход в единицу времени. Следовательно, обратный ток через переход является током проводимости и не зависит от высоты потенциального барьера, т.е. он остаётся постоянным при изменении обратного напряжения на переходе. Этот ток называется током насыщения и обозначается $I_s = I_{обр}$.

Обратный ток вне области пробоя полупроводника есть сумма теплового тока I_0 , тока термогенерации I_T и непредсказуемых токов утечки, возникающих вследствие технологического загрязнения. При соблюдении технологических норм токи утечки малы. Токи I_0 и I_T сильно зависят от температуры.

У германиевых $p-n$ – переходов I_0 увеличивается вдвое при нагреве перехода на каждые 10°C , у кремниевых $p-n$ – переходов I_0 удваивается при нагреве на 5°C . Примерно так же, как I_0 германиевых, зависит от температуры ток I_T кремниевых $p-n$ – переходов. Тепловой ток перехода при номинальной температуре $I_{0\text{ ном}}$ у кремниевых переходов много меньше, чем у германиевых. Поэтому падение напряжения на кремниевых переходах обычно больше при одинаковых



прямых токах.

При прямом смещении $p-n$ – перехода появляется (диффузионный) ток, вызванный диффузией основных носителей, преодолевающих потенциальный барьер. Пройдя $p-n$ – переход, эти носители попадают в область полупроводника, для которой они являются неосновными носителями. Концентрация неосновных носителей при этом может, существенно возрасти, по сравнению с равновесной концентрацией.

Такое явление носит название *инъекции* носителей. Таким образом, при протекании прямого тока через переход из электронной области в дырочную будет происходить инжекция электронов, а из дырочной области будет происходить инжекция дырок. Диффузионный ток, зависящий от высоты потенциального барьера, по мере его снижения увеличивается экспоненциально:

$$I_{\text{диф}} = I_s e^{\frac{U}{\varphi_T}}, \quad (1.20)$$

где U – напряжение на переходе; $\varphi_T = kT/q$ – тепловой потенциал;

k – постоянная Больцмана, T – абсолютная температура в градусах К; q – заряд электрона.

Кроме диффузионного тока прямой ток содержит ток проводимости, протекающий в противоположном направлении, поэтому полный ток при прямом смещении $p-n$ – перехода будет равен разности диффузионного тока и тока проводимости:

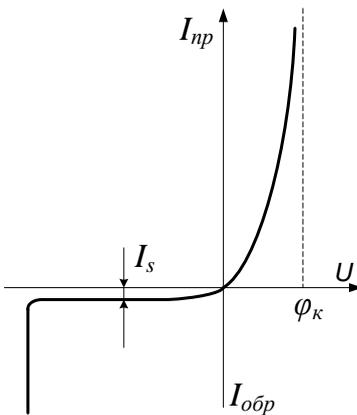
$$I_{np} = I_{\text{диф}} - I_s = I_s \left(e^{\frac{U}{\varphi_T}} - 1 \right). \quad (1.21)$$

Это уравнение называется *уравнением Эберса-Молла*, а соответствующая ему ВАХ $p-n$ – перехода приведена на рис. 1.18. Уравнение представляет наиболее общий вид теоретической ВАХ ЭДП и является основой для любых других более точных описаний и математического моделирования физических процессов в переходе:

$$\frac{1}{r_{\text{диф}}} = \frac{di}{du} = \frac{1}{\varphi_T} (I + I_s),$$

откуда получим $r_{\text{диф}} = \frac{\varphi_T}{I + I_s}$.

Так при токе $I = 1\text{А}$ и $\varphi_T = 25\text{ мВ}$ дифференциальное сопротивление перехода равно 25 МОм .



Поскольку при $T = 300 \text{ }^\circ\text{K}$ тепловой потенциал $\varphi_T = 25 \text{ мВ}$, то уже при $U = 0,1 \text{ В}$ можно считать, что

$$I = I_{\text{диф}} = I_s e^{\frac{U}{\varphi_T}}.$$

Дифференциальное сопротивление p - n – перехода можно определить воспользовавшись уравнением Эберса-Молла (1.21)

Рисунок 1.18. ВАХ p - n – перехода

1.5.3. Пробой полупроводникового перехода. Предельное значение напряжения на p - n – переходе при прямом смещении не превышает контактной разности потенциалов φ_κ . Обратное напряжение ограничивается пробоем p - n – перехода.

Пробоем называется явление резкого возрастания обратного тока при определённом обратном напряжении. Явление пробоя может быть вызвано несколькими различными физическими процессами в полупроводнике, обусловленными либо его перегревом при протекании значительного по величине тока, либо высокой напряжённостью электрического поля в нём.

Пробой, возникающий за счёт лавинного размножения неосновных носителей, называется *лавинным пробоем*. При нём ток через переход неограниченно возрастает при неизменном напряжении.

Если мощность, выделяемая на переходе, поддерживается на допустимом уровне, ЭДП сохраняет работоспособность и после пробоя. Для некоторых типов диодов пробой является основным рабочим режимом. Прямое напряжение может иметь величину от десятков до тысяч Вольт.

Таким образом, возможны *обратимые* и *необратимые* пробои. Существуют следующие типы пробоев: *лавинный*, *туннельный*, *тепловой* и *поверхностный* (рис. 1.19). На рисунке пунктирной линией обозначена теоретическая ВАХ.

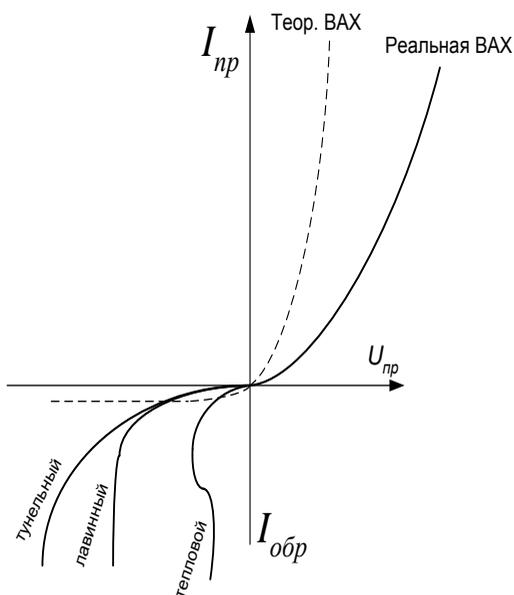


Рисунок 1.19. ВАХ пробоя ЭДП

Лавинный и туннельный имеют объединенное название – электрический пробой, который является обратимым. *Тепловой и поверхностный* – относятся к необратимым пробоям.

Тепловой пробой возникает вследствие разогрева объема материала проходящим через него током при недостаточном теплоотводе.

Для предотвращения теплового пробоя в режиме постоянного тока необходимо выполнение условия: $P_{\text{расс}} = U_{\text{обр}} I_{\text{обр}} < P_{\text{расс max}}$, где $P_{\text{расс}}$ – мощность подводимая к *p-n* – переходу (мощность рассеяния); $P_{\text{расс max}}$ –

максимально допустимая мощность рассеяния *p-n* – перехода. Мощность рассеяния $P_{\text{расс}}$ идет на разогрев перехода, увеличивает термогенерацию электронов и дырок в обратно включенном *p-n* – переходе, что вызывает дальнейшее возрастание обратного тока $I_{\text{обр}}$.

Явление *поверхностного пробоя* существенно зависит от состояния внешней поверхности *p-n* – перехода. Заряды, имеющиеся на поверхности, изменяют результирующую напряженность поля в приповерхностном слое по сравнению с её значением в глубине объема *p-n* – перехода. В неблагоприятном случае напряжение пробоя по поверхности может быть в несколько раз ниже, чем по объёму. Это говорит о важности защиты поверхности от воздействия окружающей среды.

Различают также *зенеровский пробой*, отличающийся тем, что при внешнем ограничении тока через переход последний не разрушается, и на нём устанавливается напряжение, равное напряжению пробоя.

Ёмкость ЭДП. Полупроводниковый переход имеет ёмкость, которая в общем случае определяется производной



$$C = \frac{dq}{dU}.$$

ЭДП представляет собой своеобразный конденсатор: области n и p можно рассматривать как обкладки конденсатора, а p - n – переход – как изолятор между обкладками. Ёмкость перехода зависит от значения и полярности приложенного внешнего напряжения. При обратном напряжении на переходе эта ёмкость называется *барьерной*

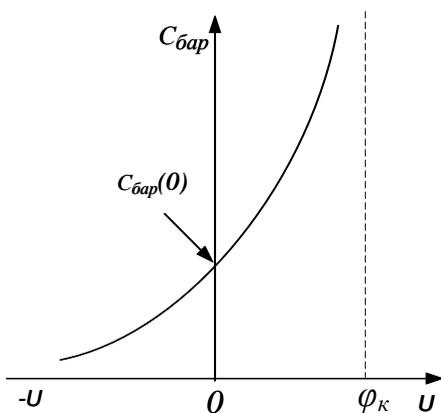
$$C_{бар} = \frac{C_{бар(0)}}{\sqrt{1 - U / \varphi_K}},$$

где $C_{бар(0)}$ – значение барьерной ёмкости при $U = 0$, которое зависит от площади p - n – перехода и свойств полупроводникового кристалла. Зависимость барьерной ёмкости от приложенного напряжения приведена на рисунке 1.20.

При прямом смещении перехода влияние оказывает диффузионная ёмкость

$$C_{диф} = \frac{I_{np}}{\varphi_T} \tau_p,$$

где τ_p – время жизни неосновных носителей.



Эта ёмкость не связана с током смещения, но даёт такой же сдвиг фазы между напряжением и током, что и обычная ёмкость.

Полная ёмкость перехода при прямом смещении $C = C_{диф} + C_{бар}$. При обратном смещении перехода диффузионная ёмкость отсутствует и $C = C_{бар}$.

Рисунок 1.20. Зависимость барьерной ёмкости от приложенного напряжения

Эквивалентная схема ЭДП. Последовательно с параллельно включёнными C и сопротивлением перехода r_n подключено объёмное сопротивление r_s областей полупроводника, примыкающих к обеим сторонам обеднённого слоя (рис. 1.21).



Сопротивление перехода характеризует работу $p-n$ – перехода на постоянном и переменном токе. Так как ВАХ ЭДП является нелинейной функцией, то сопротивление его постоянному току R_0 будет отличным от сопротивления переменному току $r_{\text{диф}}$. Сопротивление постоянному току R_0 определяется отношением напряжения к току в заданной точке ВАХ

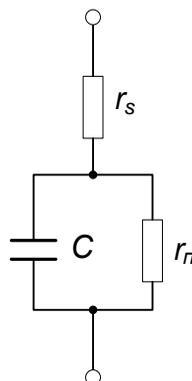


Рисунок 1.21. Эквивалентная схема ЭДП

1.5.4. Гетеропереходы. *Гетерогенными или гетеропереходами* называют переходы между полупроводниками из различных материалов, обладающие различной шириной запрещённой зоны. Например, между германием n -типа и арсенидом галлия p -типа – анизотропный гетеропереход; или германием p -типа и арсенидом галлия n -типа – изотропный гетеропереход. Для получения гетеропереходов хорошего качества параметры кристаллических решёток полупроводников, образующих переход, должны быть близки, что ограничивает выбор материалов для гетеропереходов.

Одними из наиболее исследованных пар материалов являются германий-кремний, арсенид галлия-фосфид индия и др. В идеальном гетеропереходе на границе раздела перехода отсутствуют дефекты и граничные состояния. Комбинация нескольких гетеропереходов, $p-n$ – переходов в одной монокристаллической структуре, обычно составляющей часть полупроводникового прибора, называется

гетероструктурой.

Переходный процесс в ЭДП. Подводимые к ЭДП ток или напряжение могут изменяться во времени очень быстро по величине и знаку, за время до 10^{-12} с. В ЭДП эти изменения не могут произойти мгновенно из-за инерционности процессов рассасывания *инжектированных носителей* по обе стороны перехода и перезарядки его ёмкости. При прямом смещении ЭДП диффузия возрастает и концентрация неосновных носителей при этом может существенно возрасти по сравнению с равновесной концентрацией. Поэтому стационарное значение тока или напряжения устанавливается не так быстро, а в течение некоторого

Основы электроники устройств автоматики



промежутка времени. Переходный процесс сильно зависит от числа инжектированных носителей. При этом основное влияние на время установления сопротивления прямо включённого перехода $t_{уст}$ и время восстановления сопротивления обратно включённого перехода $t_{восст}$ оказывает процесс перезаряда барьерной ёмкости перехода.

При высоких уровнях инжекции накопление и рассасывание инжектированных носителей определяет время переключения $p-n$ – перехода. Коммутация ЭДП из прямо включённого в обратно включённое состояние может быть осуществлена по схеме (рис.1.22)

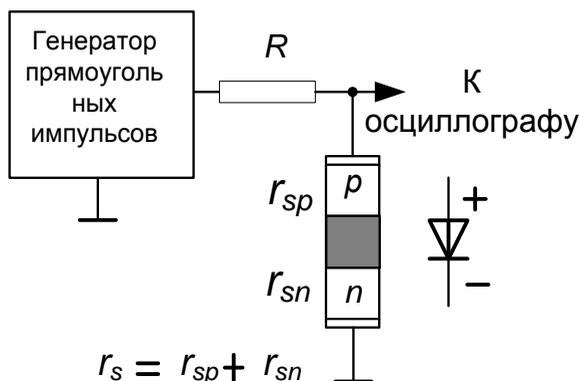


Рисунок 1.22. Коммутация ЭДП разнополярными прямоугольными импульсами

Время установления сопротивления прямо включённого перехода определяется инжекцией носителей по обе стороны обеднённого слоя и их диффузионным перемещением вглубь областей полупроводника, примыкающих к этому слою, уменьшающим объёмное сопротивление областей до стационарного значения r_s . Коммутация сопротивления резким увеличением обратного тока за счёт интенсивного рассасывания неравновесных носителей в обеднённом слое с последующим экспоненциальным уменьшением этого тока до стационарного значения теплового тока I_0 определяется временем восстановления (рис. 1.23)

$$t_{восст} = \frac{L_{полн}}{v_{др} + v_{рек}}$$

где $L_{полн}$ – длина полупроводника от электрода до электрода;
 $v_{др} + v_{рек} = v_{расс}$ – скорость рассасывания носителей, определяемая процессами дрейфа носителей через переход и их рекомбинацию;
 $v_{др}$ – скорость дрейфа носителей – зависит от напряжённости по-

ля и имеет для каждого полупроводника свой предел $V_{нас}$.

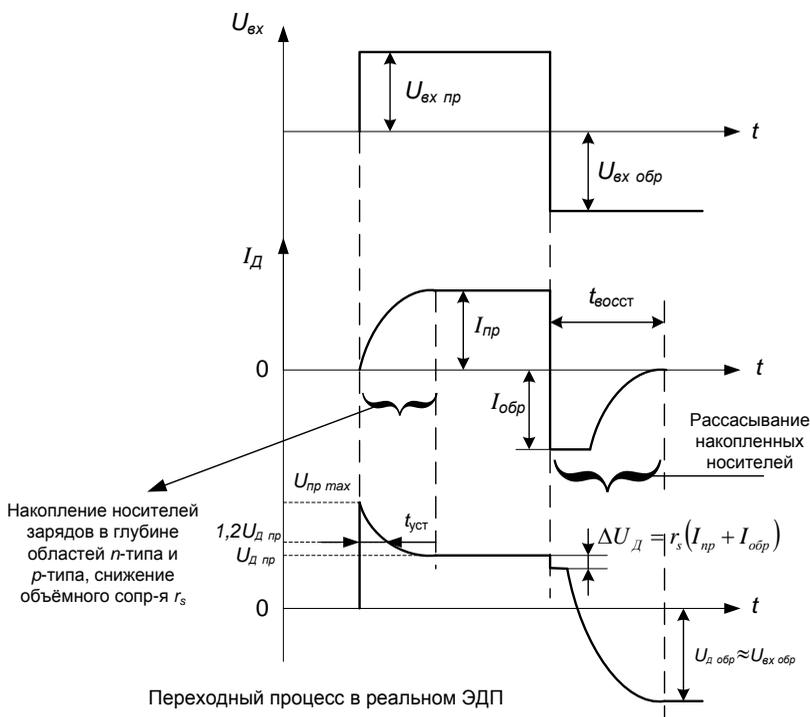


Рисунок 1.23. Процессы в реальном ЭДП при переключении

Для уменьшения $t_{восст}$ необходимо уменьшать объём полупроводниковой структуры и увеличивать скорость рекомбинации неравновесных носителей – достигается введением золота в исходный материал.

Коэффициент выпрямления. В прямом направлении проводимость $p-n$ – перехода значительно больше, чем в обратном. Это явление используется в диодах и оценивается коэффициентом выпрямления

$$K_{выпр} = \frac{I_{пр}}{I_{обр}} \approx e^{\frac{U_{пр}}{\kappa T}}$$

На практике $K_{выпр} \approx 10^{15}$.

Вентильный фотоэффект или **фотоэффект в запирающем слое** – явление, при котором фотоэлектроны покидают пределы тела, перехо-



Основы электроники устройств автоматики

дя через поверхность раздела в другое твёрдое тело ([полупроводник](#)) или жидкость ([электролит](#)).

Различают внешний и внутренний фотоэффекты. Если поглощённый свет приводит к такому увеличению энергии электронов, что они покидают объём, занимаемый веществом, говорят о *внешнем фотоэффекте*.

Если при освещении изменяется энергетическое состояние носителей заряда внутри твёрдого тела, то имеет место *внутренний фотоэффект*. При этом добавочная проводимость, обусловленная носителями заряда, созданными излучением, называется *фотопроводимостью*.

При внутреннем фотоэффекте первичным актом является поглощение фотона. Поэтому процесс образования свободных носителей заряда под воздействием излучения будет проходить по-разному в зависимости от особенностей процесса поглощения света. Поглощённый свет не всегда вызывает фотоэффект.

Полупроводник, смещённый в обратном направлении внешним источником питания, применяется в фотодиодах. При этом обратный ток p - n перехода полупроводника зависит от освещённости. При поглощении квантов света в p - n переходе или в прилегающих к нему областях образуются новые носители заряда.

Неосновные носители заряда, возникшие в областях, прилегающих к p - n переходу на расстоянии, не превышающей диффузионной длины, диффундируют в p - n переход и проходят через него под действием электрического поля. То есть обратный ток при освещении возрастает. Поглощение квантов непосредственно в p - n переходе приводит к аналогичным результатам. Величина, на которую возрастает обратный ток, называется фототоком.

Полупроводник с фототоком можно охарактеризовать следующими характеристиками: а) вольтамперная характеристика p - n перехода представляет собой зависимость фототока при неизменном световом потоке и темного тока $I_{\text{темн}}$ от напряжения; б) световая характеристика p - n перехода, то есть зависимость фототока от освещённости, соответствует прямой пропорциональности. Это обусловлено тем, что толщина p - n перехода значительно меньше диффузионной длины неосновных носителей заряда.

Таким образом, практически все неосновные носители заряда, возникшие в p - n переходе принимают участие в образовании фототока; г) спектральная характеристика p - n перехода – это зависимость фототока от длины волны падающего света. Она определяется со стороны больших длин волн шириной запрещенной зоны, при малых длинах волн большим показателем поглощения и увеличения влияния поверхностной рекомбинации носителей заряда с уменьшением длины



Основы электроники устройств автоматики

волны квантов света. Таким образом, коротковолновая граница чувствительности зависит от толщины базы и от скорости поверхностной рекомбинации.

Положение максимума в спектральной характеристике сильно зависит от степени роста коэффициента поглощения; д) постоянная времени – это время, в течение которого фототок фотодиода изменяется после освещения или после затемнения фотодиода в e раз (63%) по отношению к установившемуся значению; е) темновое сопротивление – сопротивление фотодиода в отсутствие освещения; ж) инерционность.

Существует 3 фактора, влияющих на инерционность:

- 1) время диффузии или дрейфа неравновесных носителей через $p-n$ переход;
- 2) время пролёта через $p-n$ переход;
- 3) время перезарядки барьерной ёмкости $p-n$ перехода, характеризующееся постоянной времени $RC_{бар}$.

Толщина $p-n$ перехода, зависящая от обратного напряжения и концентрации примесей, обычно меньше 5 мкм. Постоянная времени $RC_{бар}$ определяется барьерной ёмкостью $p-n$ перехода, зависящей от напряжения и сопротивления $p-n$ перехода при малом сопротивлении нагрузки во внешней цепи. Величина $RC_{бар}$ составляет порядка нескольких наносекунд.

1.6. Полупроводниковые диоды

Диоды это приборы, имеющие два вывода (анод и катод рис. 1.24, на котором также представлено условное графическое обозначение УГО диода) и один или несколько $p-n$ – переходов. Полупроводниковые диоды имеют небольшие размеры и массу, длительный срок службы, высокую механическую прочность, высокий коэффициент полезного действия; их недостатком в общем случае является зависимость сопротивления от температуры.

Все диоды разделяют на две группы.

Выпрямительные:

- высокочастотные;
- низкочастотные;
- импульсные.

Специальные,

- в которых используются различные свойства $p-n$ – перехода:
- барьерная ёмкость;
 - явления пробоя;
 - наличие участков с отрицательным сопротивлением.

1.6.1. Выпрямительные диоды конструктивно делятся на плоскостные и точечные, а по технологии изготовления на сплавные, диффузионные и эпитаксиальные. Плоскостные диоды благодаря большой



площади $p-n$ – перехода используются для выпрямления больших токов. Точечные диоды имеют малую площадь перехода и, соответственно, предназначены для выпрямления малых токов. Для увеличения напряжения пробоя используются выпрямительные столбы, состоящие из ряда последовательно включенных диодов.

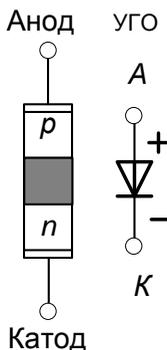


Рисунок 1.24. Структура и условное графическое изображение диода

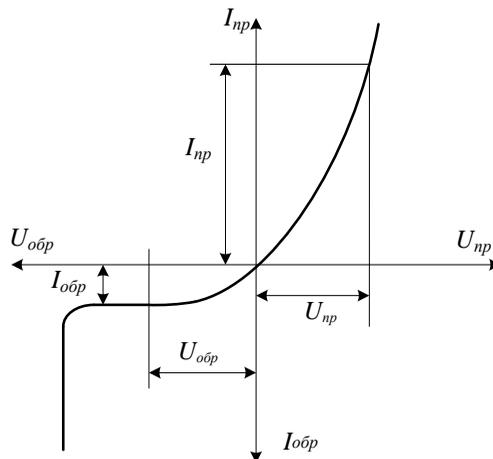


Рисунок 1.25. ВАХ диода

Выпрямительные диоды большой мощности называют силовыми. Для силовых диодов в качестве материала используется кремний или арсенид галлия. Германий практически не применяют из-за сильной температурной зависимости обратного тока.

В зависимости от частоты применяют:

- кремниевые сплавные – до 5 кГц;
- кремниевые диффузионные – до 100 кГц;
- кремневые эпитаксиальные с металлической подложкой (с барьером Шоттки) – до 500 кГц;
- арсенидгаллиевые – до нескольких мГц.

При большом токе через $p-n$ – переход в объёме полупроводника падает значительное напряжение, которым нельзя пренебрегать. ВАХ выпрямительного диода с учётом (1.21) приобретает вид

$$I = I_s e^{\frac{(U-IR)}{\varphi_T}}$$

где R – сопротивление объёма полупроводникового кристалла, которое называется последовательным сопротивлением.

Статические параметры диода могут быть определены по его ВАХ (рис. 1.25):

Основы электроники устройств автоматики



- падение напряжения $U_{пр}$ на диоде при некотором значении прямого тока $I_{пр}$;
- обратный ток $I_{обр}$ при некотором значении обратного напряжения;
- среднее значение прямого тока $I_{пр,ср}$;
- импульсное обратное напряжение $U_{обр,и}$;
- дифференциальное сопротивление в рабочей точке $r_d = \Delta U / \Delta I$;
- сопротивление постоянному току $R_0 = U/I$;
- коэффициент выпрямления $K_{выпр} = I_{пр}/I_{обр} = R_{обр}/R_{пр}$.

Вольтамперные характеристики идеальных и прецизионных диодов.

При рассмотрении режимов работы схем с диодами их представляют в виде идеализированных приборов, которые являются идеальными проводниками в прямом направлении и идеальными изоляторами в обратном направлении. ВАХ идеализированного диода представлена на рисунке 1.26, а на рисунке 1.27 представлены ВАХ реальных германиевого и кремниевого диодов. Обе ВАХ реальных диодов могут быть аппроксимированы двумя прямыми линиями, одна из которых горизонтальная в области малой проводимости диода в прямом направлении, другая прямая соответствует режиму полного открытия диода. Таким образом, в области горизонтальной линии диод условно находится в закрытом состоянии, т.е. ток через него не протекает, определяя зону нечувствительности.

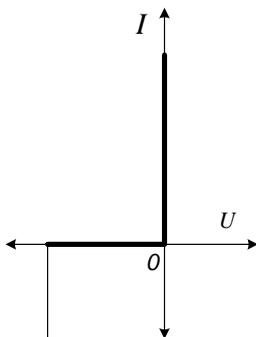


Рисунок 1.26.
ВАХ идеального диода

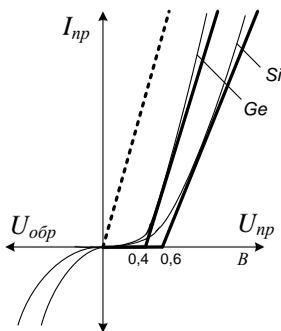


Рисунок 1.27. **ВАХ прецизионных германиевого и кремниевого диодов**



Для преодоления этого недостатка используют ВАХ прецизионного диода, которая представляет собой линию, проходящую через начало координат в первом квадранте (рис. 1.27, пунктирная линия). В отличие от ВАХ идеального диода, ВАХ прецизионного диода может быть реализована практически в схемах на активных элементах, в частности на операционных усилителях.

К динамическим параметрам диода относятся его временные или частотные характеристики, которые идентифицируются переходным процессом $p-n$ – перехода (см. рис. 1.23):

- время восстановления $t_{восст}$ обратного напряжения;
- время нарастания прямого тока $I_{нар}$;
- предельная частота без снижения режимов диода f_{max} .

Для диодов на малые токи обратный ток может составлять десятки нА, у мощных диодов – десятки мА. Типовые значения статических параметров силовых диодов приведены в таблице 1.2.

Таблица 1.2. Статические параметры силовых выпрямительных диодов

Тип диода	Технология изготовления	$I_{обр}$, мА (при $U_{обр}$ В)		$U_{пр}$ В (при $I_{пр}$ А)	
Д247	сплавной	3,0	500	1,5	10
КД213	диффузионный	0,2	200	1,0	10
КД2998	Эпитаксиальный с барьером Шоттки	20,0	35	0,6	30

Время обратного восстановления диода $t_{восст}$ является основным параметром выпрямительных диодов, характеризующее их инерционные свойства. Оно определяется при переключении диода с заданного прямого тока $I_{пр}$ на заданное обратное напряжение $U_{обр}$ (см. рис. 1.23). Схема испытания представляет собой однополупериодную схему выпрямления с резистивной нагрузкой.

Рассмотрение процессов включения и выключения выпрямительного диода показывает, что он не является идеальным вентилем и в определенных условиях обладает проводимостью в обратном направлении. Время рассасывания неосновных носителей в ЭДП диода можно определить по формуле

$$t_{рас} = 0,35 \tau_p, \quad (1.22)$$

где τ_p - время жизни неосновных носителей.

Время восстановления обратного напряжения на диоде мож-



но определить по приближенному выражению

$$I_{\text{восст}} = \tau_p \ln(1 + I_{\text{пр}} / I_{\text{обр}}). \quad (1.23)$$

Мощность потерь в диоде резко повышается при его включении и, особенно, при выключении, т.е. потери в диоде растут с повышением частоты выпрямляемого напряжения. При работе диода на низкой частоте и гармонической форме напряжения питания импульсы тока большой амплитуды отсутствуют и потери в диоде резко снижаются.

При изменении температуры корпуса диода изменяются его параметры, что необходимо учитывать при разработке схем аппаратуры. Наиболее сильно зависят от температуры прямое напряжение на диоде и его обратный ток. Температурный коэффициент напряжения (ТКН) на диоде имеет отрицательное значение, т.к. при увеличении температуры напряжение на диоде уменьшается. Приближенно можно считать, что ТКН $U_{\text{пр}} = -2$ мВ/К. Обратный ток диода зависит от температуры корпуса ещё сильнее и имеет положительный коэффициент. При увеличении температуры на каждые 10°C обратный ток кремневых диодов увеличивается в 2,5 раза.

Потери в выпрямительных диодах определяются по формуле

$$P_{\text{Д}} = P_{\text{пр}} + P_{\text{обр}} + P_{\text{восст}}, \quad (1.24)$$

где $P_{\text{пр}}$ – потери в диоде при прямом направлении тока; $P_{\text{обр}}$ – потери в диоде при обратном токе; $P_{\text{восст}}$ – потери в диоде на этапе обратного восстановления.

Приближенно потери в прямом направлении можно рассчитать по формуле $P_{\text{пр}} = I_{\text{пр ср}} U_{\text{пр ср}}$, где $I_{\text{пр ср}}$ и $U_{\text{пр ср}}$ – средние значения прямого тока и прямого напряжения на диоде. Аналогично можно рассчитать потери мощности при обратном токе $P_{\text{обр}} = I_{\text{обр}} U_{\text{обр}}$. Потери на этапе восстановления определяются формулой

$$P_{\text{восст}} = 0,5 I_{\text{пр ср}} U_{\text{пр ср}} \tau_p f,$$

где f – частота переменного напряжения.

Специальные типы полупроводниковых диодов образованы при использовании различных свойств p - n – переходов:

- управляемая полупроводниковая ёмкость – варикапы;
- лавинный пробой – стабилитроны;
- туннельный эффект – туннельные диоды;
- фотоэффект – фотодиоды;
- фотонная рекомбинация носителей заряда – светодиоды;
- многослойные диоды – динисторы.

Кроме того, к диодам относятся некоторые типы приборов с тремя выводами – тиристоры и двухбазовые диоды (однопереходные транзи-



сторы), имеющие многослойную структуру полупроводникового материала.

1.6.2. Стабилитроны и стабисторы. *Стабилитроны* это диоды, предназначенные для стабилизации напряжения на присоединенной параллельно ему нагрузке в случае изменения её сопротивления или величины напряжения питания. Построение кремневых стабилитронов физически основано на зенеровском пробое, при котором имеет место фиксированный уровень напряжения, используемый в качестве стабильного электрического напряжения.

Резистор R_I называется балластным, задаёт одновременно ток стабилизации (расчётный ток $I_{БХ}$). При изменении величины тока нагрузки I_n падение напряжения на этом резисторе происходит таким образом, что напряжение на нагрузке остаётся практически постоянным.

В настоящее время выпускается большое количество стабилитронов на основе кремния, имеющих напряжение стабилизации в пределах (2,4 – 200) В и максимальную мощность (0,25 – 50) Вт.

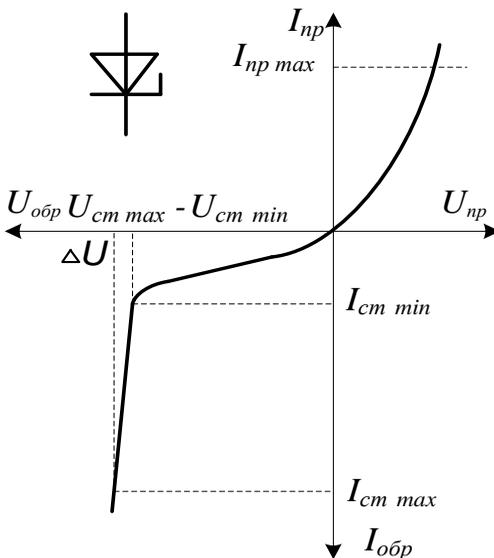


Рисунок 1.28. ВАХ стабилитрона

Стабилитрон работает на обратной ветви ВАХ (рис. 1.28). Любому изменению тока относительно рабочей точки соответствует определенное изменение напряжения. Чем меньше величина этого изменения, тем выше качество стабилизации, которое определяется дифференциальным сопротивлением

$$R_d = \Delta U / \Delta I.$$

При изменении температуры напряжение стабилизации $U_{СТ}$ изменяется неоднозначно. Высоковольтные и низковольтные стабилитроны должны иметь противоположные изменения величины напряжения стабилизации при изменении температуры.

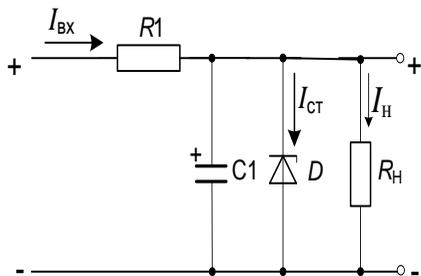


Рисунок 1.29. Схема параметрического стабилизатора напряжения

Схема параметрического («не защищённого» от влияния температуры) стабилизатора напряжения на нагрузке R_H с использованием стабилитрона D приведена на рисунке 1.29 (конденсатор $C1$ – интегрирующий).

Основные параметры стабилитронов:

- напряжение стабилизации U_{CT} ;
- минимальный и максимальный токи стабилизации – $I_{CT. мин}$, $I_{CT. макс}$;
- температурный коэффициент напряжения стабилизации:

$$TKN = \frac{\Delta U_{cm}}{\Delta T} \cdot \frac{1}{U_{cm}} \cdot 100\% \quad [1/град];$$

- $R_d = \Delta U / \Delta I$ – в рабочей точке;
- $R_0 = U_0 / I_0$ – статическое сопротивление в рабочей точке;
- коэффициент качества $Q = R_d / R_0$.

Стабилитроны служат для стабилизации небольших напряжений (<

1В)

и работают на прямой ветви ВАХ. Кремниевые стабилитроны имеют $U_{CT} \approx 0,7В$. Для получения более высокого напряжения стабилизации используют последовательное соединение стабилитронов.

1.6.3. Диоды с барьером Шоттки (ДШ) хорошо подходят для выпрямления малых напряжений высокой частоты. В ДШ вместо $p-n$ – перехода используют контакт металлической поверхности с полупроводником. Такой переход обладает рядом отличительных свойств относительно свойств полупроводникового $p-n$ – перехода.

Отличия ДШ от диодов с $p-n$ – переходом заключаются в следующем:

- ниже падение прямого напряжения $U_{пр}$ на $(0,2 \div 0,3)В$;
- ниже обратное напряжение $U_{обр}$ ($\sim 150 В$);
- выше ток утечки $I_{ут}$;
- почти полностью отсутствует заряд обратного восстановления (вследствие этого физическое отсутствие потерь на переключение).

Последнее объясняется тем, что у ДШ отсутствует диффузия, связанная с инжекцией основных носителей, т.е. они работают только на



Основы электроники устройств автоматики

основных носителях, а их быстрдействие определяется преимущественно барьерной ёмкостью.

Максимальная частота работы ДШ составляет 200 кГц при токе до 30А. В среднем применение ДШ позволяет уменьшить потери на (10 ÷ 15)%. Это достигается как за счёт технологии изготовления ДШ, так и выбором оптимальной конструкции.

1.6.4. Туннельные диоды (ТД) называют полупроводниковый диод, изготовленный на основе сильнолегированного полупроводника, в котором туннельный эффект приводит к появлению ВАХ участка с отрицательным дифференциальным сопротивлением.

Использование полупроводника с очень высокой концентрацией примесей ($10^{24} \div 10^{26} \text{ м}^{-3}$) уменьшает ширину *p-n* – перехода приблизительно на два порядка по сравнению с обычными диодами, у которых эта ширина составляет около 0,1 мкм. Поэтому электроны, у которых энергии меньше, чем высота энергетического барьера, туннелируют сквозь этот «тонкий» барьер без изменения своей энергии. Для существования туннельных переходов необходимо выполнение следующих условий:

- наличие «тонкого» барьера, при котором квадрат амплитуды волновой функции электрона (вероятность туннелирования) равен единице;
- напряжённость электрического поля должна достигать 3...5 кВ/см;
- Для электрона, находящегося по одну сторону барьера, должен существовать вакантный уровень по другую сторону барьера с энергией этого электрона.

Наличие на ВАХ туннельного диода (рис. 1.30) участка *a-b* с отрицательным дифференциальным сопротивлением (*-r*) позволяет использовать ТД для генерирования и усиления колебаний, переключения и преобразования.

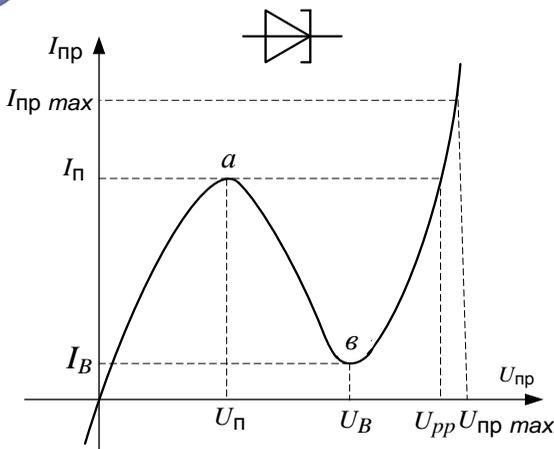


Рисунок 1.30. ВАХ туннельного диода

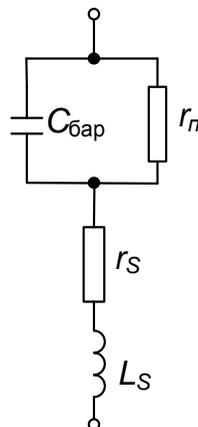


Рисунок 1.31. Эквивалентная схема туннельного диода

Эквивалентная схема ТД (рис. 1.31), кроме ёмкости перехода и его дифференциального сопротивления, содержит сопротивление потерь r_c и индуктивность выводов L_c . Индуктивность является паразитным элементом схемы и ограничивает верхний частотный диапазон так же, как и ёмкость перехода.

Обычно L_c составляет величину порядка 10-10 Гн, барьерная ёмкость – (5÷50) пФ, а сопротивление потерь – от десятых долей Ома до единиц Ом. Туннельный механизм прохождения тока через переход обладает очень малой инерционностью, поскольку создание тока в нём не связано с накоплением неравновесного заряда – ток создаётся только основными носителями.

Параметрами туннельных диодов являются:

- пиковый ток I_n (от десятых долей мА до сотен мА);
- ток впадины I_B ;
- отношение токов I_n / I_B (для ТД из GaAs $I_n / I_B \geq 10$, а для германиевых – $I_n / I_B \approx 3...6$);
- напряжение пика U_n – прямое напряжение, соответствующее току I_n (для германиевых ТД $U_n = 40 \div 60$ мВ);
- напряжение впадины U_B – прямое напряжение, соответствующее току I_B (для германиевых ТД $U_B = 250-350$ мВ);
- напряжение раствора U_{pp} – напряжение, соответствующее пиковому току на второй восходящей ветви ВАХ;
- предельная резистивная частота f_p ;
- удельная ёмкость ТД C_n / I_n ;
- резонансная частота f_0 .



Основы электроники устройств автоматики

Достоинством ТД является высокие рабочие частоты (вплоть до СВЧ), низкий уровень шумов, высокая радиационная стойкость, температурная устойчивость, большая плотность тока ($10^3 \div 10^4$ А/см²). К недостаткам следует отнести малую отдаваемую мощность из-за низких рабочих напряжений и сильную электрическую связь между входом и выходом, что сужает область применения туннельных диодов.

Фотодиоды. Фотодиодом называют фотогальванический приёмник с *p-n* – переходом, облучение которого светом вызывает увеличение силы обратного тока. Материалом полупроводника фотодиода обычно выступает кремний, сернистое серебро, сернистый таллий или арсенид галлия.

Фотодиод устроен так же, как обычный плоскостной диод, а отличие состоит в прозрачном окне, которое выполнено в корпусе фотодиода напротив областей электронного, либо дырочного типов проводимостей в полупроводниковом кристалле. Таким образом, через это окно свет попадает внутрь фотодиода и облучает одну из областей *p-n* – перехода.

Фотодиоды могут быть использованы в одном из двух включений: вентильном или фотодиодном.

При *фотодиодном включении* последовательно с фотодиодом включается нагрузочный резистор и источник питания, подсоединённый плюсом к катоду фотодиода, а минусом к аноду. В этом режиме фотодиод работает как фоторезистор.

Пока облучение окна отсутствует, через фотодиод протекает маленький обратный ток Φ_0 , который называют *темновым* током I_T , силой от единиц до нескольких десятков микроампер. Это отражено на вольтамперной характеристике фотодиода (рис. 1.32).

В *вентильном включении* внешний источник питания не используют, а к выводам фотодиода подсоединяют нагрузочный резистор. Под действием светового потока возникает фотогенерация носителей заряда и фото-ЭДС (на выводах фотодиода появляется постоянное напряжение). Это напряжение подводят к нагрузочному резистору, через который течёт электрический ток.

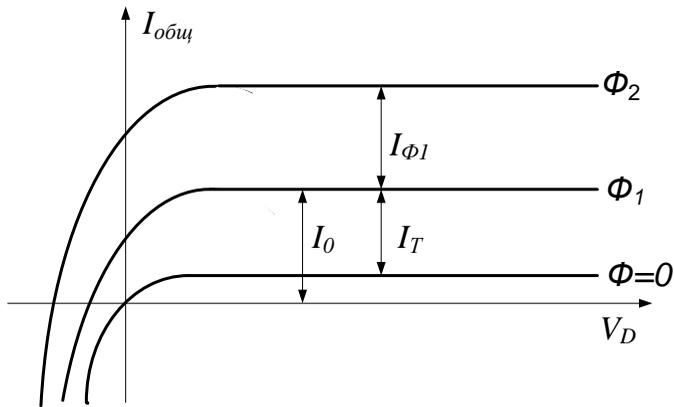


Рисунок 1.32. ВАХ фотодиода

При приложении к облучённому $p-n$ – переходу фотодиода внешнего напряжения в запирающем направлении потенциальный барьер увеличивается. При этом ток основных носителей через переход практически прекращается и во внешней цепи течёт суммарный ток $I_{общ}$ неосновных носителей (фототок I_F) и термически генерированных неосновных носителей (темновой ток I_T): $I_{общ} = I_F + I_T$.

На ВАХ (см. рис. 1.32) за положительные направления принимаются: направление фототока; направление напряжения, запирающего $p-n$ – переход

$$I_{общ} = I_F + I_0 \left[1 - \exp\left(\frac{eV_D}{kT}\right) \right],$$

где e – заряд электрона; k – постоянная Больцмана; T – температура фоточувствительного элемента фотодиода [K]; I_0 – обратный ток $p-n$ – перехода фотодиода, в отсутствие внешнего напряжения и облучения:

$$I_0 = I_{0\infty} \exp\left(\frac{\Delta E}{2kT}\right),$$

где $I_{0\infty}$ – условное значение обратного тока при очень большой температуре, когда ионизированы все собственные атомы полупроводника; $I_F = S_I \Phi$, S_I – интегральная токовая чувствительность фотодиода; Φ – поток, падающий на чувствительную площадку фотодиода; ΔE – ширина запрещённой зоны собственного полупроводника.

Характеристика S_I называется интегральной потому, что при освещении используется монохроматический свет, например, белый



Основы электроники устройств автоматики

свет лампы накаливания.

Чувствительность S_f фотодиода величина постоянная, независимая от величины светового потока Φ и напряжения, приложенного к фотодиоду. Обычно чувствительность фотодиодов измеряют в микроамперах на люкс (мкА/лк).

При практически используемых напряжениях питания фотодиода, прикладываемых в запирающем направлении, можно считать, что температурная характеристика темнового тока имеет вид:

$$I_T = I_{0\infty} \exp\left(\frac{\Delta E}{2kT}\right),$$

т.е. величина и температурная характеристика темнового тока определяется величиной ширины запрещенной зоны собственного полупроводника ΔE . Отметим, что в выражение фототока I_f температура не входит, т.е. он мало зависит от температуры, и это является одним из положительных качеств фотодиодов.

Графики ВАХ фотодиода (см. рис. 1.32) показывают, что фотодиод является существенно нелинейным электрическим элементом. В зависимости от способа включения фотодиода и способа измерения, фотосигналом цепи включения может служить или фототок или напряжение. Фототок преобразуется в напряжение фотосигнала посредством включения в цепь сопротивления нагрузки R_n .

Основные паспортные параметры фотодиода: порог чувствительности, уровень шумов, область спектральной чувствительности (лежит в пределах от 0,3 до 15 мкм), инерционность – время восстановления фототока.

Фотодиоды являются составным элементом во многих оптоэлектронных устройствах, широко применяются в оптронных парах, приемниках излучения видео-аудио сигналов. Широко применяются для принятия сигнала с лазерных диодов в *CD* и *DVD* дисководах.

Фотодиоды, работающие в режиме фотогенератора, часто применяют в качестве источников питания, преобразующих энергию солнечного излучения в электрическую. Они называются солнечными элементами и входят в состав солнечных батарей, в частности, используемых на космических кораблях.

Важными техническими параметрами солнечных батарей являются отношения их выходной мощности к массе и площади, занимаемой солнечной батареей. Эти параметры достигают значений 200 Вт/кг и 1 кВт/м², соответственно. КПД кремниевых солнечных элементов составляет около 20 %. Фотодиоды обладают продолжительным сроком наработки на отказ, высокой чувствительностью к регистрируемому излучению, малыми массой и габаритами.



Светодиоды. Прямой ток через $p-n$ – переход определяется носителями заряда, неосновными для того слоя, куда они проникают. Существующая при этом рекомбинация носителей характеризуется средней длиной пробега неосновных носителей (диффузионной длиной) или средним временем жизни носителей.

При рекомбинации выделяется энергия в виде излучения. В определённых случаях это излучение может находиться в области видимого света – в этом заключается принцип действия светодиодов, широко используемых в целях индикации информационных параметров.

Светодиоды и фотодиоды часто используются в паре. При этом они помещаются в один корпус таким образом, чтобы светочувствительная площадка фотодиода располагалась напротив излучающей площадки светодиода. Полупроводниковые приборы, использующие пары «светодиод – фотодиод», называются **оптронами** (рис. 1.33). Схема оптрона содержит светодиод – 1 и фотодиод – 2.

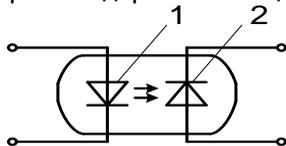


Рисунок 1.33. Устройство оптрона:
1 – светодиод, 2 – фотодиод

Входные и выходные цепи в таких приборах оказываются электрически не связанными, поскольку передача сигнала осуществляется через оптическое излучение, поэтому указанные цепи гальванически развязаны.

1.7. Тиристоры

Основным элементом тиристора является кремневая полупроводниковая пластина, имеющая четырёхслойную структуру, в которой чередуются слои с электронной и дырочной проводимостями. Эти четыре слоя образуют три $p-n$ – перехода Π_1, Π_2, Π_3 (рис. 1.34, а).

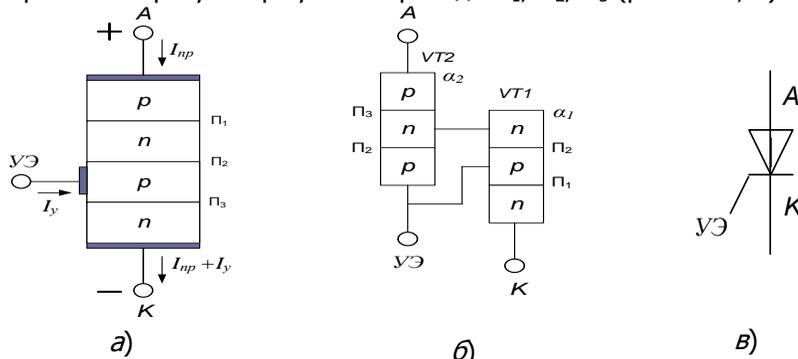


Рисунок 1.34. Структура и условное графическое изобра-



жение тиристора

Тиристор может быть представлен схемой замещения, состоящей из двух транзисторов $VТ1$ и $VТ2$ – обратной и прямой проводимостями (рис. 1.34, б). База и коллектор $VТ1$ соединены соответственно с коллектором и базой $VТ2$. Эмиттерные слои являются катодом К и анодом А, а средние слои – базами. К одной из баз подсоединяется управляющий электрод (УЭ). Условное графическое обозначение тиристора приведено на рисунке 1.34, в.

Режим работы тиристорov может быть проиллюстрирован семейством их ВАХ, на которых выделяют пять характерных участков (рис. 1.35).

Участок I характеризует запертое состояние, когда увеличение анодного напряжения мало влияет на величину тока, проходящего через тиристор. Участок II соответствует состоянию пробоя, участок III соответствует процессу переключения, а участок IV является рабочим и характеризует полностью открытое состояние тиристора. Участок V характеризует состояние тиристора, когда к нему приложено напряжение обратной полярности.

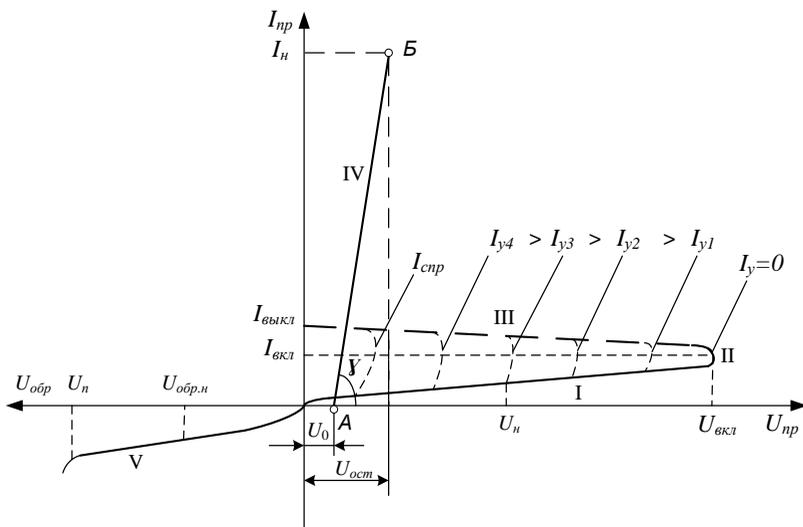


Рисунок 1.35. ВАХ тиристора

При отпирании тиристора и токе управления $I_y = 0$, если напряжение положительно, как показано на рисунке 1.34, а, то переход Π_2 находится под обратным напряжением, а эмиттерные переходы Π_1 и Π_3 – под прямым напряжением. При этом ток через переход Π_2 можно представить в виде суммы коллекторных токов $VТ1$ и $VТ2$ и обрат-



ного тока перехода P_2 (см. рис. 1.34, б):

$$I_{П2} = I_{к1} + I_{к2} + I_{к0},$$

где $I_{к1} = a_1 I_{Э1}$, $I_{к2} = a_2 I_{Э2}$ – коллекторные токи транзисторов $V1$ и $V2$ соответственно; $I_{к0}$ – обратный ток перехода P_2 , или ток, проходящий через коллекторный переход при $a_1 = a_2 = 0$.

С учётом того, что через все переходы протекает один и тот же ток

$I = I_{Э1} = I_{Э2} = I_{П2}$, выражение для тока во внешней цепи можно записать в виде

$$I = \frac{I_{к0}}{1 - (\alpha_1 + \alpha_2)} \quad (1.25)$$

Уравнение (1.25) является основным соотношением для четырехслойной структуры, из которого следует, что ток I через тиристор зависит от коэффициентов передачи токов a_1 и a_2 транзисторов $V1$ и $V2$. При напряжении, меньшем напряжения включения $U_{вкл}$, анодный ток изменяется незначительно (участок 1) и сумма коэффициентов $a_1 + a_2 < 1$ и $V1$ и $V2$ находятся в выключенном состоянии.

Переключающее действие четырёхслойной структуры основано на увеличении коэффициентов a_1 и a_2 с ростом тока. При увеличении напряжения питания небольшое возрастание эмиттерного тока, например транзистора $V1$, вызывает увеличение коллекторного тока этого транзистора, что приводит к увеличению эмиттерного и коллекторного токов транзистора $V2$.

Этот процесс происходит лавинообразно и сопровождается увеличением токов обоих транзисторов одновременно с увеличением их коэффициентов передачи по току a_1 и a_2 (участок II) за счёт внутренней положительной обратной связи по току в структуре тиристора.

Лавинообразное нарастание токов длится до тех пор, пока не будет выполнено условие $a_1 + a_2 \geq 1$. При напряжении, равном $U_{вкл}$, тиристор открывается (участок IV, точка Б) и напряжение на тиристоре мгновенно снижается до величины $U_{ост}$, а ток возрастает до значения, определяемого сопротивлением нагрузки.

При подаче на электроды тиристора напряжения обратной полярности переходы P_1 и P_3 оказываются под обратным смещением, а переход P_2 – под прямым смещением. Величина $U_{обр}$, которое можно прикладывать к тиристору, определяется удельным сопротивлением переходов P_1 и P_3 и концентрацией их примесей.

Обычно анодный переход P_1 имеет очень высокое удельное сопротивление, поэтому обратная ветвь ВАХ определяется характеристикой смещенного в обратном направлении перехода P_1 , которая не отличается от обратной ветви кремниевого диода.



Основы электроники устройств автоматики

При увеличении $U_{обр}$ до величины, равной напряжению пробы U_n (изгиб характеристики на участке V), обратный ток начинает резко возрастать, что приводит к разрушению структуры тиристора. Исходя из величины U_n , определяется величина допустимого обратного напряжения $U_{обр, доп}$ на тиристоре.

По ВАХ тиристора могут быть определены основные его статические параметры.

Напряжение включения $U_{вкл}$ – напряжение, соответствующее точке перегиба ВАХ.

Ток включения $I_{вкл}$ – величина минимального анодного тока, необходимого для перехода тиристора в открытое состояние и сохранения этого состояния после снятия управляющего сигнала.

Номинальное напряжение U_n – максимальное напряжение, при котором тиристор находится в закрытом состоянии.

Ток выключения $I_{выкл}$ – величина анодного тока, ниже которого тиристор переходит в закрытое состояние.

Остаточное напряжение $U_{ост}$ – среднее значение падения напряжения на тиристоре при номинальном токе.

В ряде случаев паспортные данные тиристорov не содержат величины $I_{вкл}$, поскольку этот параметр является параметром управляющего электрода и не имеет постоянной величины.

Кроме рассмотренных параметров существуют параметры прямой ветви, аппроксимированной динамической ВАХ. Это пороговое напряжение U_0 и дифференциальное сопротивление r_d ; последнее определяется как котангенс угла наклона между осью абсцисс и прямой АБ (см. рис. 1.35). С учётом этого спрямлённую ветвь ВАХ можно представить выражением $U_{ост} = U_0 + i r_d$, где i – ток, проходящий через тиристор. Параметры U_0 и r_d необходимы для расчёта тепловых потерь в тиристоре.

Рассмотрим процесс переключения тиристора при подаче сигнала на управляющий электрод. Наличие входного сигнала I_y от внешнего источника позволяет увеличивать коэффициенты передачи токов составных транзисторов независимо от величин токов и напряжений.

Ток управления I_y , поступая в базу транзистора, увеличивает ток через него, а следовательно, и коэффициент передачи тока α_2 транзистора VT2. Увеличение α_2 приводит к лавинообразному нарастанию тока в цепи и, когда сумма $\alpha_1 + \alpha_2$ будет равна единице, тиристор откроется. За счёт увеличения тока управления I_y значительно снижается напряжение включения $U_{вкл}$ тиристора и ток через него определяется

$$I_y = \frac{I_{к0} + \alpha_2 I_y}{1 - (\alpha_1 - \alpha_2)}.$$



При увеличении управляющего тока ВАХ тиристора изменяется, и становится такой как показано на рисунке 1.35. Когда ток I_y достигает величины, называемой током спрямления $I_{спр}$, характеристика приближается по своей форме к прямой ветви обычного диода.

При включённом тиристоре отключение управляющего тока не вносит изменений в процесс протекания анодного тока через тиристор, т.к. базы транзисторов $V1$ и $V2$ заполнены неравновесными носителями заряда, которые обеспечивают взаимную встречную инжекцию от эмиттеров. В этом заключается принципиальное различие транзистора и тиристора.

Транзистор, включённый по схеме с ОЭ и находящийся в режиме насыщения, при снятии управляющего сигнала выключается. Это происходит потому, что прекращается приток основных носителей в базу.

В тиристоре ток базы транзистора $V1$ является током коллектора $V2$, и наоборот, ток базы $V2$ является током коллектора $V1$, т.е. независимо от управляющего сигнала при открытом тиристоре всегда имеется источник основных носителей в базах, который и поддерживает в тиристоре состояние насыщения.

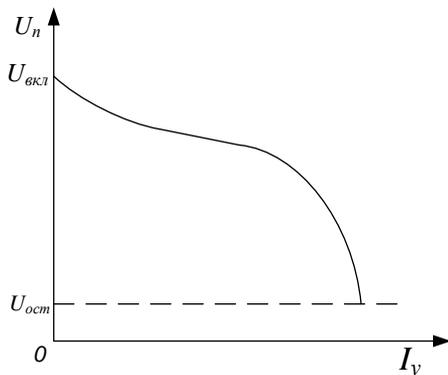


Рисунок 1.36. Пусковая характеристика тиристора

На рисунке 1.36 приведена пусковая характеристика тиристора $U_n = F(I_y)$ при положительном токе управления $I_y > 0$, для которого напряжение $U_{вкл}$ соответствует напряжению переключения на ВАХ. Снизу пусковая характеристика ограничена остаточным напряжением $U_{ост}$. Для запираания тиристора необходимо снизить анодный ток до величины, меньшей тока выключения $I_{выкл}$, что может быть достигнуто тремя способами: кратковременным снижением анодного напряжения; изменением полярности анодного напряжения; разрывом анодной цепи.

При любом из этих способов процесс запираания тиристора состоит в рассасывании тем или иным путём избыточного заряда носителей, которые существуют в базах структуры тиристора при протекании через него тока в открытом состоянии.

Если рассматривать транзисторную схему замещения, то процесс



запирания тиристора сводится к обеспечению условий, необходимых для уменьшения суммы $a_1 + a_2$ до значения ниже единицы и сохранения такого состояния на время, достаточное для переключения четырехслойной структуры тиристора.

Кроме статических параметров тиристора, и рассмотренных выше его динамических параметров, также важными динамическими параметрами являются: время включения $t_{вкл}$; время выключения $t_{выкл}$; допустимая скорость нарастания его анодного тока di_a/dt ; допустимая скорость нарастания его анодного напряжения du_a/dt .

В настоящее время разработаны тиристоры на токи в сотни ампер и напряжения свыше 1000 В. Они используются в качестве коммутаторов тока, в инверторах, в управляемых выпрямителях. Маломощные быстродействующие тиристоры используются в различных релаксационных схемах.

1.8. Диодные выпрямительные схемы

Различают следующие однофазные диодные схемы выпрямления: однополупериодную (рис. 1.37, а); двухполупериодные – со средней точкой вторичной обмотки силового трансформатора (рис. 1.37, б) и мостовую (рис. 1.37, в).

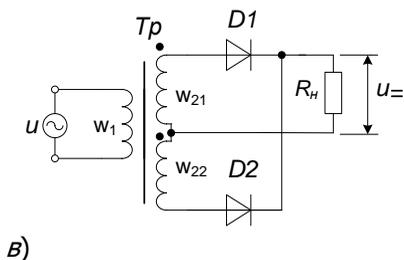
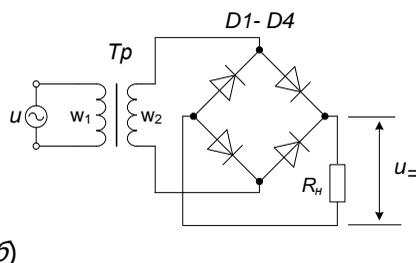
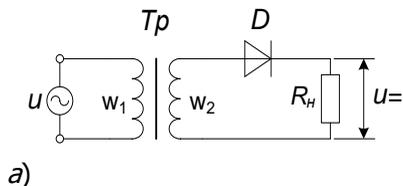
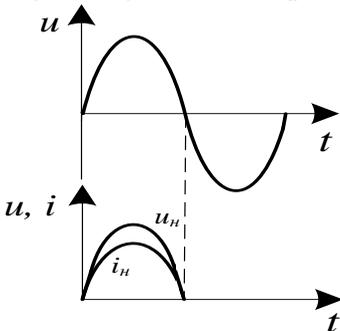


Рисунок 1.37. Диодные схемы выпрямления



Для упрощения расчётов и получения зависимостей в аналитической форме допускают, что диоды являются идеальными. В этом случае, когда диод открыт падение напряжения на нём равно нулю, а когда он закрыт, то ток через него равен нулю.

Однополупериодный выпрямитель (см. рис. 1.37, а) содержит двухобмоточный трансформатор Tr с первичной w_1 и вторичной w_2 обмотками, выпрямительный диод D и сопротивление нагрузки – активный резистор R_H . Напряжение источника входного переменного напряжения $u = U_m \sin \omega t$. В положительный полупериод при $u > 0$ диод открыт и проводит ток (рис. 1.38).



Так как диод идеальный, падение напряжения на нем равно нулю, и все напряжение источника прикладывается к сопротивлению нагрузки, т.е. $u = u_H$. В отрицательный полупериод диод закрыт, при этом все напряжение источника приложено к диоду, а напряжение и ток в цепи нагрузки равны нулю.

Рисунок 1.38. Однополупериодное выпрямление

Таким образом, в однополупериодном выпрямителе с идеальным диодом ток протекает только в течение положительного полупериода и равен нулю в течение отрицательного полупериода. Напряжение на нагрузке – пульсирующее с частотой напряжения источника, содержит постоянную составляющую, первую и четные гармоники. Разложение напряжения на нагрузке в ряд Фурье дает:

$$u_H = \frac{U_m}{\pi} + \frac{U_m}{2} \sin \omega t - \frac{2U_m}{\pi} \left(\frac{1}{1 \cdot 3} \cos 2\omega t + \frac{1}{3 \cdot 5} \cos 4\omega t + \dots \right).$$

Из последнего выражения следует, что постоянные составляющие напряжения на нагрузке и тока в ней (средние значения) соответственно равны:

$$U = U_m / \pi, \quad I_{cp} = U_m / \pi R_H.$$

Максимальное значение тока через диод равно $I_m = U_m / R_H$. Действующее значение напряжения на нагрузке



Основы электроники устройств автоматики

$$U_n = \sqrt{\frac{1}{T} \int_0^T u_n^2 dt} = \frac{U_m}{2} = \frac{U}{\sqrt{2}}.$$

Аналогично, действующее значение тока в нагрузке

$$I_n = \frac{U_m}{R_n \sqrt{2}}.$$

Активная мощность нагрузки, а также всей цепи и источника

$$P_n = P_u = I^2 R_n = \frac{U_m I_m}{4}.$$

Полные мощности источника и нагрузки соответственно равны

$$S_u = UI = \frac{U_m}{\sqrt{2}} \frac{I_m}{2},$$

Коэффициент мощности выпрямителя (всей цепи)

$$\cos \varphi = \frac{P_n}{S_n} = \frac{\sqrt{2}}{2} = 0,707$$

При работе однофазного однополупериодного выпрямителя с идеальным диодом, нагруженным на линейный конденсатор, и в случае если конденсатор был предварительно полностью разряжен, ток в цепи протекает в первый положительный полупериод напряжения источника питания (рис. 1.39, а и б).

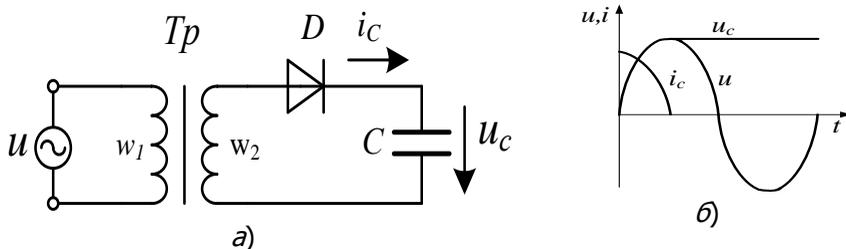


Рисунок 1.39. Работа однополупериодного выпрямителя на емкостную нагрузку

Решая уравнение цепи для этого интервала времени

$$\frac{1}{C} \int_0^t i_c dt = U_m \sin \omega t,$$

получим $i_c = \omega C U_m \cos \omega t$.

В момент времени $t = T/4$ напряжение на конденсаторе достигает амплитудного значения U_m , а ток i_c в цепи снижается до нуля. Далее (все остальное время) $u_c = U_m$, $i_c = 0$ (см. рис. 1.39, б), т.к. диод закрыт напряжением конденсатора.

Однополупериодное выпрямление имеет два основных недостатка:

- неэффективное использование источника питания;
- большой коэффициент пульсаций (определяется при синусоидальном входном напряжении как отношение амплитуды выпрямленного напряжения к его постоянной составляющей).

Уменьшить коэффициент пульсаций в схеме выпрямителя с активной нагрузкой можно с помощью фильтров нижних частот. Наиболее простым фильтром является сглаживающий конденсатор C , подключённый параллельно активной нагрузке R_H (рис. 1.40).

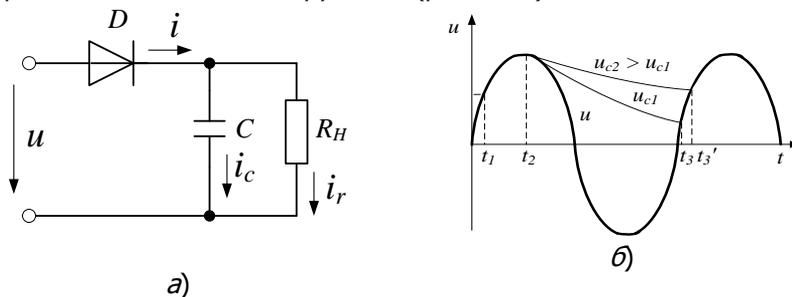


Рисунок 1.40. Уменьшение коэффициента пульсаций однополупериодного выпрямителя с помощью сглаживающего конденсатора

Произведём расчёт напряжения на нагрузке в установившемся режиме (рис. 1.40, а). Сглаживающее действие ёмкости конденсатора C основано на том, что благодаря ему в схеме появляется путь для переменной составляющей выпрямленного тока, а через нагрузку проходит в основном постоянная составляющая выпрямленного тока.

При условии, что конденсатор C заряжен до некоторого напряжения, диод D до момента времени t_1 заперт этим напряжением. В интервале $t_1 < t < t_2$ (рис. 1.40, б) диод открыт и конденсатор заряжается. В этом интервале цепь описывается уравнениями:



$$u_c = u = U_m \sin \omega t,$$

$$i_r = \frac{u}{R} = \frac{U_m}{R} \sin \omega t,$$

В момент времени t_2 напряжение на конденсаторе превышает потенциал анода диода и последний закрывается. Следовательно, ток i становится равным нулю. Момент времени t_2 может быть найден из уравнения

$$\omega C U_m \cos \omega t_2 + \frac{U_m}{R} \sin \omega t_2 = 0$$

Интегрируя это уравнение, получим

$$t_2 = \frac{1}{\omega} \operatorname{arctg}(-\omega CR).$$

В интервале $t_2 < t < t_3$ диод закрыт, и конденсатор разряжается на сопротивление резистора R . При этом

$$u_c = -i_c R = RC \frac{du_c}{dt}$$

или

$$RC \frac{du_c}{dt} + u_c = 0.$$

Решение последнего уравнения следующее:

$$u_c = A \exp\left(\frac{t + t_2}{RC}\right),$$

Величина A находится из условия сопряжения процессов для смежных интервалов в момент t_2 , с учётом того, что напряжение на конденсаторе не может измениться скачком. Приравнивая значения напряжений u_c в момент t_2 , взятые из выражений для первого и второго интервалов, получим

$$A = u_c(t_2) = U_m \sin \omega t_2.$$

Момент открытия диода $t = t_1$ определяется из условия, что интервалом повторяемости процесса является период T приложенного напряжения. Следовательно, напряжение u_c в начале первого интервала (в момент t_1) равно напряжению u_c в момент $t = t_1 + T$:



Основы электроники устройств автоматики

$$U_m \sin \omega t_1 = U_m \sin \omega t_2 \exp \left[\frac{-(t_1 + T - t_2)}{RC} \right],$$

т.е.

$$\exp \left[\frac{(t_1 + T)}{RC} \right] \sin \omega t_1 = \exp \left(\frac{t_2}{RC} \right) \sin \omega t_2. \quad (1.26)$$

Момент времени t_1 находится из последнего трансцендентного уравнения. Чем больше ёмкость конденсатора C при постоянном R , тем больше постоянная времени разряда $T_a = RC$ конденсатора и тем меньше коэффициент пульсаций в цепи нагрузки. Это положение проиллюстрировано на рисунке для разных ёмкостей конденсатора C (см. рис. 1.40, б).

При ёмкостях $C_2 > C_1$ экспоненты разряда конденсатора разные, временные моменты $t_3 > t_3$ и эффект сглаживания при большей ёмкости проявляется сильнее. Таким образом, при увеличении нагрузки и заданном коэффициенте пульсаций установочная мощность конденсатора C должна быть соответственно увеличена до безопасного уровня. При отсутствии нагрузки (режим холостого хода) напряжение на конденсаторе неизменно в течение всего периода и равно U_m .

Двухполупериодные выпрямители. Кривые напряжений и токов на активной нагрузке обоих однофазных схем двухполупериодных выпрямителей (см. рис. 1.37, б и в) по форме не отличаются друг от друга при прочих равных параметрах (рис. 1.41).

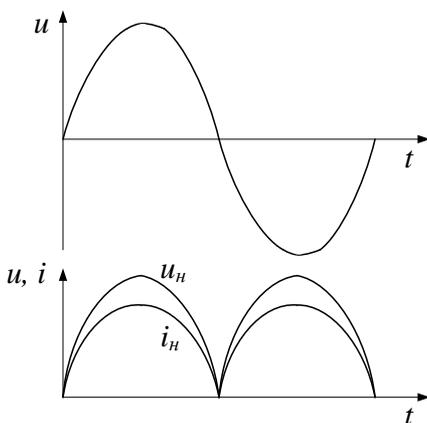


Рисунок 1.41. Двухполупериодное выпрямление

В схеме выпрямителя со средней точкой вторичной обмотки силового трансформатора Tr в каждый полупериод входного напряжения открыт один из двух диодов (к аноду которого приложено положительное напряжение). При этом напряжение на нагрузке равно напряжению на половине вторичной обмотки Tr . Одновременно к другому диоду приложено удвоенное напряжение половины вторичной обмотки трансформатора и он в течение текущего полупериода закрыт этим напряжением.

Напряжение на нагрузке

$$U_n = \frac{2U_m}{\pi} - \frac{4U_m}{\pi} \left(\frac{1}{1.3} \cos 2\omega t + \frac{1}{3.5} \cos 4\omega t + \dots \right)$$

не содержит первой гармоники; имеются только постоянная составляющая и чётные гармоники. Чётные гармоники вдвое больше чем в схеме однополупериодного выпрямителя. Постоянные составляющие для напряжения и тока

$$U_{cp} = 2U_m/\pi, \quad I_{cp} = U_{cp}/R_n.$$

Мостовая схема двухполупериодного выпрямителя не требует обязательного использования силового трансформатора. С учётом этого и большой номенклатуры диодных мостов в интегральном исполнении, мостовая схема двухполупериодного выпрямителя получила широкое распространение.

В мостовой схеме двухполупериодного выпрямления диоды в разных противоположных плечах моста работают поочередно в соответствии с положительной и отрицательной полуволн напряжения источника питания.

В случае двухполупериодного выпрямления фильтрация переменной составляющей выпрямленного напряжения облегчается, т.к. в нём отсутствует гармоника основной частоты ω (самая низкочастотная

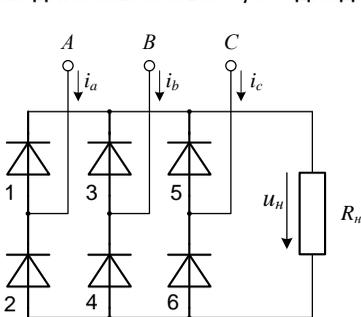


гармоника имеет двойную частоту 2ω). Уравнение (1.26), полученное для однополупериодного выпрямителя, справедливо и для двухполупериодного выпрямителя, если вместо $(t_1 + T)$ в него подставить $(t_1 + T/2)$. При этом постоянная составляющая выпрямленного напряжения увеличится вдвое:

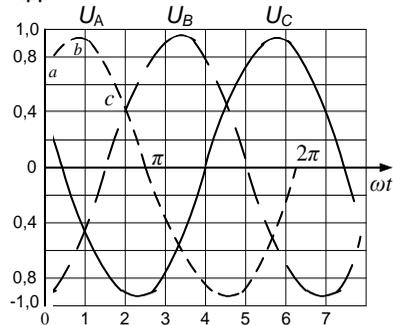
$$U_{cp} = \frac{U_m}{\pi} \sqrt{1 + (\omega RC)^2} [1 - \cos(\omega t_2 - \omega t_1)].$$

Трёхфазный двухполупериодный выпрямитель применяется для питания постоянным током сравнительно мощной нагрузки. Выпрямленное напряжение имеет существенно меньший коэффициент пульсаций по сравнению с однофазным двухполупериодным выпрямлением.

При соединении обмоток входного силового трансформатора Y/Y и синусоидальном напряжении выходное напряжение и ток выпрямителя, а также мгновенные токи фаз трансформатора, определяются проводимостью диодов с наибольшей разностью потенциалов. Так, на интервале $a-b$ (рис. 1.42, б), длительностью $\pi/3$, формирование выходного напряжения и токов нагрузки и фаз трансформатора осуществляется за счёт проводимости диодов 1-4 (рис. 1.42, а), а на интервале $b-c$, также длительностью $\pi/3$ - диодов 1-6, и т.д.



а)



б)

Рисунок 1.42. Трёхфазное выпрямление

Таким образом, в течение полупериода питающего напряжения каждый диод проводит ток на интервале $2\pi/3$, т.е. 120 эл. градусов и к нагрузке прикладывается линейное напряжение U_{ab} и U_{ac} соответственно. Постоянная составляющая напряжения на нагрузке



$$U_{cp} = \frac{6}{T} \int_0^{T/6} U_m (\sin \omega t) dt = \frac{9}{2\pi} U_m.$$

При соединении обмоток входного силового трансформатора Y/Δ угол проводимости вентилей не меняется, но уменьшается выходное напряжение выпрямителя.

1.9. Биполярные транзисторы

Полупроводниковые приборы, имеющие два взаимодействующих между собой *p-n* – перехода с тремя выводами, называются биполярными транзисторами. Транзисторы называются биполярными по причине того, что в процессы в обоих переходах происходят за счёт носителей зарядов двух типов: электронов и дырок.

В первом приближении биполярные транзисторы могут быть представлены двумя встречно включёнными полупроводниковыми диодами, от общей точки которых делается вывод, называемый *базой* (рис. 1.43, *a* и *б*). При этом выводы, сделанные от анодов (катодов) диодов, называются *эмиттером* и *коллектором*.

В кристалле полупроводника биполярных транзисторов площадь коллекторного перехода значительно больше площади эмиттерного перехода. Различают биполярные транзисторы *прямой* и *обратной* проводимостей, обозначаемые соответственно *p-n-p* и *n-p-n*.

Если диоды соединены катодами, то транзистор обладает прямой проводимостью, если диоды соединены анодами, то транзистор обладает обратной проводимостью. Упрощённые структуры транзисторов прямой и обратной проводимостей представлены на рис. 1.44, *a* и *б*, а на рисунке 1.45, *a* и *б* представлены условные графические обозначения биполярных транзисторов прямой и обратной проводимостей соответственно.

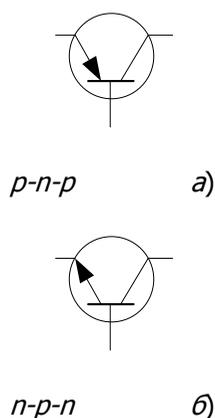
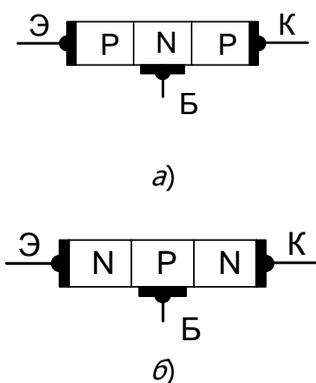
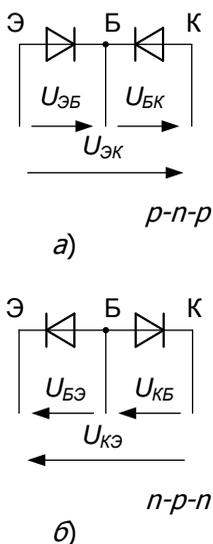


Рисунок 1.43.
Простейшие схемы
размещения биполяр-
ных транзисторов

Рисунок 1.44. Упрощён-
ные структуры транзисторов

Рисунок 1.45. Гра-
фические обозначения
биполярных транзисто-
ров

Основную роль в электрических процессах транзисторов прямой проводимости *p-n-p* играют дырки, а в транзисторах обратной проводимости *n-p-n* – электроны.

Так как электроны имеют подвижность в два-три раза большую, чем дырки, то транзисторы *n-p-n* имеют лучшие показатели параметров по отношению к транзисторам *p-n-p*. Поэтому они получили более широкую сферу применения в электронной аппаратуре различного назначения.

Переходы транзистора сильно взаимодействуют друг с другом. Это означает, что, в отличие от схемы с двумя диодами (рис. 1.43), ток одного перехода в транзисторе влияет на ток другого его перехода. Эффекту взаимодействия переходов в транзисторе способствует то, что ширина области базы существенно уже, чем ширина областей коллектора и эмиттера, и составляет $(20 \div 1,0)$ мкм и меньше.

В условной схеме с диодами ток каждого из них зависит только от напряжения на самом диоде и никак не зависит от тока другого диода. Электрод базы расположен ближе к эмиттеру. Ширина области базы влияет на частотный диапазон транзистора – с уменьшением ширины верхняя граничная частота транзистора увеличивается.

Различают диффузионные (бездрейфовые) и дрейфовые бипо-



лярные транзисторы. В диффузионных концентрация примесей равномерно распределена в области базы, поэтому ионы атомов примесей не создают дополнительного электрического поля, которое влияло бы на движение носителей заряда через базу. При этом движение этих носителей происходит главным образом в форме диффузии.

В дрейфовых транзисторах концентрация примесей различна в разных областях базы. Это приводит к появлению дополнительного электрического поля, которое оказывает существенное влияние на движение носителей заряда через базу.

При этом движение носителей, в отличие от первого случая, происходит в основном в форме дрейфа. Дрейф ускоряет движение носителей заряда через базу, поэтому дрейфовые транзисторы являются более быстродействующими по отношению к диффузионным транзисторам.

Технология изготовления транзисторов (сплавные, диффузионные, эпитаксиальные) в значительной степени определяет характеристики транзисторов.

Режимы работы транзисторов. В зависимости от того, какой электрод является общим для входной и выходной цепей различают три схемы включения транзистора: с общей базой (ОБ), с общим эмиттером (ОЭ) и с общим коллектором (ОК). Качественные показатели схем включения разнятся и приведены в таблице 1.1, в которой K_U , K_I и K_P – коэффициенты усиления по напряжению, по току и мощности соответственно.

Таблица 1.1. Качественные показатели схем включения

Схема включения	Входное сопротивление $r_{вх}$	Выходное сопротивление $r_{вых}$	K_U	K_I	K_P
ОЭ	среднее	высокое	большой	большой	очень большой
ОК	очень большое	очень низкое	≈ 1	большой	большой
ОБ	малое	очень высокое	большой	1	большой

С учётом полярности постоянных напряжений, приложенных к электродам транзистора, возможны следующие его режимы работы: *линейный, насыщения, отсечки, инверсный*, а также аварийный режим – *режим пробоя*. Рассмотрим перечисленные режимы работы транзистора при различных смещениях его переходов.



Линейный режим, т.е. режим линейного усиления входного сигнала, получается, когда переход база-эмиттер (Б-Э) смещён в прямом направлении (открыт), а переход база-коллектор Б-К смещён в обратном направлении (более отрицательным потенциалом коллектора по отношению к базе) (рис. 1.46). При этом через переход Б-Э протекает ток базы $i_{бэ}$, а ток коллектора равен

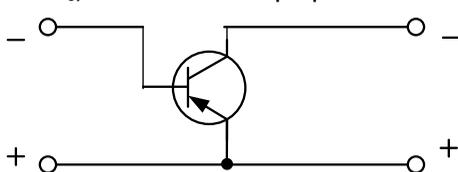


Рис. 1.46. Схема включения с общим эмиттером

$i_k = \beta i_{бэ}$
 где β – коэффициент передачи транзистора по току – главный параметр транзистора, отражающий его усиительные возможности. Ток коллектора значительно больше тока базы, т.е. транзистор усиливает ток.

Обычно β составляет $10 \div 300$; у очень широкополосных транзисторов β может быть меньше, порядка $2 \div 5$; или значительно больше, $5000 \div 10000$ – у супербетатранзисторов, обладающих сверхтонким слоем базы.

Таким образом, ток базы транзистора очень мал $I_b \ll I_e, I_{кв}$, поэтому ток эмиттера практически полностью преобразуется в ток коллектора. Усилительные свойства транзистора в схеме с ОБ отражаются коэффициентом $a = I_k / I_{бэ}$, связанного с β соотношением $a = \beta / (\beta + 1)$.

Прямое напряжение $U_{бэ}$ на переходе Б-Э связано с током коллектора уравнением Эберса-Молла:

$$i_k = I_{кб0} [\exp(U_{бэ} / \varphi_T) - 1], \quad (1.27)$$

где $I_{кб0}$ – обратный ток коллекторного перехода при его обратном смещении;

φ_T – тепловой потенциал.

Из (1.27) следует, что при прямом смещении эмиттерного перехода ток коллектора растёт с ростом напряжения $U_{бэ}$ по экспоненциальному закону:

$$i_k = I_{кб0} \exp(U_{бэ} / \varphi_T), \quad (1.28)$$

где $U_{бэ} \leq \varphi_k$ – контактная разность потенциалов.

В линейном режиме для схемы с ОБ и для малых приращений тока базы транзистор можно заменить источником тока коллектора, управляемого током базы (такой режим называют *малосигнальным*, при котором все сопротивления переходов транзистора линейны). При этом, если пренебречь падением напряжения между базой и эмиттером, то можно считать его замкнутым накоротко и тогда схема замещения будет представлять собой простейшую модель биполярного транзистора,



включённого по схеме с ОЭ (рис. 1.47).

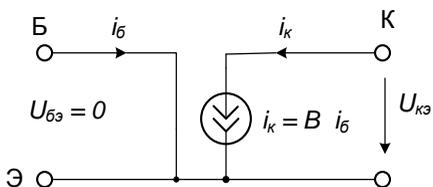


Рисунок 1.47. Схема замещения биполярного транзистора, включённого по схеме с ОЭ

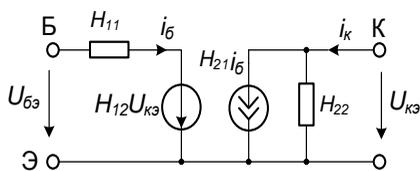


Рисунок 1.48. Схема замещения для малосигнального режима

Более точной для малосигнального режима является схема замещения, представленная на рисунке 1.48. Этой схеме замещения (четырёхполюснику) соответствуют уравнения, которые называются уравнениями транзистора в H -параметрах:

$$\begin{aligned} U_{бэ} &= H_{11} i_б + H_{12} U_{кэ} \\ i_б &= H_{21} i_б + H_{22} U_{кэ} \end{aligned} \quad (1.29)$$

Физический смысл H -параметров определяется, если рассмотреть режимы холостого хода (ХХ) на входе схемы и короткого замыкания (КЗ) на её выходе.

При ХХ на входе $i_б = 0$, откуда

$$H_{12} = \frac{U_{бэ}}{U_{кэ}}, \quad H_{21} = \frac{i_к}{i_б} \quad (1.30)$$

При КЗ на выходе ($U_{кэ} = 0$)

$$H_{11} = \frac{U_{бэ}}{i_б}, \quad H_{22} = \frac{i_к}{U_{кэ}} \quad (1.31)$$

Параметры ХХ обозначаются как:

H_{12} – обратная передача по току;

H_{22} – выходная проводимость;

Параметры КЗ обозначаются как:

H_{11} – входное сопротивление;

H_{21} – прямая передача по току.

Как видно из уравнений (1.30) и (1.31) H -параметры связывают входные и выходные напряжения и токи транзистора, что позволяет определять параметры его схемы включения в малосигнальном режиме. В общем случае H -параметры снабжаются индексом «б» в схеме с ОБ, а в схеме с ОЭ – индексом «э».

Можно показать, что

$$H_{21э} \approx r_б + (1 + \beta) r_э; \quad H_{12э} \approx r_э / (2r_к'); \quad H_{21б} \approx \beta; \quad H_{22э} \approx 1/r_к'. \quad (1.32)$$



Здесь в первом приближении $r_k' = r_{id}(1 + \beta_0)$, где β_0 – статический коэффициент передачи тока базы.

В справочной литературе приводятся, как правило, не все H -параметры. Обязательно приводится $H_{21} = \beta$. Остальные H -параметры можно рассчитать по уравнениям (1.30), (1.31) и (1.32). Также в литературе часто применяется буква h вместо буквы H для обозначения одноименных параметров на схеме замещения (см. рис. 1.48) и в соответствующих уравнениях (1.30) – (1.32).

Режим насыщения. Для перехода из линейного режима в режим насыщения необходимо увеличивать ток базы до тех пор, пока напряжение на коллекторе не понизится до такого значения, при котором произойдет отпирание коллекторного перехода. В этом случае полярность потенциалов на коллекторном переходе станет противоположной (см. рис. 1.46). Условием насыщения транзистора является равенство:

$$U_{кб} = U_{кэ} - U_{бэ} = 0 \tag{1.33}$$

При глубоком насыщении $U_{кб} > 0$.

В любом случае увеличение тока базы приводит к увеличению тока коллектора. В результате увеличивается падение напряжения в нагрузочной цепи и уменьшается напряжение на коллекторе $U_{кэ}$. При $U_{кб} = 0$ режим называется граничным режимом, т.к. он характеризует переход транзистора из линейного режима в режим насыщения.

Глубину насыщения транзистора характеризуют *коэффициентом насыщения*

$$q = \frac{I_{б.нас}}{I_{б.гр}} \tag{1.34}$$

Схема замещения транзистора в режиме насыщения может быть представлена последовательной цепью с замкнутым ключом Кл (рис. 1.49).

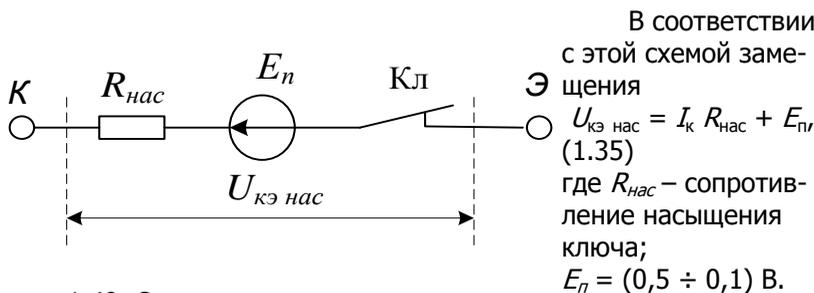


Рисунок 1.49. Схема замещения транзистора в режиме насыщения

В справочных данных обычно приводится значение $U_{кэ\text{ нас}}$ при заданном токе коллектора.



Режим отсечки. При изменении полярности напряжения на эмиттерном переходе (см. рис. 1.46) транзистор переходит в режим отсечки и $I_{кобр} = I_{кб0}$. При этом из (1.27) следует

$$U_{бэ} = \varphi_T \ln(I_{кк} / I_{кб0} + 1). \quad (1.36)$$

Граничным режимом в этом случае является выполнение условия $U_{бэ} = 0$. В режиме отсечки транзистор можно заменить разомкнутым ключом, схема замещения которого приведена на рис. 1.50.

Остальные элементы на приведенных схемах замещения транзистора в этих режимах соответствуют неидеальности транзисторных ключей. Транзисторные ключи находят широкое применение в различных электронных устройствах, в частности в цифровой электронике, в силовых частотных преобразователях, в коммутаторах сигналов измерительной техники и др.

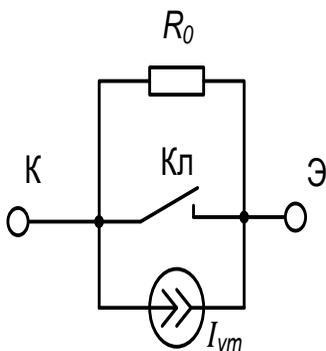


Рисунок 1.50. Схема замещения транзистора в режиме отсечки

Транзистор имеет некоторое достаточно большое сопротивление и параллельно включённый ему источник небольшого тока утечки $I_{ут} \approx I_{кб0}$. В справочных данных для режима отсечки обычно приводится обратный ток коллектор-эмиттер $I_{кэR}$ при заданном напряжении на коллекторе и при заданном сопротивлении R , включенном между базой и эмиттером. Два рассмотренные ключевые режимы транзистора – режимы насыщения и отсечки – позволяют использовать транзистор как замкнутый или разомкнутый ключ (Кл).

В ключевом режиме транзистор поочередно переводится из режима насыщения в режим отсечки и обратно. При этом важным является скорость переключения, которая характеризуется временем переключения или максимальной частотой коммутации.

Инверсный режим. Это режим, при котором коллекторный переход смещен в прямом направлении, а эмиттерный – в обратном. Коллектор и эмиттер по существу меняются местами, и роль коллектора выполняет эмиттер. Усиление при этом снижается $\beta_{инв} < \beta_{лин}$.

Инверсный режим биполярных транзисторов используется в двунаправленных ключевых схемах, при изготовлении транзисторов в



интегральном исполнении, например, для серии интегрально-инжекционной логики. Транзистор делается симметричным и его усиление практически не изменяется при замене коллектора на эмиттер. При этом области коллектора и эмиттера имеют одинаковые геометрические размеры на кристалле и одинаковые свойства. Для симметричных транзисторов характеристики в инверсном режиме подобны характеристикам в линейном режиме.

Режим пробоя транзисторов является аварийным режимом. Физические процессы в режиме пробоя транзистора сходны с режимами теплового пробоя диодов, поэтому после пробоя транзисторы не восстанавливаются.

Динамические характеристики транзистора при переключении проявляются в ключевом режиме. Схема простейшего ключа на биполярном транзисторе приведена на рисунке 1.51, а. В ключевом режиме особенно важным параметром является время переключения транзистора из одного состояния в другое. Форма тока коллектора i_k при подаче в базу тока включения $i_{б,вкл}$ в виде импульса прямоугольной формы показана на рисунке 1.51, б.

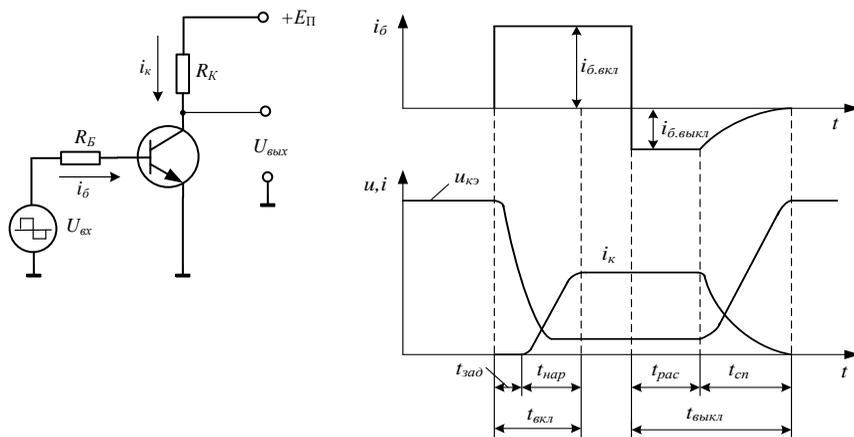


Рисунок 1.51. Схема простейшего ключа на биполярном транзисторе а), работа транзистора в ключевом режиме б)

Ток коллектора i_k достигает установившегося значения не сразу, а через некоторое время задержки $t_{зад}$ и плавного времени нарастания $t_{нар}$. Время включения транзистора определяется как

$$t_{вкл} = t_{зад} + t_{нар}.$$

При выключении транзистора на его базу подаётся обратное напряжение, в результате чего ток базы меняет своё направление и

Основы электроники устройств автоматики



становится равным $i_{б.выкл}$. Пока происходит рассасывание неосновных носителей заряда в базе за время рассасывания $t_{рас}$, ток i_k не меняет своего значения. После окончания процесса рассасывания происходит спад тока базы и соответственно тока коллектора, который продолжается в течение времени $t_{сп}$. Таким образом, время выключения транзистора равно

$$t_{выкл} = t_{рас} + t_{сп}$$

При выключении транзистора, несмотря на изменение направления тока базы, транзистор в течение времени $t_{рас}$ остаётся включённым и коллекторный ток не меняет своего значения. Спад тока коллектора начинается одновременно со спадом тока базы и заканчиваются они практически одновременно.

Время рассасывания зависит от степени насыщения транзистора перед его выключением. Минимальное время выключения получается при граничном режиме насыщения. В справочных данных обычно приводят времена включения, спада и рассасывания. Для наиболее быстрых транзисторов время рассасывания $t_{рас} = (0,1 \div 0,5)$ мкс, однако для силовых биполярных транзисторов оно может достигать 10 мкс.

Свойства биполярного транзистора в линейном режиме характеризуются не временем включения или выключения, а его частотными характеристиками. Одним из способов учёта влияния частоты на усилительные свойства транзисторов является аппроксимация зависимости коэффициента передачи тока базы от частоты, т.е. вместо постоянного значения коэффициента передачи тока базы β используется частотно-зависимый коэффициент, который для схемы с ОЭ определяется как

$$\dot{\beta}(\omega) = h_{21Э}(\omega) = \frac{\beta_0}{1 + j \frac{\omega}{\omega_\beta}}$$

где $\beta_0 = \beta$ – коэффициент передачи тока базы на низкой частоте; ω_β – предельная частота коэффициента передачи тока базы.

Модуль частотной зависимости коэффициента передачи тока базы определяется по формуле

$$|\dot{\beta}(\omega)| = \frac{\beta_0}{\sqrt{1 + (\omega / \omega_\beta)^2}}$$

На частоте $\omega = \omega_\beta$ модуль коэффициента передачи уменьшается по сравнению с β_0 в 1,41 раза. Если $\omega = 3\omega_\beta$, то частотная зависимость коэффициента передачи тока базы принимает вид

$$|\dot{\beta}(\omega)| = \frac{\beta_0 \omega_\beta}{\omega} = \frac{\omega_T}{\omega},$$

где $\omega_T = \beta_0 \omega_\beta$ – граничная частота, на которой коэффициент передачи тока базы снижается до единицы. Частотная зависимость коэффициента передачи тока базы приведена на рисунке 1.52.

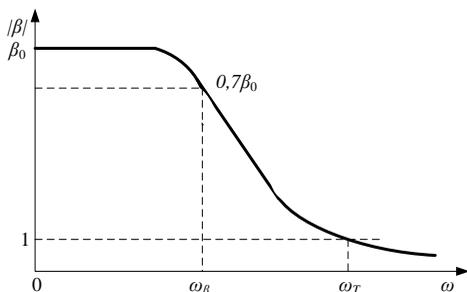


Рис. 1.52. Частотная зависимость коэффициента передачи тока базы

Поскольку фазовый сдвиг зависит от частоты, то сигналы с широким спектром частот будут дополнительно искажаться за счёт фазового сдвига гармоник.

В зависимости от частотного диапазона все транзисторы подразделяются на: низкочастотные (НЧ) $f < 3$ МГц; среднечастотные (СЧ) $3 > f > 30$ МГц; высокочастотные (ВЧ) $30 > f > 300$ МГц; сверхвысокочастотные (СВЧ) $f > 300$ МГц.

Помимо снижения усиления с ростом частоты имеет место фазовый сдвиг выходного сигнала по сравнению с входным сигналом:

$$\varphi = \arctg \frac{\omega}{\omega_\beta}.$$

1.10. Линейные усилительные каскады

Усилители, как правило, состоят из нескольких каскадов, осуществляющих последовательное усиление сигнала. Число каскадов зависит от требуемых значений коэффициентов усиления по напряжению, току и мощности. Усилительные каскады подразделяют на каскады предварительного усиления и выходные каскады. Первые предназначены для повышения уровня сигнала по напряжению, а вторые – для получения требуемого тока или мощности сигнала в нагрузке. Процесс усиления основывается на преобразовании энергии источника постоянного напряжения E в энергию переменного напряжения в выходной цепи за счёт изменения сопротивления активного усилительного элемента по закону, задаваемому входным сигналом.

Ввиду обязательного использования для питания источника постоянного напряжения E ток и напряжение в выходной цепи являются однополярными. При этом их следует рассматривать как переменные

Основы электроники устройств автоматики

составляющие суммарных тока и напряжения, накладывающиеся на их постоянные составляющие I_{II} и U_{II} (рис. 1.53, а и б).

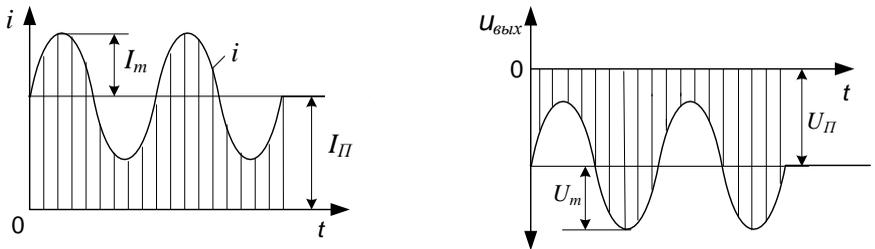


Рисунок 1.53. Наложение переменных токов и напряжений на постоянные токи и напряжения УНЧ

При этом должны соблюдаться условия: $I_{II} \geq I_m$; $U_{II} \geq U_m$. Если эти условия не будут выполняться, то ток в выходной цепи на отдельных временных интервалах будет равен нулю, что приведет к искажению его формы.

Таким образом, для обеспечения работы усилительного каскада при переменном входном сигнале в его выходной цепи должны быть созданы постоянные составляющие тока I_{II} и напряжения U_{II} . Задачу решают путем создания определенных постоянных токов и напряжений в схеме усилительного каскада. Эти постоянные токи и напряжения определяют *режим покоя* или *статический режим* каскада и характеризуют электрическое состояние схемы независимо от присутствия или отсутствия входного сигнала.

Характеристики и режимы работы однокаскадного УНЧ.

Рассмотрим усилитель низкой частоты (УНЧ), выполненный на биполярном $p-n-p$ транзисторе (VT), включенном по схеме с ОЭ (рис. 1.54). При большом разнообразии усилительных схем всегда обязательными элементами являются: активный элемент – транзистор, сопротивление в цепи его коллектора и источник питания E . Остальные элементы, включая элементы цепей обратных связей, играют вспомогательную роль и предназначены для повышения температурной стабильности или улучшения отдельных характеристик и параметров усилителя. Схема УНЧ, в рассматриваемом случае, содержит также генератор синусоидальных сигналов низкой частоты ГНЧ, резистивный делитель $R1$, $R2$, резисторы в цепях коллектора $R3$ и эмиттера $R4$, активную нагрузку на резисторе $R5$, разделительные входной и выходной конденсаторы, соответственно $C1$ и $C2$, конденсатор в цепи обратной связи $C3$.

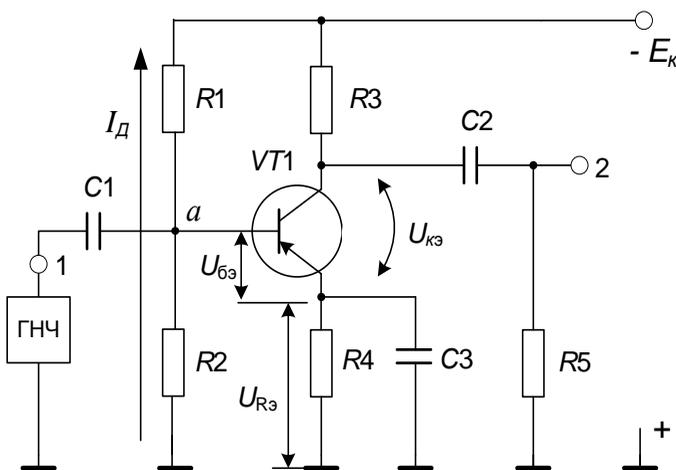


Рис. 1.54. Схема усилителя низкой частоты

Основными характеристиками УНЧ являются: коэффициент усиления K , входное $R_{вх}$ и выходное $R_{вых}$ сопротивления, амплитудная, амплитудно-частотная (АЧХ) и фазо-частотная (ФЧХ) характеристики (1.55, а, б, в) полоса пропускания, динамический диапазон D , выходная мощность $P_{вых}$, коэффициент полезного действия (КПД) η .

В зависимости от характера входной и выходной величин K подразделяют на коэффициент усиления: по напряжению $K_U = U_{вых}/U_{вх}$, по току $K_I = I_{вых}/I_{вх}$, по мощности $K_P = P_{вых}/P_{вх}$. В ряде случаев K выражают в логарифмических единицах – децибелах (дБ):

$$K_{UдБ} = 20 \lg (U_{вых}/U_{вх});$$

$$K_{IдБ} = 20 \lg (I_{вых}/I_{вх});$$

$$K_{PдБ} = 10 \lg (P_{вых}/P_{вх}).$$

Так как в многокаскадных усилителях общий коэффициент усиления равен произведению коэффициентов усиления всех каскадов, то часто удобнее пользоваться логарифмическими единицами, позволяющими осуществлять суммирование логарифмических коэффициентов усиления отдельных каскадов.

Коэффициенты усиления K_U и K_I в общем случае являются комплексными величинами, характеризуемыми векторами с соответствующими модулем и фазой. Это связано с тем, что отдельные составляющие спектра сигнала усиливаются по-разному из-за наличия реактивных элементов в схеме и инерционности транзисторов.

Амплитудной характеристикой усилителя называется зависимость амплитудного значения напряжения первой гармоники выходного



напряжения от амплитуды синусоидального входного напряжения (см. рис. 1.55, а). Для идеального усилителя амплитудная характеристика является линейной (см. рис. 1.55, а, пунктирная линия). У реального усилителя эта зависимость нелинейная из-за нелинейности ВАХ транзистора.

Графики АЧХ и ФЧХ представляют собой зависимости модуля коэффициента усиления $|K|$ и угла сдвига фазы φ между выходным и входным напряжениями от частоты (см. рис. 1.55, б и в). График АЧХ идеального усилителя представляет собой прямую линию зависимости $K(f)$, уходящую в бесконечность (пунктирная линия на рис. 1.55, б). Реальный УНЧ имеет «завалы» АЧХ в области низких и высоких частот, обусловленные в первом случае наличием конденсаторов, а во втором – преимущественно свойством $p-n$ – переходов транзистора.

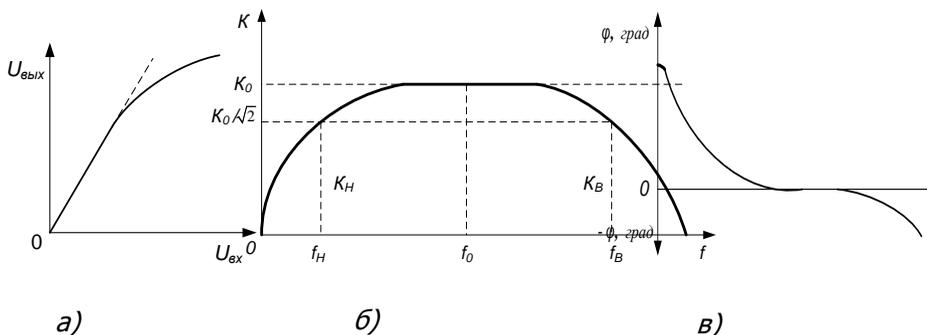


Рисунок 1.55. Графики амплитудной характеристики – а), АЧХ – б) и ФЧХ – в)

График ФЧХ идеального УНЧ представляет собой линии, совпадающие с осями координат в первом квадранте. Это говорит о том, что у идеального усилителя входной и выходной сигналы совпадают по фазе и не зависят от частоты.

Полоса пропускания или рабочий диапазон частот усилителя – полоса частот от низшей рабочей частоты f_H до высшей рабочей частоты f_B , в пределах которой коэффициент усиления не выходит за пределы заданных допусков. Это относится как к модулю, так и к фазе коэффициента усиления. Полоса пропускания определяется на уровне 3 дБ. Это диапазон в пределах $\Delta f = f_B - f_H$, в котором коэффициент усиления снижается относительно своего значения K_0 на средней частоте f_0 на 3 дБ (в $\sqrt{2}$ раз или на $0,707K_0$) (см. рис. 1.55, б). Для определенности K_0 часто определяется на частоте

$$f_0 = \sqrt{f_H f_B}.$$

Динамический диапазон усилителя определяется отношением



наибольшего допустимого значения входного напряжения к его наименьшему допустимому значению

$$D = U_{\text{вх max}} / U_{\text{вх min}}; \quad D_{(\text{дБ})} = 20 \lg(U_{\text{вх max}} / U_{\text{вх min}}).$$

Напряжение $U_{\text{вх max}}$ ограничено искажениями сигнала, вызванными выходом рабочих точек усилительных каскадов за пределы линейного участка амплитудной характеристики. Напряжение $U_{\text{вх min}}$ ограничено уровнем собственных шумов усилителя, на фоне которых полезный сигнал не удаётся выделить. В ряде случаев напряжением $U_{\text{вх min}}$ считается сигнал, который даёт выходное напряжение, равное действующему значению напряжения шумов усилителя.

Выходная мощность характеризуется номинальной выходной мощностью $P_{\text{вых, ном}}$ под которой понимают мощность на выходе усилителя при работе на заданную нагрузку.

Нелинейные искажения обусловлены нелинейностью амплитудной характеристики усилителя. Количественно их оценивают или коэффициентом нелинейных искажений $K_{\text{ни}}$ или коэффициентом гармоник K_{Γ} . Коэффициент нелинейных искажений определяется корнем квадратным из отношения мощностей высших гармоник выходного сигнала, появляющихся в результате нелинейных искажений, к полной выходной мощности.

Коэффициент гармоник определяется как

$$K_{\Gamma} = \sqrt{\frac{P_2 + P_3 + P_4 + \dots + P_n}{P_1}} = \sqrt{\frac{I_{2m}^2 + I_{3m}^2 + \dots + I_{nm}^2}{I_{1m}^2}} = \sqrt{\frac{U_{2m}^2 + U_{3m}^2 + \dots + U_{nm}^2}{U_{1m}^2}},$$

где P_n – мощность n -й гармонической составляющей выходного сигнала; I_{nm} , U_{nm} – амплитуды напряжений и тока n -й гармонической составляющей выходного сигнала.

Коэффициент полезного действия – отношение выходной мощности, отдаваемой усилителем в нагрузку, к общей мощности P_0 , потребляемой от источника питания: $\eta = P_{\text{вых}} / P_0$. Он характеризует энергетические показатели усилителя.

Входное сопротивление $R_{\text{вх}}$ усилителя определяется параллельным включением цепи смещения базы $R_{\text{Б}} = R1 // R2$ и входным сопротивлением $r_{\text{вх}}$ транзистора: $R_{\text{вх}} = R1 // R2 // r_{\text{вх}}$. Из второго уравнения Кирхгофа, составленного для входной цепи УНЧ, будем иметь

$$r_{\text{вх}} = \frac{i_{\text{Б}} r_{\text{Б}} + (i_{\text{Б}} + \beta i_{\text{Б}})(r_{\text{Э}} + R_{\text{Э}})}{i_{\text{Б}}} = r_{\text{Б}} + (1 + \beta)(r_{\text{Э}} + R_{\text{Э}}).$$

(1.38)



Здесь $R_Э$ это R_4 на схеме УНЧ (рис. 1.54).

Таким образом, $R_{вх}$ транзисторного каскада по схеме с ОЭ определяется цепью резистивного делителя R_1 и R_2 , коэффициентом передачи тока базы β (или $h_{21Э}$) и сопротивлением обратной связи в цепи эмиттера R_4 , при допущении, что C_3 отключен.

Выходное сопротивление УНЧ определяется при отключенной нагрузке по переменному току $R_{н}$ и отсутствию входного сигнала, т.е. при $i_b = 0$. Для усилительного каскада сопротивление коллекторного перехода $r_{к'} \gg R_3$. Поэтому $R_{вых} = R_3$. В общем случае, если учитывать $r_{к'}$, то $R_{вых} = R_3 // r_{к'}$.

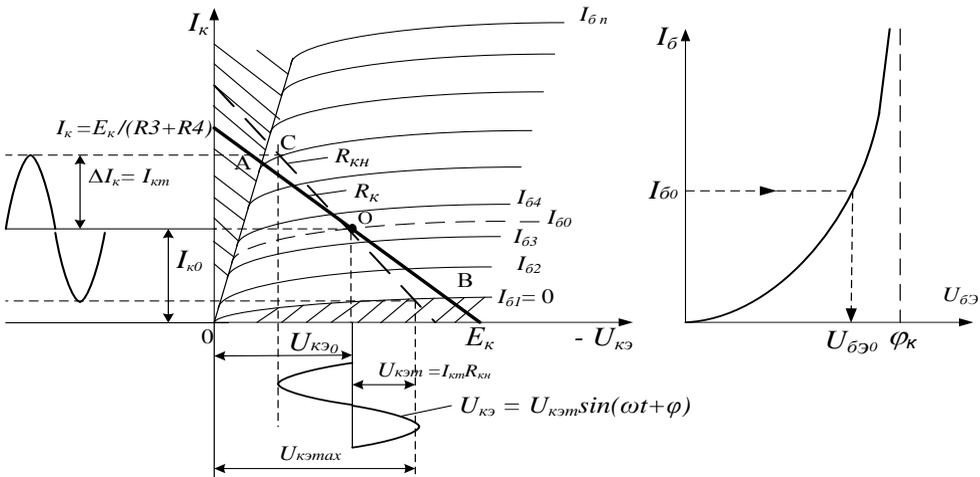
В зависимости от назначения рассматривают и другие характеристики усилителя. Например, усилительная аппаратура, предназначенная для высококачественного воспроизведения звукового сигнала, должна обладать минимальными нелинейными, частотными и переходными искажениями, а также качественными другими характеристиками. Связанные с этим вопросы рассматриваются в соответствующей литературе.

Статический режим транзисторного каскада определяется выбором рабочей точки O на нагрузочной линии AB семейства выходных и входной V_{AX} транзистора (рис. 1.56, соответственно a и b) при допущении о безинерционности активного элемента усилителя, когда любое изменение сигнала на входе вызывает мгновенную реакцию на его выходе (изменение тока). Это возможно при условии $T_c \gg T_D$, т.е. период входного сигнала T_c гораздо больше времени перемещения T_D подвижных носителей заряда в $p-n$ – переходах транзистора. Такой режим работы активного элемента (транзистора) УНЧ называют *динамическим*. С учётом этого и в условиях, когда выходные и входные V_{AX} транзистора являются сильно нелинейными, характеристики его статического режима (режима по постоянному току или режима покоя) наиболее просто определяются графоаналитическим методом.

Семейство выходных V_{AX} (или коллекторных характеристик) транзистора

$$I_K = f(U_{KЭ}) |_{I_b = const} \quad (1.39)$$

приведены на рисунке 1.56, a .



а)

б)

Рисунок 1.56. Семейство выходных ВАХ – а) и входная ВАХ – б)

При анализе статический режим предполагает равенство бесконечности сопротивлений конденсаторов и равенство нулю внутреннего сопротивления источника питания, т.е. считается, что он идеальный. С учётом этого уравнение, составленное по второму закону Кирхгофа для контура, включающего резисторы \$R_3\$, \$R_4\$, переход КЭ транзистора \$VT\$ и выходы источника питания (см. рис. 1.54), имеет вид:

$$I_k(R_3 + R_4) + U_{кз} = E_k. \quad (1.40)$$

Решение уравнения (1.40) относительно \$I_k\$ даёт соотношение, которое называется уравнением нагрузочной прямой по постоянному току:

$$I_k = \frac{E_k - U_{кз}}{R_3 + R_4}.$$

Построение нагрузочной прямой производится по двум точкам её пересечения с координатными осями:

$$U_{кз} = 0; \quad I_k = E_k / (R_3 + R_4) \leq I_{к \text{ доп}};$$

$$I_k = 0; \quad U_{кз} = E_k \leq U_{кз \text{ доп}},$$

где \$I_{к \text{ доп}}\$, \$U_{кз \text{ доп}}\$ – допустимые значения коллекторного перехода транзистора из условия его безопасной работы.

Рабочая точка \$O\$ на нагрузочной прямой в общем случае находится в середине отрезка \$AB\$. Если точка \$O\$ не попадает на ближайшую кривую ВАХ из всего семейства кривых \$I_b\$, то производится экстраполяция положения точки \$O\$ на прямую \$AB\$ между двумя соседни-



Основы электроники устройств автоматики

ми кривыми из семейства выходных ВАХ транзистора (пунктирная линия между кривыми $I_{Б3}$ и $I_{Б4}$ на рис. 1.56, а).

Нагрузочная прямая АВ (см. рис. 1.56, а) называется так же *выходной динамической характеристикой*, показывающей зависимость тока коллектора I_k и коллекторного напряжения $U_{кэ}$ от тока базы $I_б$ в рабочей точке О при условии $E_k = const$, $R_k = const$ ($RЗ = const$, см. рис. 1.54).

Положение рабочей точки О на выходной динамической характеристике позволяет определить три из четырех параметров статического режима транзистора: $I_{к0}$, $U_{кэ0}$, $I_{б0}$.

Индекс «0» указывает на принадлежность соответствующих значений токов и напряжений координате рабочей точки О в статическом режиме. При этом ток $I_{к0}$ не следует отождествлять с обратным неуправляемым током коллектора транзистора.

Четвёртый параметр статического режима $U_{бэ0}$ определяется графически по входной ВАХ транзистора (см. рис. 1.56, б).

Таким образом, рабочая точка О на выходной динамической характеристике задает постоянные токи и напряжения транзистора, т.е. режим схемы УНЧ по постоянному току при отсутствии сигнала на его входе. Рабочая точка определяет качество работы усилительного элемента и его рабочие характеристики.

При подаче входного гармонического сигнала линейное изменение токов и напряжений должно происходить относительно выбранной точки О в пределах отрезка АВ выходной динамической характеристики. Только тогда выходной ток усилительного каскада будет линейно изменяться по закону входного гармонического сигнала в течение всего периода его колебаний.

Выходная динамическая характеристика за пределами отрезка АВ определяет *ключевой режим* транзисторного каскада при управляющем входном сигнале прямоугольной формы. Режим транзистора, когда ток коллектора возрастает до значений, превышающих границу отрезка АВ, является режимом насыщения (заштрихованная область, примыкающая к оси ординат на рис. 1.56, а).

Режим транзистора, когда ток коллектора снижается ниже точки В выходной динамической характеристики, является режимом отсечки (заштрихованная область, примыкающая к оси абсцисс на рис. 1.56, а). Ключевой режим предполагает нахождение рабочей точки транзистора в течение всего времени работы или в области насыщения или в области отсечки, за исключением времени переключения, в моменты, когда он переходит из одной области в другую и наоборот.

Чем быстрее осуществляется этот переход, чем меньшей инерционностью обладает транзистор, тем он качественнее в части величины



Основы электроники устройств автоматики

мощности рассеивания на его коллекторном переходе. В режимах насыщения и отсечки активная мощность P , выделяемая на транзисторе, стремится к нулю, т.к. в обоих этих режимах произведение тока коллектора I_k на напряжение $U_{кэ}$ минимально.

Учитывая тот факт, что в режимах насыщения и отсечки транзисторный каскад в минимальной степени подвержен влиянию электромагнитных помех, можно сделать заключение о том, что ключевой режим является в максимальной степени не только экономичным по энергозатратам, но и помехозащищенным. Поэтому на основе ключевого режима транзисторов базируется цифровая электроника с большим числом всевозможных приложений, и, в частности, принципы организации цифрового телевидения.

Графоаналитический расчёт режима по переменному току определяется соответствующей нагрузочной прямой, проходящей через точку O , т.к. при отсутствии входного сигнала последняя является общей точкой для обоих нагрузочных прямых – соответствующих статическому режиму и режиму по переменному току.

Угол наклона прямой по переменному току определяется сопротивлением $R_k // R_n = R_{кн}$, где R_k – сопротивление резистора в цепи коллектора транзистора ($R3$ на схеме рис. 1.54); R_n – сопротивление нагрузки ($R5$). При этом сопротивлением конденсаторов пренебрегаем ввиду их малости в полосе рабочих частот.

Вторая точка нагрузочной прямой по переменному току определяется перемножением произвольного приращения тока коллектора ΔI_k относительно точки O и величины $R_{кн}$: $\Delta U_{кэ} = \Delta I_k R_{кн}$. При условии $\Delta I_k = I_{к м}$ и соответственно $\Delta U_{кэ} = U_{кэ м}$ определяются координаты: $(I_{к0} + \Delta I_k)$ и $(U_{кэ0} - \Delta U_{кэ})$ – второй точки на прямой $R_{кн}$ (точка C на рис. 1.56, а).

Нагрузочная прямая $R_{кн}$ называется выходной нагрузочной характеристикой по переменному току, показывающей зависимость тока коллектора I_k и напряжения $U_{кэ}$ от тока базы I_b при условии $E_k = const$, $R_{кн} = const$.

1.11. Классы усиления усилительных каскадов

В зависимости от постоянных токов и напряжений на активном элементе усилительного каскада, а также от значения входного сигнала различают следующие классы усиления: A , B , C , D и промежуточный класс AB .

Класс А – это режим работы усилительного элемента, при котором ток в выходной цепи протекает в течение всего периода входного сигнала. Преимуществом усилительного каскада класса A является то,



что при нем возникают минимальные нелинейные искажения. Однако КПД каскада $\eta = P_{\text{вых}}/P_0$ низкий – меньше 50%. С учётом этого класс *A* используется в основном в каскадах предварительного усиления.

Класс B – это режим работы усилительного элемента, при котором ток через него протекает в течение половины периода входного сигнала. Этот промежуток времени характеризуется *углом отсечки* θ (выражается в градусах, радианах). При идеальном режиме класса *B* $\theta = \pi/2$ и ток через усилительный элемент протекает в течение промежутка времени 2θ . Из-за нелинейности начальных участков ВАХ транзисторов форма выходного тока при малых значениях существенно отличается от формы тока, которая была бы при полностью линейной ВАХ транзистора. Класс *B* используют в двухтактных выходных каскадах в связи с повышенным КПД и при условии не критичности каскада к нелинейным искажениям.

Промежуточный класс AB используют в режиме, когда угол отсечки θ несколько больше $\pi/2$, что позволяет «отсечь» начальные нелинейности ВАХ при усилении входного сигнала и тем самым снизить нелинейные искажения в двухтактных выходных каскадах. Однако при этом несколько снижается КПД относительно класса *B*.

Класс C – это режим работы усилительного элемента, при котором ток через него протекает в течение промежутка времени, меньшего половины периода входного сигнала, т.е. при $\theta < \pi/2$. Ток покоя при этом равен нулю. Класс *C* используют в мощных резонансных усилителях, в которых нагрузкой является резонансный *LC*-контур, например, в радиолокационных станциях для увеличения дальности действия.

Класс D – это режим, при котором усилительный элемент находится только в двух состояниях: или полностью открыт и имеет малое электрическое сопротивление, или полностью закрыт и его электрическое сопротивление велико. Таким образом, класс *D* является *ключевым* режимом усилительного элемента, рассмотренном выше. Класс *D* обеспечивает максимальный КПД транзисторным усилительным каскадам.

1.12. Реализация схемы усилительного каскада

Реализация схемы усилительного каскада с заданием режима по постоянному току (статического режима) осуществляется путём выбора сопротивлений резисторов $R1 - R4$ и ёмкостей разделительных конденсаторов. Последние необходимы для того, чтобы рабочая точка транзистора не смещалась за счёт влияния постоянных токов соседних каскадов, и, в свою очередь, чтобы данный каскад не влиял бы на статиче-



ские режимы соседних каскадов. Применение разделительных конденсаторов – вынужденная мера, поскольку они ухудшают форму АЧХ в области низких частот.

Выбор элементов принципиальной схемы усилительного каскада производится с учётом значений токов и напряжений статического режима: $I_{к0}$, $U_{кэ0}$, $I_{б0}$, $U_{бэ0}$. При этом необходимо учитывать следующее. Напряжения, токи и мощности, рассеиваемые на усилительных элементах, не должны превышать предельно допустимых значений

$$\begin{aligned} U_{кэ0} + U_m &< U_{maxi} \\ I_{к0} + I_m &< I_{maxi} \\ U_{кэ0} I_{к0} &< P_{max} \end{aligned}$$

Для получения необходимых напряжений и токов покоя статического режима между соответствующими электродами транзисторов задают определенные напряжения и токи, которые называются *напряжениями или токами смещения*. Смещения базовых цепей транзистора могут задаваться разными способами – по току или по напряжению. Однако на практике наибольшее применение находит способ задания смещения транзисторного каскада по напряжению с помощью резисторного делителя R_1-R_2 , так как показано на рисунке 1.54. С помощью этого способа, в отличие от других способов, может быть осуществлена температурная стабилизация статического режима транзистора.

Подключение нагрузки через разделительный конденсатор C_2 приводит к изменению усилительных свойств УНЧ в полосе рабочих частот. С учётом этого через резистор R_5 (нагрузку R_H) возможно протекание только переменного тока. Пренебрегая падением переменных напряжений на сопротивлениях разделительных конденсаторов, выходную часть каскада по переменному току можно представить схемой, приведенной на рисунке 1.57.

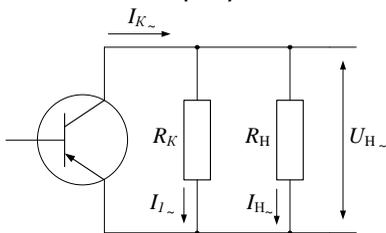


Рисунок 1.57. Схема выходной части каскада по переменному току

Нагрузкой транзистора по переменному току является сопротивление, определяющееся параллельным включением резисторов R_K и R_H :

$$R_{KH} = R_K // R_H = R_K R_H / (R_K + R_H).$$

Если $R_H \neq \infty$, то величина нагрузки по переменному току всегда меньше нагрузки по постоянному току ($R_{KH} < R_K$).

Основы электроники устройств автоматики



Расчёт транзисторного усилительного каскада определяется исходными данными: выходной мощностью $P_{\text{вых}}$ и активным сопротивлением нагрузки $R_{\text{н}}$. С учетом этого $P_{\text{вых}} = 0,5 U_{\text{кн}} I_{\text{кн}} = 0,5 I_{\text{кн}}^2 R_{\text{н}}$.

Амплитудное значение тока в нагрузке:

$$I_{\text{нм}} = \sqrt{\frac{2P_{\text{вых}}}{R_{\text{н}}}}$$

Для определения амплитудного значения тока коллектора необходимо учесть, что углы наклона нагрузочных прямых для $R_{\text{кн}}$ и $R_{\text{к}}$ т.е. соответственно для режимов по переменному току и току покоя, не должны отличаться более чем на 20%. Иначе прямая для $R_{\text{кн}}$ пересечёт ось абсцисс вблизи напряжения покоя $U_{\text{кэ0}}$, что приведёт к снижению КПД каскада. Для близких углов наклона нагрузочных прямых по переменному и постоянному токам справедливы соотношения:

$$R_{\text{к}} = (1,2 \div 1,4) R_{\text{кн}}; \quad R_{\text{кн}} = R_{\text{к}} R_{\text{н}} / (R_{\text{к}} + R_{\text{н}}); \quad (1.41)$$

$$R_{\text{к}} = (0,2 \div 0,4) R_{\text{н}}; \quad R_{\text{н}} = (2 \div 5) R_{\text{к}}$$

С учётом соотношения (1.41) и токораспределения в схеме на рисунке 1.57 получаются следующие соотношения для переменных токов коллектора и нагрузки:

$$I_{\text{к}\sim} = I_{1\sim} + I_{\text{н}\sim};$$

$$I_{1\sim} R_{\text{к}} = I_{\text{н}\sim} R_{\text{н}} \rightarrow I_{1\sim} = I_{\text{н}\sim} R_{\text{н}} / R_{\text{к}};$$

$$I_{\text{к}\sim} = I_{\text{н}\sim}(1 + R_{\text{н}} / R_{\text{к}}) \rightarrow I_{\text{к}\sim} = (4 \div 6) I_{\text{н}\sim}.$$

С учётом этого амплитудное значение тока коллектора состав

ВИТ

$$I_{\text{кнм}} = (4 \div 6) I_{\text{нм}}$$

После этого определяются:

- постоянная составляющая тока коллектора $I_{\text{к0}} = (3 \div 6) I_{\text{кнм}}$
- допустимый ток коллектора $I_{\text{кдоп}} \geq 2I_{\text{к0}}$
- амплитудное значение коллекторного напряжения $U_{\text{кн}} = I_{\text{кнм}} R_{\text{кн}}$

$R_{\text{кн}}$:

- постоянная составляющая коллекторного напряжения $U_{\text{кэ0}} = (1,2 \div 1,4) U_{\text{кн}}$
- напряжение источника питания коллекторной цепи $E_{\text{к}} \geq 2U_{\text{кэ0}}$

$2U_{\text{кэ0}}$:

- допустимое коллекторное напряжение $U_{\text{кдоп}} \geq E_{\text{к}}$.

По найденным значениям $I_{\text{кдоп}}$, $U_{\text{кдоп}}$ выбирается транзистор с учётом верхней граничной частоты полосы пропускания УНЧ.



1.13. Температурная стабилизация

Температурная стабилизация транзисторного каскада чаще всего осуществляется с помощью отрицательной обратной связи (ООС) по постоянному току. Для этого в эмиттерную цепь транзистора включается активное сопротивление (резистор R_4 на рис. 1.54). От величины этого сопротивления зависит глубина ООС. Для уменьшения влияния ООС при переменном входном сигнале параллельно резистору R_4 подключен конденсатор C_3 .

Уравнение, составленное по второму закону Кирхгофа для контура R_2 – переход БЭ VT – R_4 (см. рис. 1.54), имеет вид: $U_a = U_{бэ0} + U_{R_4}$. Потенциал точки a определяется током I_d , протекающем через резистивный делитель R_1 - R_2 , и должен быть по возможности стабильным при изменении температуры. Большой ток I_d делает потенциал точки a мало зависящим от температуры, однако величиной этого тока задаются исходя из условия $I_d = (2 \div 5) I_{б0}$. При этом руководствуются тем, что ток $I_d < 2$ делает потенциал точки a , изменяющимся под действием температуры, а при $I_d \geq 5$ чрезмерно снижается КПД усилительного каскада. С учетом этого $R_d = R_1 + R_2 = E_k / I_d$.

Сопротивление резистора в цепи эмиттера R_4 целесообразно выбирать в пределах $(0,1 \div 0,2) R_3$. Чрезмерное увеличение сопротивления R_4 нежелательно, т.к. приводит к снижению коэффициента использования источника E_k . С учётом этого, если принять $R_4 = 0,1 R_3$, то $U_{R_4} = I_{к0} R_4 = 0,1 I_{к0} R_3$, а потенциал точки a – $U_a = U_{бэ0} + 0,1 I_{к0} R_3$. Сопротивление резистора $R_2 = (U_{бэ0} + 0,1 I_{к0} R_3) / I_d$ и тогда сопротивление резистора $R_1 = R_d - (U_{бэ0} + 0,1 I_{к0} R_3) / I_d$.

С учётом вышеизложенного механизм температурной стабилизации транзисторного каскада под действием ООС по постоянному току следующий. При повышении температуры увеличиваются все токи транзистора VT , т.е. рабочая точка должна сместиться вверх по линии нагрузочной прямой, но этого не происходит, т.к. при неизменном U_a падение напряжения на резисторе R_4 увеличивается, а напряжение $U_{бэ0}$ уменьшается. В результате ток базы уменьшается и транзистор как бы «призакрывается», т.е. рабочая точка O возвращается на свое первоначальное положение. При понижении температуры происходит обратный процесс, напряжение $U_{бэ0}$ увеличивается и соответственно ток базы увеличивается. Транзистор как бы «приоткрывается», возвращая рабочую точку O также в первоначальное положение.

1.14. Эмиттерный повторитель

Эмиттерный повторитель или транзисторный каскад с общим коллектором применяется для увеличения входного сопротивления каскадов предварительного усиления и в двухтактных выходных каскадах, работающих в классах *B* и *AB*.

Схема простого эмиттерного повторителя – транзисторного каскада с ОК, представлена на рисунке 1.58, а на рисунке 1.59 представлена его эквивалентная схема замещения по переменному току. Выбор параметров статического режима производится так же, как и для транзисторного каскада с ОЭ.

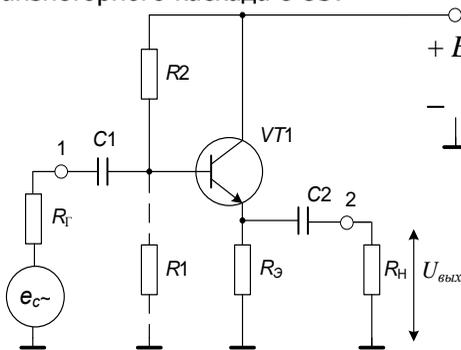


Рисунок 1.58. Схема эмиттерного повторителя (ЭП)

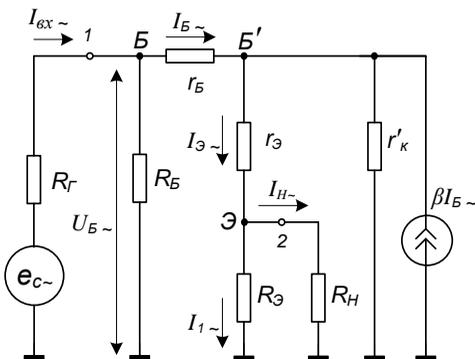


Рисунок 1.59. Схема замещения ЭП

Основы электроники устройств автоматики



Входное сопротивление $R_{вх}$ определяется параллельным включением цепи смещения базы $R1 // R2$ и входным сопротивлением транзистора $r_{бх} = U_{б\sim} / I_{б\sim}$:

$$R_{вх} = R1 // R2 // r_{бх}.$$

Уравнение Кирхгофа для входной цепи транзистора в точках эквивалентной схемы Б – земля записывается как

$$U_{б\sim} = I_{б\sim} r_{б} + I_{э\sim} (r_{э} + R_{э} // R_{ч}) = I_{б\sim} + I_{б\sim} (1 + \beta) [(r_{э} + R_{э} // R_{ч}) // r_{к'}].$$

Тогда: $r_{бх} = U_{б\sim} / I_{б\sim} = r_{б} + (1 + \beta) (r_{э} + R_{э} // R_{ч}) // r_{к'}$.

Таким образом, входное сопротивление $R_{вх}$ определяется делителем $R1 // R2$, коэффициентом β , сопротивлением ООС по переменному току в цепи эмиттера, а его максимальное значение составляет $R_{вхmax} \leq r_{к'} = (1 + \beta) r_{к'}$. Для увеличения входного сопротивления часто на практике резистор R_1 не включают (поэтому его подключение на рис. 16 показано пунктирной линией).

Реальное входное сопротивление однокаскадного транзисторного усилителя с ОК может составлять 50 Ком, в отличие от каскада с ОЭ, у которого оно составляет (3÷5) кОм.

Выходное сопротивление $R_{вых}$ определяется при отключенной нагрузке по переменному току $R_{н}$ и нулевом входном сигнале $e_{в\sim} = 0$. При условии, что сопротивление $R_{г}$ близко к нулю, а величины $r_{б}$ и $r_{э}$ гораздо меньше $R_{э}$ выходное сопротивление эквивалентной схемы определяется выражением

$$R_{вых} = R_{э} // \left[\frac{(R_{г} // R_{б}) + r_{б}}{1 + \beta} + r_{э} \right] \approx \frac{r_{б}}{1 + \beta} + r_{э}.$$

Коэффициент усиления каскада с ОК по напряжению приближается к единице $K_U < 1$. Максимальный коэффициент усиления по току $K_{I\sim} = 1 + \beta$ достигается при условии: $R_{э} \gg R_{ч}$ и $R_{б} \gg r_{бх}$.

Входное сопротивление транзисторного каскада с ОК может быть повышено, если использовать схему повторителя с динамической нагрузкой, в качестве которой вместо резистора $R_{э}$ включается транзистор с ОЭ (рис. 1.60) или может быть использована схема повторителя с составным транзистором; последний представляет собой два обычных транзистора $V1$ и $V2$, соединенных между собой. Составные транзисторы обладают высоким суммарным коэффициентом передачи тока $\beta_{\Sigma} \approx \beta_1 \beta_2$ и другими свойствами, которые трудно получить в отдельных транзисторах.

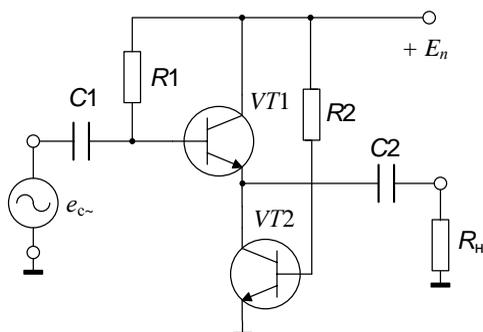


Рисунок 1.60. Транзисторный каскад с ОК

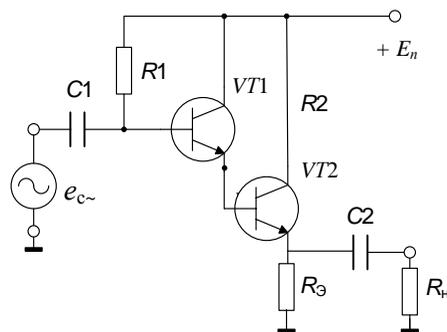


Рисунок 1.61. Схема Дарлингтона

Наибольшее распространение получила схема на составном транзисторе, названная по имени её автора – Дарлингтона, в которой составной транзистор $VT1-VT2$ включён по схеме эмиттерного повторителя (рис. 1.61). Входное сопротивление транзистора $VT2$ является сопротивлением в цепи эмиттера транзистора $VT1$.

Входное сопротивление повторителя по схеме Дарлингтона достаточно высокое, но не превышает дифференциальное сопротивление r'_k коллекторного перехода r_k . С учетом этого максимальное значение суммарного входного сопротивления $R_{вх.Σmax} = (1 + \beta_1)(1 + \beta_2) r'_{k2} / r'_{k1} = r_k / 2$. В отличие от простого эмиттерного повторителя входное сопротивление рассмотренной схемы сохраняется для реальных невысоких значений $R_э / R_н$, что является ее преимуществом.

Выходное сопротивление схемы Дарлингтона значительно меньше простого эмиттерного повторителя, поскольку значение внутреннего сопротивления источника сигнала трансформируется транзистором $VT1$ к входу транзистора $VT2$ по формуле: $R_{вых1} = r_{э1} + (R_r + r_{б1}) / (1 + \beta_1)$. С учетом этого для транзистора $VT2$ источник сигнала имеет сопротивление, близкое к $r_{э1}$, а точнее, учитывая различие в токах транзисторов, приблизительно равное $2r_{э2}$.

Частотные характеристики составного транзистора определяются наиболее низкочастотным из двух транзисторов, обычно это $VT2$, поскольку он работает с более высокими значениями токов.

1.15. Полевые транзисторы

Полевые транзисторы это полупроводниковые приборы, в которых выходным током управляют с помощью электрического поля. Их также называют *униполярными*, т.к. в процессе протекания тока участвуют только основные носители (электроны или дырки). В полевом



транзисторе так же, как и в биполярном транзисторе, имеется три электрода: сток (С), исток (И) и затвор (З). Напряжение управления, которое создаёт поле, прикладывается между затвором и истоком.

В зависимости от конструктивного выполнения затвора полевые транзисторы делятся на две группы:

- с управляемым *p-n* – переходом ПТУП;
- с изолированным затвором ПТИЗ или МДП (металл-диэлектрик-полупроводник) – транзисторы.

Условное графическое обозначение *полевых транзисторов с управляемым p-n – переходом* приведено на рисунке 1.62

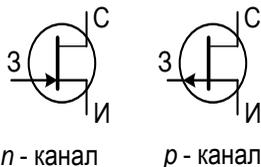


Рисунок 1.62. Условные графические изображения полевых транзисторов

Конструкция представляет собой пластину из полупроводникового материала, имеющего электропроводность определённого типа, от концов которой сделаны два электрода С и И. Вдоль пластины выполнен *p-n* – переход (или барьер Шоттки), от которого выведен третий электрод – затвор З (рис. 1.63).

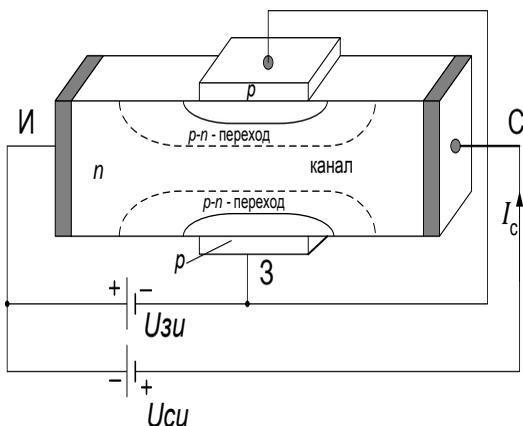


Рисунок 1.63. Физическая структура полевого транзистора

Внешнее напряжение прикладывается так, что между стоком и истоком протекает ток, а напряжение, приложенное к затвору, смещает электрический переход в обратном направлении. Область под переходом называется каналом, сопротивление которого зависит от напряжения на затворе.

Обусловлено это тем, что размеры перехода меняются в зависимости от величины приложенного к нему обратного напряжения. Увеличение области приводит к увеличению сопротивления канала и наоборот. Канал может быть почти полностью перекрыт и тогда



сопротивление между И и С может достигать нескольких десятков мОм. Напряжение $U_{зи}$ при этом (когда $I_c \rightarrow 0$) называют напряжением *отсечки* $U_{зи\text{отс}}$.

Ширина $p-n$ – перехода зависит также от тока, протекающего через канал. Если $U_{си} \neq 0$, например $U_{си} > 0$, то ток I_c создаст по длине канала падение напряжения, которое оказывается запирающим для перехода затвор-канал. Это приводит к уменьшению сечения и проводимости канала. При малых $U_{си}$ и I_c транзистор ведёт себя как линейное сопротивление (участок I на рис. 1.64). По мере роста $U_{си}$ характеристика $I_c = f(U_{си})$ всё сильнее отличается от линейной. При определённом значении I_c наступает режим насыщения (участок II).

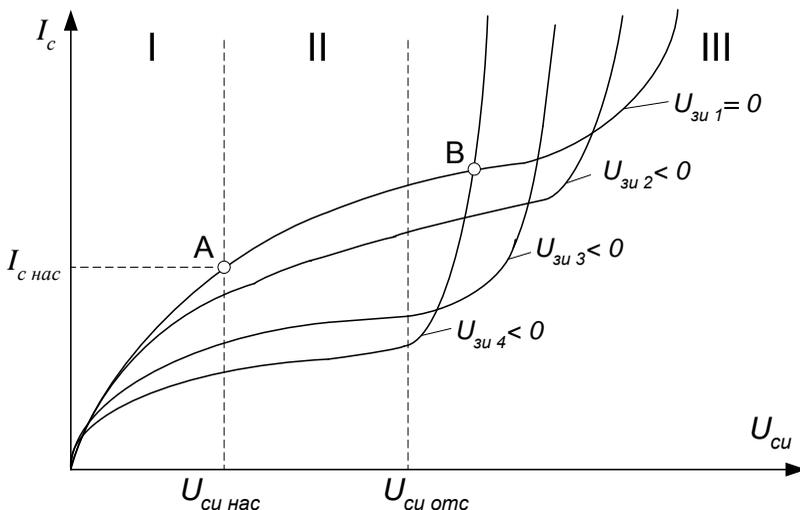


Рисунок 1.64. Семейство выходных ВАХ полевого транзистора

Это происходит потому, что при большом напряжении $U_{си}$ канал возле стока начинает представлять собой узкую воронку (стягиваться в воронку). Наступает динамическое равновесие, при котором увеличение $U_{си}$ и рост I_c вызывают дальнейшее сужение канала и соответственно уменьшение тока стока I_c и он остается почти постоянным. Напряжение насыщения меняется при изменении напряжения $U_{зи}$ (см. рис. 1.64).

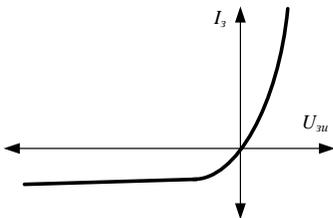
При значительном увеличении $U_{си}$ происходит пробой $p-n$ – перехода (за точкой В). В выходных характеристиках ПТ выделяют две рабочие области: ОА и АВ. Область ОА называется крутой областью характеристики; область АВ – пологой или областью насыщения. В

Основы электроники устройств автоматики



области ОА транзистор может быть использован как активное управляемое сопротивление. В усилительных каскадах полевые транзисторы работают на пологом участке характеристики. При заданном напряжении $U_{зи}$ ток стока равен:

$$I_c = I_{c\text{нач}} \left(1 - \frac{U_{зи}}{U_{зиотс}}\right)^2. \quad (1.42)$$



Входная характеристика полевого транзистора с управляемым переходом представляет собой обратную ветвь ВАХ $p-n$ – перехода (рис. 1.65).

Рисунок 1.65. Входная ВАХ полевого транзистора

Усилительные свойства полевых транзисторов. Для количественной оценки управляющего действия затвора полевого транзистора используют характеристику, называемую крутизной,

$$S = \frac{dI_c}{dU_{зи}} \Big|_{U_{си} = const}. \quad (1.43)$$

Крутизна достигает максимального значения $S_{нач}$ при $U_{зи} = 0$. Для определения S при любом $U_{зи}$ продифференцируем (1.43)

$$\frac{dI_c}{dU_{зи}} = \frac{2I_{снач}}{U_{зиотс}} \left(1 - \frac{U_{зи}}{U_{зинач}}\right). \quad (1.44)$$

При $U_{зи} = 0$ выражение (1.44) примет вид

$$\frac{dI_c}{dU_{зи}} = S_{нач} = \frac{2I_{снач}}{U_{зиотс}}. \quad (1.45)$$

Подставив (1.45) в (1.44) имеем

$$S = S_{нач} = \left(1 - \frac{U_{зи}}{U_{зиотс}}\right).$$



Усилительные свойства полевого транзистора характеризуются коэффициентом усиления

$$M = - \frac{dU_{cu}}{dU_{зи}} \Big|_{I_c = const}, \quad (1.46)$$

который связан с крутизной и внутренним сопротивлением уравнением

$$M = S R_{си \text{ диф}},$$

где $R_{си \text{ диф}} = \frac{dU_{cu}}{dI_c} \Big|_{U_{зи} = const}$ – дифференциальное внутрен-

нее сопротивление полевого транзистора.

Модель полевого транзистора для малых сигналов.

Так же, как и у биполярных транзисторов, у полевых транзисторов различают режимы большого и малого сигналов. Малосигнальный режим для полевого транзистора определяется схемой замещения, представленной на рисунке 1.66.

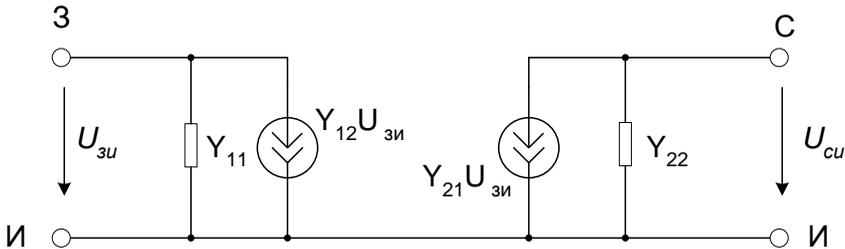


Рисунок 1.66. Схема замещения полевого транзистора в малосигнальном режиме

Этой схеме замещения соответствуют уравнения, которые называют уравнениями транзистора в y – параметрах (параметрах проводимости):

$$\begin{cases} i_3 = y_{11} U_3 + y_{12} U_c \\ i_c = y_{21} U_3 + y_{22} U_c \end{cases} \quad (1.47)$$

Физический смысл y – параметров можно установить, если воспользоваться режимами КЗ на входе и выходе схемы замещения. При КЗ на выходе ($U_c = 0$)

$$y_{11} = I_3 / U_3 \text{ и } y_{21} = i_c / U_3 \quad (1.48)$$

При КЗ на входе ($U_3 = 0$):

$$y_{12} = i_3 / U_c \text{ и } y_{22} = i_c / U_c. \quad (1.49)$$



Из (1.48) и (1.49) следует, что y_{11} является проводимостью утечки затвора полевого транзистора, а y_{22} – его выходной проводимостью, y_{12} называется проводимостью обратной передачи и учитывает влияние напряжения на стоке на ток затвора, а $y_{21} = S$ – это крутизна полевого транзистора или проводимость прямой передачи.

В справочной литературе обычно приводятся не все из рассмотренных характеристик. Всегда приводится значение крутизны S . Вместо входной проводимости приводится ток утечки и входная ёмкость. Вместо проводимости обратной передачи часто приводится, так называемая, проходная ёмкость $C_{зс}$ – ёмкость между затвором и стоком (или между затвором и каналом). Для мощных полевых транзисторов, работающих в ключевом режиме, приводятся значение сопротивления открытого канала, максимальный ток стока и предельное напряжение на стоке.

Для анализа режима малого сигнала может быть рекомендована также эквивалентная схема замещения полевого транзистора, приведенная на рисунке 1.67.

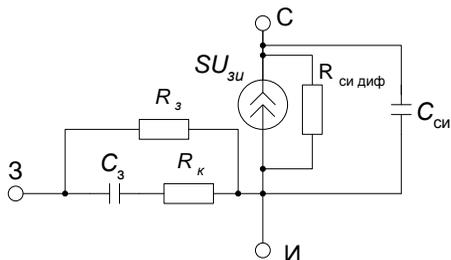


Рисунок 1.67. Схема замещения полевого транзистора

Типовые значения эквивалентной схемы реальных полевых транзисторов следующие: $S = 0,3 \div 3$ мА/В; $R_з = 10^{10}$ Ом; $R_{си\ диф} = 0,1 \div 1$ Мом; $R_к = 50 \div 800$ Ом; $C_з = 0,2 \div 10$ пФ. ($R_к$ – сопротивление канала). Современные ПТ работоспособны до температуры $120 \div 150^\circ\text{C}$. Так как сопротивления закрытых переходов $R_{зсr}$, $R_{зи}$ в ПТ велики (десятки-сотни Мом), их не учитывают.

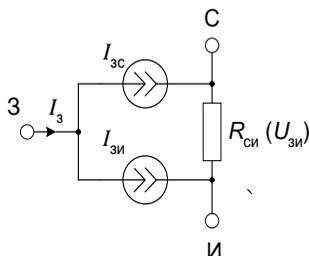
Все ёмкости затвора на схеме заменены одной эквивалентной ёмкостью конденсатора $C_з$, который заряжается через усредненное сопротивление $R_к$. Можно считать, что в крутой области характеристик $R_к$ равно статическому сопротивлению $R_{си\ отк}$ ($R_{си\ отк}$ – сопротивление между стоком и истоком в открытом состоянии ПТ при заданном напряжении сток-исток, меньшем напряжения насыщения). Омическое сопротивление затвора отражено эквивалентным сопротивлением $R_з$, которое ввиду его большого значения (десятки-сотни Мом) можно не учитывать.

Основные преимущества полевого транзистора с управляющим $p-n$ – переходом перед биполярными транзисторами заключаются в



следующем:

высокое входное сопротивление, малые шумы, простота конструкции, отсутствие в открытом состоянии остаточного напряжения между И и С.



Полевые транзисторы в режиме большого сигнала рассчитывают с помощью входных и выходных характеристик и упрощённой эквивалентной схемы замещения (рис. 1.68).

Рисунок 1.68. Упрощённая эквивалентная схема замещения полевого транзистора

МДП-транзисторы могут быть двух типов:

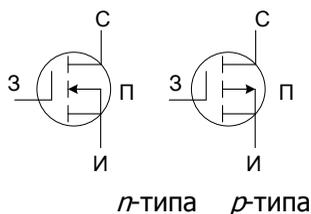
- со встроенным каналом (создаётся при изготовлении ПТ), могут работать как в режиме обеднения, так и обогащения канала;
- с индуцированным каналом (создаётся под действием напряжения, приложенного к управляющим электродам), может работать только в режиме обогащения канала.

У МДП-транзисторов, в отличие от полевых транзисторов с управляющим *p-n* – переходом, металлический затвор изолирован от полупроводника слоем диэлектрика и имеется дополнительный вывод от кристалла, на котором выполнен прибор, называемый *подложкой*. Ток утечки затвора пренебрежимо мал даже при повышенных температурах.

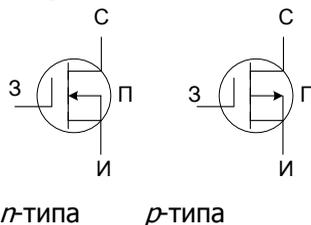
По сравнению с полевыми транзисторами с управляющим *p-n* – переходом МДП-транзисторы имеют более высокое входное сопротивление $10^{10} \div 10^{14}$ Ом (полевые транзисторы с управляющим *p-n* – переходом – $10^7 \div 10^9$ Ом).

Условные графические обозначения МДП-транзисторов:

Индукцированный канал



Встроенный канал



Широкое распространения получили МДП-транзисторы с диэлектриком из диоксида кремния SiO_2 – **МОП-транзисторы**.

Работа МДП-транзисторов со встроенным каналом. В МДП-транзисторах со встроенным каналом происходит расширение или сужение имевшегося канала. Управляющее напряжение можно подавать как между затвором и подложкой, так и независимо на подложку и затвор. Ток в цепи стока будет протекать и при нулевом напряжении на затворе. Для его прекращения необходимо к затвору приложить положительное напряжение (при канале *p*-типа), равное или большее напряжения отсечки $U_{зи\text{ отс}}$.

При этом дырки из инверсного слоя будут практически полностью вытеснены вглубь полупроводника и канал исчезнет. При приложении отрицательного напряжения канал расширяется и ток увеличивается. Таким образом, эти транзисторы работают как в режиме обеднения, так и в режиме обогащения канала.

Работа МДП-транзисторов с индуцированным каналом. Под влиянием образующегося электрического тока у поверхности полупроводника появляется канал *p*-типа за счёт отталкивания электронов от поверхности вглубь полупроводника, дырки же движутся к поверхности.

Приповерхностный слой приобретает дырочную электропроводность и в нём появляется тонкий инверсный слой, соединяющий сток с истоком. Этот слой играет роль канала. Если между И и С приложено напряжение, то дырки, перемещаясь по каналу, создают ток стока. Изменение управляющего напряжения (напряжения на затворе) меняет ширину канала и соответственно – сопротивление и ток транзистора.

Напряжение на затворе, при котором индуцируется канал, называется пороговым напряжением $U_{зи\text{ пор}}$. Так как, канал возникает (индуцируется) постепенно по мере увеличения напряжения на затво-



Основы электроники устройств автоматики

ре, то для исключения неоднозначности в его определении обычно задаётся определённое значение тока стока, при превышении которого считается, что потенциал затвора достиг порогового напряжения $U_{зи\text{ пор}}$. Таким образом, для образования канала на затвор должно быть подано напряжение, превышающее напряжение

$$U_{зи\text{ пор}}$$

В остальном МДП-транзисторы ведут себя, как и транзисторы с управляемым $p-n$ – переходом. При малых напряжениях $U_{си}$ они работают в режиме управляемого линейного сопротивления. Выходные характеристики для тех и других аналогичные.

Типовые передаточные характеристики полевых транзисторов (рис. 1.69).

Полный набор полевых транзисторов насчитывает 6 разновидностей, характеристики которых приводятся в справочной литературе. Пользуясь этими характеристиками можно установить полярность управляющего напряжения, направление тока в канале, диапазон изменения управляющего напряжения.

Особенности характеристик заключаются в следующем. Все характеристики с каналом n -типа расположены в верхней половине графика, и следовательно, имеют положительный ток, что соответствует положительному напряжению на стоке. Наоборот, все характеристики транзисторов с каналом p -типа расположены в нижней части графика и, следовательно, имеют отрицательный знак тока и отрицательный знак напряжения на стоке.

Характеристики ПТУП при нулевом напряжении на затворе имеют максимальное значение тока $I_{с\text{ нач}}$. При напряжении отсечки $U_{отс}$ ток стока $I_c = 0$.

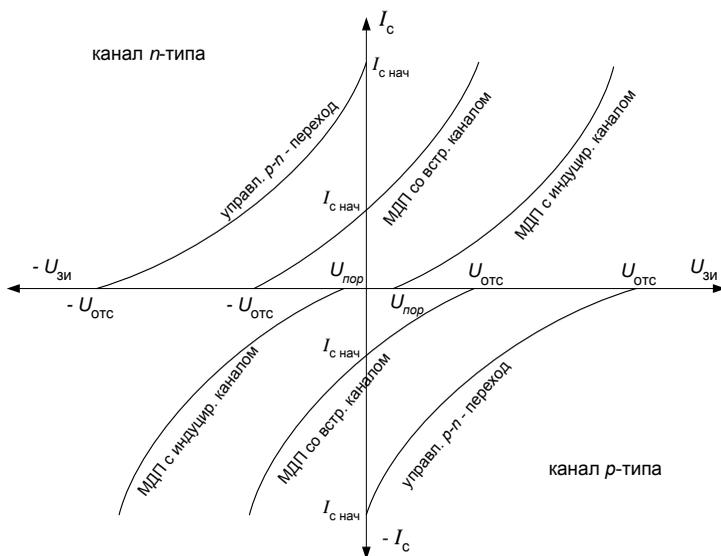


Рисунок 1.69. Передаточные характеристики полевых транзисторов

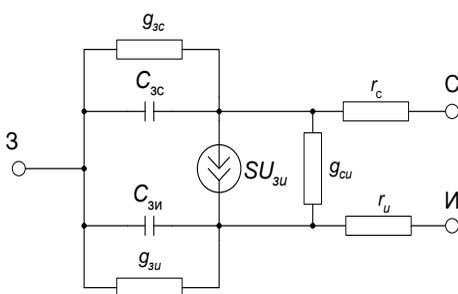
Характеристики МДП-транзисторов с индуцированным каналом при нулевом напряжении на затворе имеют нулевой ток. Появление тока стока происходит при напряжении на затворе больше порогового значения напряжения $U_{пор}$. Увеличение напряжения на затворе приводит к увеличению I_c .

Характеристики МДП-транзисторов со встроенным каналом при нулевом напряжении на затворе имеют начальное значение тока $I_{c\ нач}$. Такие транзисторы могут работать как в режиме обогащения, так и в режиме обеднения. При увеличении напряжения на затворе канал обогащается и ток стока растёт, а при уменьшении напряжения на затворе канал обедняется и ток стока снижается.

Динамические характеристики полевых транзисторов.
В усилительном режиме рассматриваются малосигнальные схемы замещения, по которым определяют частотные зависимости токов и напряжений.

В ключевом режиме существенными являются времена включения и выключения транзистора, максимальная частота его коммутации и искажения фронтов импульсов.

В области высоких частот имеет место схема замещения полевого транзистора, представленная на рисунке 1.70.



В схеме учтены проводимости g_{zc} , $g_{зи}$ и ёмкости C_{zc} , $C_{зи}$ – с затвора на области стока и истока; управляемый источник тока стока $SU_{зи}$; выходная проводимость $g_{си}$, а также объёмные сопротивления r_c и r_u участков канала, примыкающих к электродам С и И.

Рисунок 1.70. Схема замещения полевого транзистора в области высоких частот

Комплексные проводимости схемы замещения имеют значения:

$$Y_{11} = Y_{вх} = j\omega(C_{zc} + C_{зи});$$

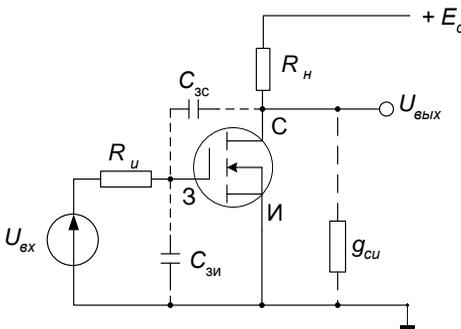
$$Y_{22} = Y_{вых} = g_{си} + j\omega C_{zc};$$

$$Y_{12} = -j\omega C_{zc};$$

$$Y_{21} = S - j\omega C_{zc}.$$

Из этих выражений следует, что с повышением частоты уменьшается входное сопротивление $1/Y_{вх}$ и сопротивление обратной связи со стока на затвор $1/Y_{12}$. В результате возрастает ёмкостный ток с затвора на канал и напряжение на затворе уменьшается. При этом снижается усиление транзистора на высокой частоте.

Динамика ключевого режима. Динамику ключевого режима рассмотрим на примере МДП-транзистора с индуцированным каналом n -типа. Схема включения транзистора представлена на рисунке 1.71.



При подаче прямоугольного импульса от источника $U_{вх}$ происходит заряд $C_{зи}$ через сопротивление резистора R_n . До тех пор, пока напряжение на $C_{зи}$ не достигнет порогового напряжения $U_{пор}$, ток стока $I_c = 0$ и напряжение на стоке равно напряжению источника питания E_c (рис. 1.72).

Рисунок 1.71. Схема электронного ключа на основе МДП-транзистора

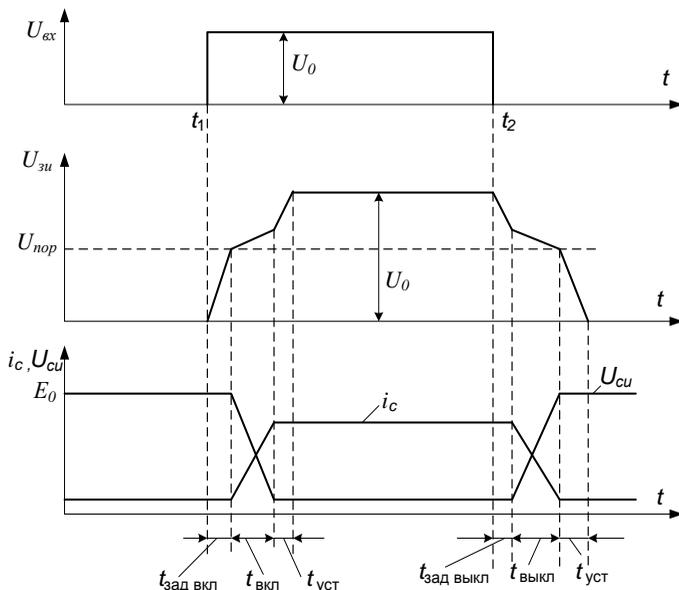


Рисунок 1.72. Динамика ключевого режима МДП-транзистора

Когда конденсатор $C_{зи}$ зарядится до напряжения $U_{пор}$, транзистор некоторое время будет находиться в области насыщения, а его коэффициент усиления будет равен $K_y = SR_n$. При этом входная ёмкость резко увеличится и будет равна

$$C_{вх} = C_{зи} + (1 + K_y)C_{зс}.$$



Скорость нарастания напряжения на затворе уменьшается обратно пропорционально увеличению ёмкости $C_{вх}$. По мере увеличения напряжения на $C_{вх}$ постепенно будет нарастать ток стока и уменьшаться напряжение на стоке. Процесс заряда $C_{вх}$ продолжается до тех пор, пока напряжение на стоке не уменьшится до значения, при котором транзистор окажется в линейной области и потеряет усилительные свойства. При этом $C_{вх}$ станет равной $C_{зи}$ и скорость её заряда резко увеличится. В результате в конце процесса включения на затворе будет напряжение U_0 . Таким образом, процесс включения выходной импульс тока стока задерживается относительно входного импульса на время $t_{зад\text{вкл}}$, а его фронт растягивается на время $t_{вкл}$.

Аналогичный процесс происходит при выключении транзистора: имеется время задержки выключения $t_{зад\text{выкл}}$, время выключения $t_{выкл}$, в течение которого спадает импульс тока стока, и время $t_{уст}$ установления исходного состояния.

Паразитные ёмкости и их влияние. Эффект Миллера. В переходном режиме полевые транзисторы затрачивают некоторое время на включение и выключение (хотя это время меньше чем у биполярных транзисторов). Причиной являются наличие паразитных ёмкостей: $C_{зс}$, $C_{зи}$, $C_{си}$ (рис. 1.73).

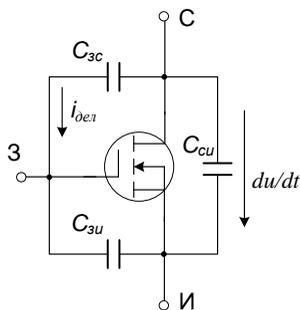


Рисунок 1.73. Паразитные ёмкости полевого транзистора

В действительности каждая ёмкость состоит из нескольких более мелких с разным характером поведения. Ёмкости сильно зависят от напряжений между их обкладками: они велики при малых напряжениях и быстро уменьшаются при больших. Чтобы гарантированно открыть транзистор необходимо его входную ёмкость зарядить до напряжения 10-12 В. Открытию транзистора препятствует ООС между выходом и входом транзистора через $C_{зс}$.

Это явление названо эффектом Миллера. ООС сильно уменьшает амплитуду входного сигнала, что как бы увеличивает входную ёмкость транзистора $C_{вх} = C_{зи} + (1 + K_v)C_{зс}$. Эффект Миллера может на нет свести все положительные свойства полевого транзистора в части его быстродействия при включении. В настоящее время фирмы-изготовители полевых транзисторов добились существенного снижения

Основы электроники устройств автоматики



ёмкости $C_{зс}$ тем не менее, при разработке схем с полевыми транзисторами необходимо этот эффект учитывать. Время переключения ограничено не только «снизу» (по допустимой мощности тепловых потерь на транзисторе), но и «сверху» наличием эффекта Миллера.

Для оценки скорости изменения напряжения U_{cu} введём параметр

dU_{cu} / dt – скорость нарастания/спада сигнала, показывающий на сколько изменяется напряжение между стоком и истоком за определённый отрезок времени.

Ёмкости $C_{зс}$ и $C_{зи}$ образуют делитель напряжения. Обозначим

$$C^* = \frac{C_{зс} C_{зи}}{C_{зс} + C_{зи}} .$$

Тогда $U_{cu} = \frac{1}{C^*} \int i_{дел}(t) dt$ или $\frac{dU_{cu}}{dt} = \frac{i_{дел}(t)}{C^*}$,

откуда $i_{дел}(t) = C^* \frac{dU_{cu}}{dt}$.

$$U_{зи} = \frac{1}{C_{зи}} \int_0^{t_{вкл}} i_{дел}(t) dt = \frac{C^*}{C_{зи}} \int_0^{t_{вкл}} \left[\frac{dU_{cu}}{dt} \right] dt , \text{ в результате}$$

интегрирования, получим

$$U_{зи} = \frac{1}{1 + \frac{C_{зи}}{C_{зс}}} \left[\frac{dU_{cu}}{dt} \right] t_{вкл} .$$

Приближённо считая $\frac{dU_{cu}}{dt}$ неизменным, имеем $\frac{dU_{cu}}{dt} =$

$$\frac{dU_{cu}^{(off)}}{t_{вкл}} .$$

Окончательно

$$U_{зи} = \frac{1}{1 + \frac{C_{зи}}{C_{зс}}} U_{cu}^{(off)} .$$

Индекс «off» указывает на изменение напряжения транзисто-



ра при включении.

Покажем насколько опасно слишком маленькое время открытия. Зададимся соотношениями $C_{зс}/C_{зи} = 1/4$, $U_{си} = 250$ В. Тогда $U_{зи} = 50$ В, что значительно выше порогового напряжения полевого транзистора. Следовательно, транзистор может самостоятельно открыться в тот момент, когда мы пытаемся его закрыть. При этом он может пробиться. Уменьшить вероятность пробоя можно снижением выходного сопротивления источника управления, т.е. R_3 должно быть малым, тогда оно будет шунтировать $C_{зи}$, ослабляя $dU_{си}/dt$. Сопротивление R_3 не должно превышать нескольких сотен Ом.

Ключи на IGBT-транзисторах. Основная задача при разработке силовых ключей – получение высоковольтного прибора с высоким входным сопротивлением и низким остаточным напряжением при сохранении высоких динамических показателей в заданном диапазоне температур.

Рассматривая свойства ключей на биполярных и полевых транзисторах можно убедиться, что многие характеристики у них противоположные. Основным является: напряжение насыщения высоковольтных биполярного транзистора много меньше, чем у аналогичных по параметрам полевых транзисторов. Это следствие высокого сопротивления канала протекания тока, увеличивающегося с ростом напряжений и дополнительно высокая стоимость технологии производства.

Другой ограничивающий фактор: при температуре кристалла полевого транзистора близкой к 150° С сопротивление открытого канала практически возрастает в 2 раза. Биполярный транзистор имеет аналогичную температуру 200° С. Разность в 50° С и дополнительное снижение порогового напряжения с повышением температуры ограничивает применение мощных полевых транзисторов до 100° С.

Поэтому разработчики с самого начала пытались скомбинировать полезные свойства полевых и биполярных транзисторов. Одним из компромиссных решений явилось создание монолитных структур, названных IGBT (БТИЗ – биполярный транзистор с изолированным затвором). Структура IGBT – комбинация управляющего МДП – транзистора и биполярного $p-n-p$ транзистора (рис. 1.74, а). Условные графические обозначения IGBT – приведены на рисунке 1.74, б.

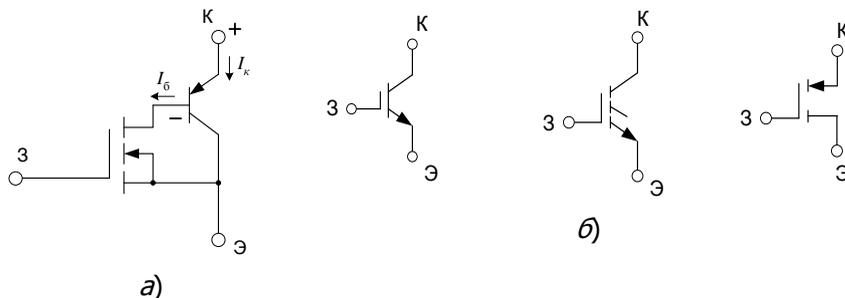


Рисунок 1.74. Комбинация управляющего МДП – транзистора и биполярного $p-n-p$ транзистора

При подаче на изолированный затвор положительного смещения возникает проводящий канал и между коллектором и эмиттером начинает протекать ток. Причём за счёт инжекции неосновных носителей из подложки p^+ - слоя в глубь n - области осуществляется модуляция проводящего канала. Это свойство определило название *IGBT* как структуры с модулируемой проводимостью. При этом возможно значительное снижение сопротивления в открытом состоянии, не свойственное МДП-транзисторам.

Температурная зависимость *IGBT* складывается из двух противоположных составляющих: отрицательного температурного коэффициента у биполярного транзистора и положительного у МДП-транзистора. Результирующий температурный коэффициент получается положительным, сохраняя преимущества МДП-транзистора.

В настоящее время используются две структуры *IGBT* – эпитаксиальная и гомогенная. Обе из них имеют свои преимущества и недостатки. При напряжении до 600 В эпитаксиальная структура позволяет получить наименьшее остаточное напряжение. Гомогенная структура чаще используется в высоковольтных приборах напряжением 1200 и более (1700 В). При этом обеспечиваются хорошие динамические свойства: слабая температурная зависимость амплитуды и длительности остаточного тока при выключении.

Обратная связь в электронных системах. Устройства и системы в различных режимах работы подвергаются постоянному воздействию дестабилизирующих факторов, будь то электромагнитные помехи, изменение температуры окружающей среды, давления, влажности, старения собственных элементов, влияния интенсивности входных сигналов и т.д. В этой связи должна производиться постоянная корректировка работы электронных устройств и систем для обеспечения заданных условий функционирования. В автоматическом режиме



это становится возможным только при использовании отрицательной обратной связи (ООС), принцип которой заключается в том, что выходной сигнал любого электронного устройства, взятый в определенном масштабе, сравнивается с самим этим выходным сигналом и на вход электронного устройства подается разность этих величин, называемая *сигналом рассогласования*.

Возможно применение положительной обратной связи (ПОС), когда часть выходного сигнала электронного устройства суммируется с его входным сигналом. В этом случае электронное устройство переходит в режим автогенерации, т.е. непрерывно генерирует выходные сигналы с заданными параметрами. Такой режим применяется в различных генераторах периодических сигналов в аналоговой и цифровой схемотехнике.

Положительная обратная связь может быть *паразитной* в усилительных устройствах, что проявляется в виде самопроизвольной генерации «ненужных» сигналов на его выходе. Это состояние называют самовозбуждением, которое реализуется за счёт паразитных связей (цепей), связывающих выход с входом электронного устройства. Наличие паразитной ПОС предъявляет особые требования конструкции, расположению и экранированию функциональных узлов в корпусе электронной аппаратуры.

Электрические цепи, обеспечивающие ООС, носят название цепей обратной связи, которые могут быть чисто активными, нелинейными, частотозависимыми, по постоянному или по переменному токам или напряжениям, комбинированные и др. Обратная связь может быть местной, охватывающей один или несколько каскадов усилителя, или общей, охватывающей целиком весь усилитель. Структурная схема усилителя, охваченного общей ОС приведена на рисунке 1.75. Произведём анализ основных соотношений такой системы для входных и выходных напряжений.

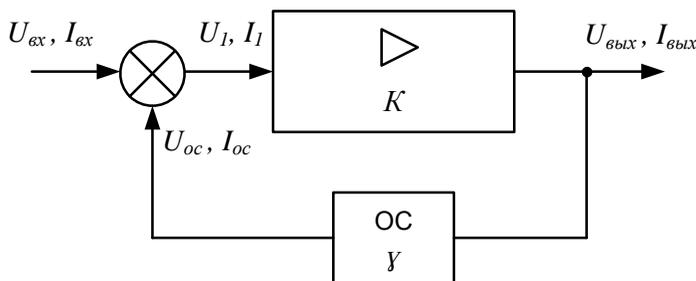


Рисунок 1.75. Структурная схема усилителя с общей обратной связью

Основы электроники устройств автоматики



Для количественной оценки степени влияния цепи ОС используют коэффициент передачи обратной связи γ , показывающий, какая часть выходного сигнала поступает на вход усилителя, $\gamma = U_{OC}/U_{ВЫХ}$. Аналогично для токов $\gamma_I = I_{OC}/I_{ВЫХ}$ и в общем случае $\gamma_P = P_{OC}/P_{ВЫХ}$.

При анализе будем считать, что фазовые сдвиги в цепях усилителя и ОС отсутствуют. Тогда коэффициент усиления усилителя, полностью охваченного такой цепью ОС,

$$K_{OC} = U_{ВЫХ} / U_{ВХ} \tag{1.50}$$

Из рисунка 1.75 видно, что

$$\begin{aligned} U_1 &= U_{ВХ} + U_{OC}; \\ U_{OC} &= \gamma U_{ВЫХ}; \\ U_{ВЫХ} &= K U_I \end{aligned} \tag{1.51}$$

где K – коэффициент усиления усилителя без ОС.

Тогда (1.50) можно записать в виде

$$K_{OC} = K U_I / (U_I \pm U_{OC}) = K U_I (U_I \pm K \gamma U_I) = K / (1 \pm K \gamma) \tag{1.52}$$

Произведение $K \gamma$ называется *петлевым усилением*, $(1 \pm K \gamma)$ – *глубиной обратной связи*.

Знак в выражении в скобках указывает на увеличение или уменьшение коэффициента K_{OC} , в первом случае имеем ПОС, а во втором – ООС. Значение петлевого усиления при ПОС ограничено согласно (1.52) условием

$$K \gamma < 1. \tag{1.53}$$

При $K \gamma \geq 1$ усилитель теряет устойчивость и не может рассматриваться по своему назначению, т.к. выходной сигнал перестаёт быть однозначно зависимым от входного сигнала. Любой малый входной сигнал, возникший в линейной усилительной цепи, охваченной ПОС, вызовет появление выходного сигнала, значение которого стремится к бесконечности. В реальном усилителе такое усиление из-за ограниченной невозможно. В результате будет не «бесконечно» большое усиление, а появятся незатухающие автоколебания или на выходе будет сигнал, ограниченный напряжением питания усилителя.

С учётом вышеизложенного существует два условия возникновения автоколебаний – баланс амплитуд и баланс фаз: $|K \gamma| \geq 1$; $\varphi^0 = 0$. Последнее условие формулируется следующим образом: фазовый сдвиг, вносимый усилителем и цепью ОС, должен быть равен 0° на частоте автоколебаний.

Если усилитель или цепь ОС вносит фазовый сдвиг, равный 180° , то входной сигнал и сигнал обратной связи вычитаются друг из друга:

$$U_{ВХ} = U_1 - U_{OC}, \text{ а ОС становится отрицательной.}$$

Применение ООС обеспечивает: повышение стабильности коэффициента усиления при смене активных элементов, нестабильности



напряжения питания и т.п.; расширение полосы пропускания усилителя; уменьшение фазового сдвига между входным и выходным сигналами; снижения уровня нелинейных искажений и собственных помех, увеличение входного и уменьшение выходного сопротивлений усилителя и т.д.

При использовании ООС по напряжению усилитель приближается к идеальному источнику напряжения, выходной сигнал которого мало изменяется при нестабильности нагрузки. Обратная связь по току стабилизирует нагрузочный ток, приближая усилитель к идеальному источнику тока.

В зависимости от способа получения сигнала различают ОС по напряжению, когда снимаемый сигнал пропорционален выходному напряжению; ОС по току, когда снимаемый сигнал пропорционален выходному току; комбинированную ОС, когда снимаемый сигнал пропорционален как напряжению, так и току выходной цепи (рис. 1.76, а).

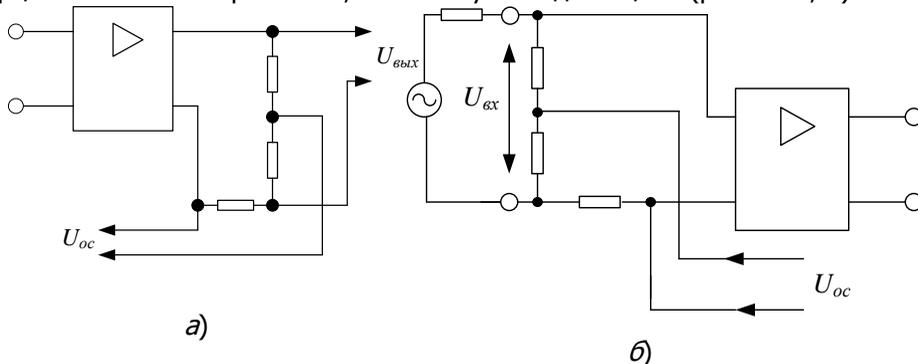


Рисунок 1.76. Реализация комбинированной ОС по выходу – а) и входу – б)

По способу введения во входную цепь сигнала ОС различают: последовательную схему введения обратной связи, когда напряжение сигнала ОС суммируется с входным напряжением; параллельную схему введения обратной связи, когда ток цепи ОС суммируется с входным током; комбинированную схему введения обратной связи, когда с входным сигналом суммируется ток и напряжение цепи ОС (рис. 1.76, б).

Независимо от вида ООС приводит к уменьшению входного сигнала непосредственно на входе усилителя, а следовательно – к уменьшению коэффициента усиления $K_{ос}$.

Последовательная ООС уменьшает результирующее напряжение на входе усилителя, что сопровождается увеличением его входного сопротивления. При этом последовательная ООС по напряжению стабили-



лизирует выходное напряжение усилителя, уменьшая выходное сопротивление, а последовательная ООС по току стабилизирует выходной ток усилителя, увеличивая его выходное сопротивление. Параллельная ООС приводит к увеличению входного тока, в связи с чем, уменьшается входное сопротивление и уменьшается выходное сопротивление усилителя.

Введение ООС широко используется для целенаправленного изменения выходных сопротивлений и позволяет реализовать усилительные устройства с очень малыми (сотые доли Ом) и очень большими выходными сопротивлениями.

Частотно-зависимая обратная связь применяется, когда необходимо ввести коррективную (исправление) частотной и фазовой характеристик в области нижних, средних и верхних частот или создание избирательных свойств усилителей, а также различных фильтров на их основе.

Частотно-зависимая ОС изменяет частотную характеристику того устройства, в которое она введена, делая её обратной частотной характеристикой коэффициента передачи цепи обратной связи γ . Например, если ОС состоит из RC - цепи, как показано на рисунке 1.77, а, то на высоких частотах коэффициент передачи γ цепи ОС будет уменьшаться, стремясь к нулю из-за уменьшения сопротивления конденсатора C . Коэффициент усиления K усилителя без ОС в пределах полосы пропускания будет оставаться практически на одном уровне (см. рис. 1.77, б).

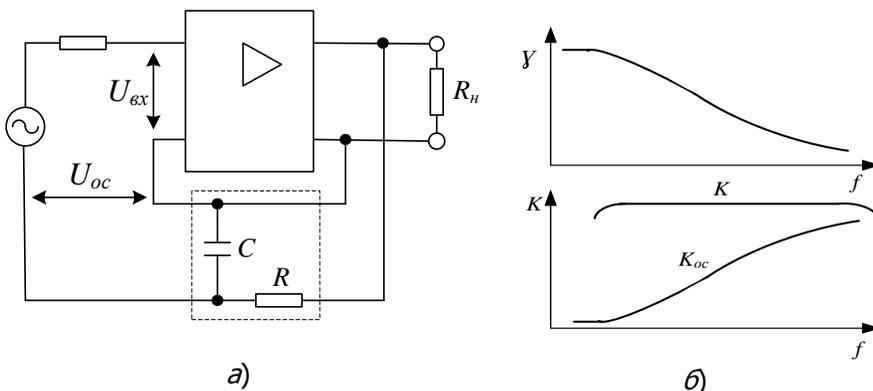


Рисунок 1.77. Частотно-зависимая ООС в схеме с ОУ

Применяя в обратной связи частотно-зависимые цепочки, состоящие из RLC – элементов, можно на основе усилителей создавать фильтры различного назначения (рис. 1.78).

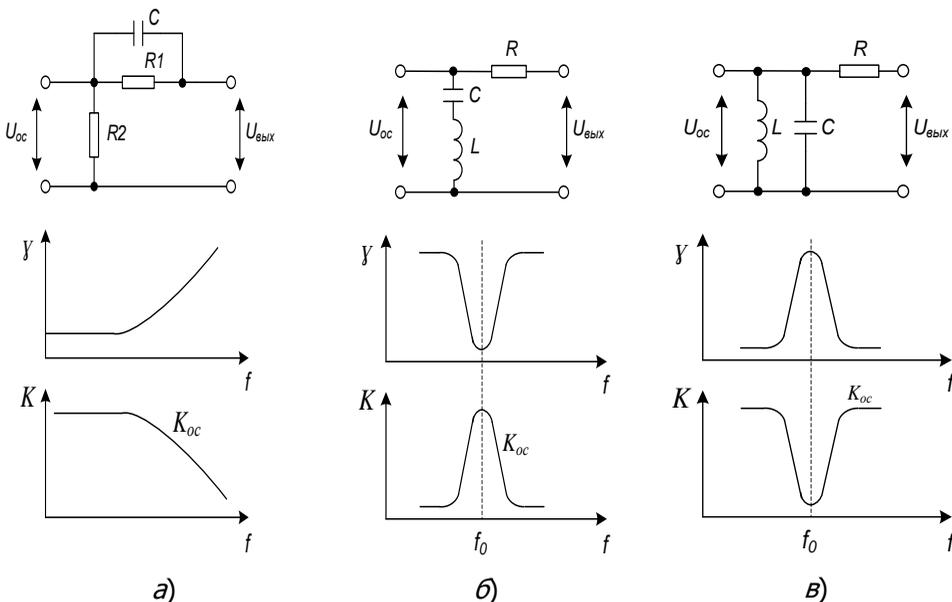


Рисунок 1.78. Частотно-зависимые цепи ОС для реализации фильтров различного назначения

1.17. Операционные усилители

Операционные усилители (ОУ) исторически были созданы в 1942 году в США для выполнения математических операций в аналоговых вычислительных машинах. Первый ОУ типа *K2W* состоял из двух двойных электровакуумных триодов и представлял собой громоздкое и дорогое устройство.

С заменой ламп на транзисторы операционные усилители значительно уменьшились в массогабаритных параметрах, стали дешевле, надежнее, а область их применения существенно расширилась. Первый интегральный ОУ типа *m4702*, получивший широкое распространение, был разработан Р. Уидларом (США) в 1963 году. В настоящее время номенклатура ОУ насчитывает сотни наименований.

Интегральные ОУ это высококачественные усилители постоянного тока, обладающие высоким ($10^5 \div 10^6$) собственным усилением, практически не отличающиеся по размерам и цене от отдельных транзисторов. Благодаря близким к идеальным характеристикам реализация различных электронных схем на ОУ оказывается значительно проще, чем на отдельных транзисторах. Поэтому операционные усилители в ряде случаев вытеснили транзисторы в качестве элементов схем во



многих областях аналоговой схемотехники.

Повышение надежности интегральных ОУ достигается за счет использования их элементов в существенно недогруженных режимах. Стремление как можно точнее реализовать аналоговые операции привело к созданию многотранзисторных структур, обладающих большой избыточностью усиления. Это позволяет стабилизировать эксплуатационные характеристики ОУ с помощью глубоких отрицательных обратных связей.

На рисунке 1.79, *а* представлена структурная схема ОУ, а на рисунке 1.79, *б* представлены условные графические изображения ОУ, применяемые в схемотехнике. Структурная схема ОУ реализована с двухполярным питанием, предусматривающим два источника постоянного тока для возможности работы с положительными и отрицательными входными сигналами. Интегральные ОУ работают с напряжением питания $\pm(3\div 15)$ В, и, обычно, на схемах цепи подключения источников питания для упрощения не показываются.

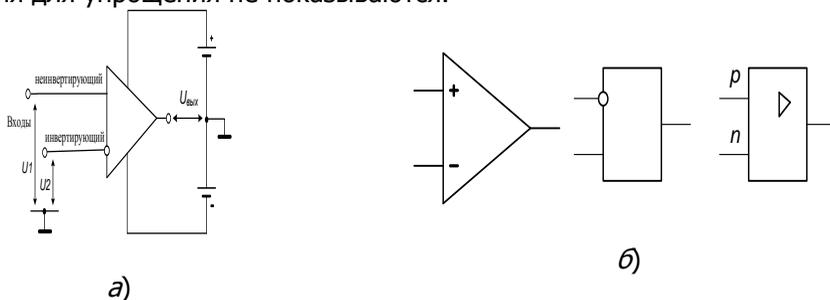


Рисунок 1.79. Структурная схема ОУ- *а*) и его условные графические изображения - *б*)

Входные сигналы подаются относительно одной общей шины, относительно которой снимается выходной сигнал. При нулевых входных напряжениях выходной сигнал в общем случае равен нулю. Благодаря этому источники входного сигнала и нагрузку можно непосредственно подключать к выводам ОУ, не заботясь о разделении переменной и постоянной составляющих и не рискуя изменить статические режимы работы усилительных каскадов.

Знание номенклатуры и общих принципов построения ОУ позволяют создавать образцы аппаратуры с наилучшими сочетаниями точности, быстродействия, потребляемой мощности и другими характеристиками. Современные ОУ имеют достаточно сложную схемотехническую основу, базирующуюся на достижениях полупроводниковой интегральной технологии. В простейшем случае структурная схема ОУ состоит как минимум из трёх функциональных преобразователей (рис. 1.80): входного дифференциального

Основы электроники устройств автоматики

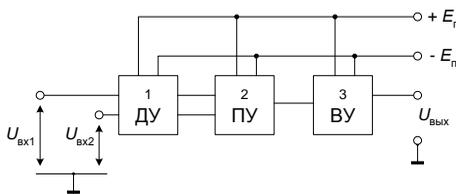


Рисунок 1.80. Структурная схема ОУ

усилителя (ДУ); промежуточного согласующего усилителя на основе эмиттерного повторителя (ПУ); выходного усилителя (ВУ). Этой структурной схеме соответствует упрощённая принципиальная схема типового операционного усилителя (рис. 1.81).

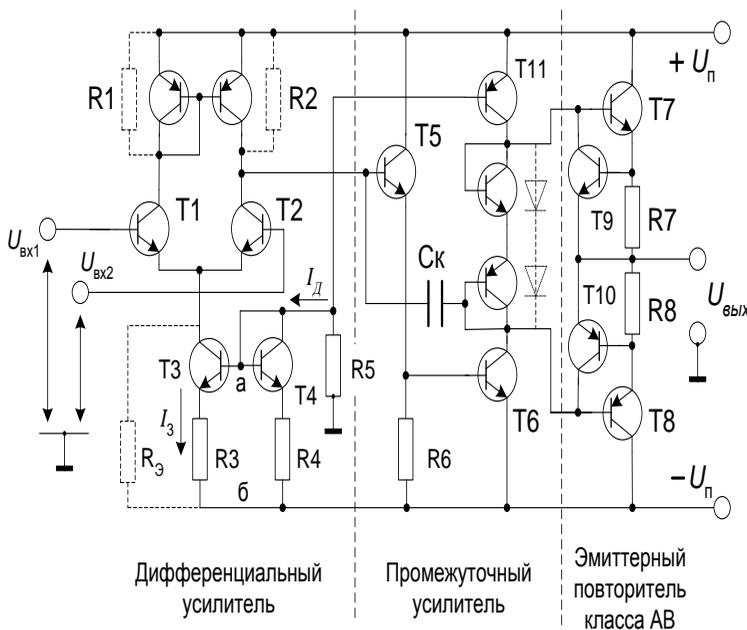


Рисунок 1.81. Упрощённая принципиальная схема типового операционного усилителя

Дифференциальный усилитель выполнен с динамической нагрузкой в цепях коллекторов транзисторов Т1 и Т2, что повышает коэффициент усиления ДУ и упрощает конструкцию ОУ. Биполярные транзисторы, занимают значительно меньше объёма кристаллической подложки по сравнению с активными сопротивлениями резисторов в интегральном исполнении.

Входной каскад позволяет решить задачу сравнения входных сиг-



Основы электроники устройств автоматики

налов или изменения их разности с высокой степенью точности. Дифференциальный усилитель обеспечивает высокое усиление дифференциального напряжения U_d , приложенного между базами T_1 и T_2 , и практически не усиливает синфазный сигнал $U_{\text{синф}}$, одинаковый на обеих базах T_1 и T_2 относительно корпуса. Дифференциальный усилитель имеет два несимметричных входа – базу T_1 и базу T_2 . Появление U_d положительной полярности на входе T_1 (отрицательная полярность на входе T_2) приводит к разности потенциалов коллекторов – на T_1 отрицательный потенциал по отношению к коллектору T_2 . Разность потенциалов коллекторов всегда противофазна полярности входного дифференциального сигнала. Для коллектора T_1 его вход оказывается *инвертирующим*, в то же время вход T_2 является *неинвертирующим* для коллектора T_1 . Для коллектора T_2 неинвертирующим является вход T_1 .

Подача на оба входа противофазных относительно корпуса (разностных) сигналов $U_{\text{вх1}}$ и $U_{\text{вх2}}$ определяет входной *дифференциальный сигнал* между базами как сумму сигналов $U_d = U_{\text{вх1}} + U_{\text{вх2}}$. Поступление на оба входа *синфазных сигналов* (сигналов, совпадающих по фазе относительно корпуса) определяет входное напряжение между базами (дифференциальный сигнал) как разность данных синфазных сигналов $U_d = U_{\text{вх1}} - U_{\text{вх2}}$. Если модули сигналов $|U_{\text{вх1}}|$, $|U_{\text{вх2}}|$ одинаковы, то $U_d = 0$ – на синфазный сигнал ОУ не реагирует.

В эмиттерной цепи транзисторов T_1 , T_2 входного дифференциального усилителя включен генератор тока на транзисторе T_3 , который имеет цепь термостабилизации с термокомпенсацией: R_3 , R_4 , R_5 , T_4 . Все транзисторы схемы ДУ идентичны. Ток коллектора T_3 остаётся постоянным во всём допустимом диапазоне изменения температур. Транзистор T_4 в диодном включении. Напряжение в точках *а-б* определяется с одной стороны, как:

$$U_{ab} = U_{\text{бэ3}} + I_3 R_3,$$

а с другой стороны:

$$U_{ab} = U_{\text{бэ4}} + I_d R_4.$$

Поэтому:

$$I_3 = I_{31} + I_{32} = \frac{I_d R_4 + U_{\text{бэ4}} - U_{\text{бэ3}}}{R_3} = I_d \frac{R_4}{R_3}.$$

Для одинаковых токов $I_3 = I_d$ базовые напряжения тоже одинаковы

$U_{\text{бэ3}} = U_{\text{бэ4}}$, поэтому зависимость тока I_3 от температуры проявляется незначительно и можно записать:



$$I_3 = \frac{U_{П2} R4}{(R4 + R5) R3} .$$

Схема генератора тока на Т3, Т4, включённого вместо резистора R_3 , известна под названием «токовое зеркало», «отражатель», «аналоговый эталон тока». При $R3 = R4$ «зеркало» отражает ток I_4 в виде тока $I_3 = I_4$, не зависящего от температуры. Транзистор Т4 компенсирует изменения напряжения $U_{БЭЗ}$ во всем диапазоне изменения температуры и других характеристик – старения, нестабильности питающих напряжений и др.

Генератор тока на Т3 создаёт глубокую ООС по току, причём только для синфазного сигнала. Поэтому величина КОСС = $K_d/K_{СИНФ}$ для входного дифференциального усилителя близка к бесконечности ($K_{СИНФ} \approx 0$). Такой уровень подавления синфазного сигнала обеспечивается высокой термостабильностью рабочей точки генератора тока на Т3.

Промежуточный усилитель двухкаскадный, выполненный по схемам ОК, ОЭ соответственно включения транзисторов Т5 и Т6. С помощью корректирующего конденсатора C_k осуществлена внутренняя частотная коррекция ОУ. Конденсатор C_k создаёт ООС. Так как сопротивление C_k уменьшается при увеличении частоты, то глубина ООС повышается, а коэффициент усиления уменьшается. Частотная коррекция необходима для того, чтобы устранить автоколебания, которые могут возникнуть при введении ООС. Внутренней коррекции иногда бывает недостаточно для обеспечения устойчивости ОУ. Поэтому некоторые типы ОУ имеют выводы для подключения цепей внешней коррекции.

Выходной каскад представляет собой усилитель мощности, выполненный по двухтактной схеме на транзисторах Т7 и Т8, включённых по схеме с ОК. Двухтактные усилители позволяют достигнуть существенно большей мощности в нагрузке и более высокого КПД.

Произведём анализ работы двухтактного эмиттерного повторителя класса В на транзисторах противоположной проводимости, но с одинаковыми параметрами, образующих *комплементарную пару* (рис. 1.82). В схемах ОУ параметры транзисторов выходного каскада идентичны в связи с интегральным исполнением.

При входном сигнале, равном нулю ($e = 0$), оба транзистора находятся в режиме отсечки (закрыты), т.к. потенциалы баз транзисторов равны потенциалу земли. Схема имеет ток покоя коллектора $I_{к0}$, близкий к нулю, что характерно для режима В, когда угол отсечки $\theta = 90^\circ$ (рабочая точка соответствует отсечке коллекторного тока каждого транзистора).

При синусоидальном входном сигнале, в течение положительного



полупериода, транзистор $VT1$ открыт, а $VT2$ находится в режиме отсечки.

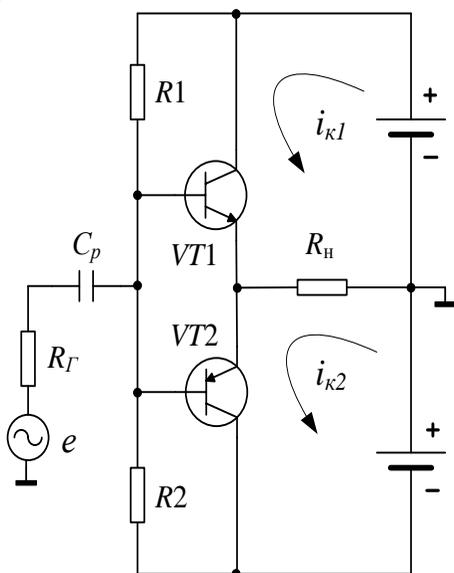


Рисунок 1.82. Двухтактный выходной каскад на основе комплементарной пары транзисторов с ОК

При отрицательном полупериоде входного сигнала ситуация меняется на противоположную.

Таким образом, транзисторы в плечах каскада находятся в активном режиме попеременно, каждый в течение одного полупериода входного сигнала.

Нагрузка R_n является общей для обоих транзисторов, поэтому угол наклона нагрузочных прямых на выходных ВАХ транзисторов $VT1$ и $VT2$ один и тот же. Выходной сигнал повторяет по форме напряжение входного сигнала, но усиливается по току, благодаря поочередной работе транзисторов.

С учётом этого, общий коэффициент усиления OU по напряжению равен произведению коэффициентов усиления DU и PU .

Для уменьшения нелинейных искажений выходной каскад работает в режиме класса АБ с фазоинверсным каскадом на транзисторе T_6 , в коллекторную цепь которого включены транзисторы в диодном включении для создания необходимого смещения транзисторов двухтактного каскада. Транзисторы в коллекторной цепи T_6 выполняют роль кремниевых диодов, применяемых в дискретной схемотехнике (их подключение на рис. 1.81 показано пунктиром).

Транзисторы T_9, T_{10} предназначены для защиты выходных транзисторов от перегрузки по току и работают от напряжения смещения на резисторах R_7, R_8 , в качестве которых в дискретной схемотехнике применяются предохранители. В схеме OU эти резисторы имеют небольшие сопротивления (1-2 Ом).

Мощность сигнала на нагрузке определяется произведением амплитудных токов и напряжений коллекторов транзисторов, как $P_{\text{вых}} = 0,5 I_{\text{км}} U_{\text{км}}$, а мощность, потребляемая от источника питания коллекторными цепями двух транзисторов, как $P_n = 2 I_{\text{к0}} U_n$, где $U_n = U_{n1} = U_{n2}$; $I_{\text{к0}}$



– постоянная составляющая коллекторного тока каждого транзистора, или средний ток за период колебания входного сигнала:

$$I_{к0} = \frac{1}{2\pi} \int_0^{\pi} (I_{км} \sin \omega t + I_{к0}) dt = \frac{1}{2\pi} \int_0^{\pi} (I_{км} \sin \omega t) dt = \frac{I_{км}}{\pi} \cos \omega t \Big|_0^{\pi/2} = \frac{I_{км}}{\pi}.$$

С учётом этого, имеем

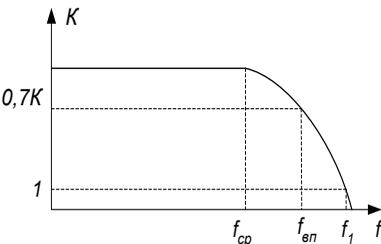
$$\eta = \frac{P_{вых}}{P_{П}} = \frac{0,5 I_{км} U_{км} \pi}{2 U_{П} I_{км}}.$$

При $U_{км} \rightarrow U_{п}$ КПД $\rightarrow \pi/4 \approx 0,78$.

Эксплуатационные характеристики ОУ приводятся в справочной литературе по применению, в которой сообщаются данные по минимальным, типовым и максимальным значениям параметров ОУ, необходимые для расчёта схем. Эти значения определяют низкочастотные характеристики ОУ, которые включают *усилительные, интерфейсные, точностные, динамические и энергетические параметры*.

К усилительным и интерфейсным (без обратной связи) параметрам относятся: собственный коэффициент усиления по напряжению; собственное дифференциальное входное сопротивление r_d – входное сопротивление между инвертирующим и неинвертирующим дифференциальными входами; собственное синфазное входное сопротивление соединённых параллельно входов дифференциального усилителя по отношению к корпусу r_G , величина которого тем больше, чем лучше ослабляется синфазный сигнал (современные ОУ имеют $r_G \gg r_d$, что позволяет во входной цепи схемы замещения ОУ оставлять лишь r_d); выходное сопротивление $r_{вых}$; входная ёмкость по каждому входу $C_{вх}$; передаточные характеристики: АЧХ, ФЧХ; переходная характеристика – сигнал на выходе ОУ при подаче на его вход стандартного (прямоугольного) напряжения.

Амплитудно-частотная характеристика определяет частотные параметры ОУ (рис. 1.83).



Частота f_1 , при которой коэффициент усиления ОУ равен единицы ($K=1$), называется частотой единичного усиления; f_{cp} – частота среза, после которой происходит завал АЧХ. За полосой пропускания $f_{вп}$ появляется запаздывающий фазовый сдвиг.

Рисунок 1.83. Амплитудно-частотная характеристика ОУ



Точностные параметры определяют степень влияния различных процессов в ОУ на качество выполнения аналоговых операций над сигналами. Они включают: средний температурный коэффициент смещения нуля (мкВ/град); входной ток смещения $I_{см}$ – ток на входах ОУ, необходимый транзисторам входного дифференциального каскада; входной ток сдвига $I_{сдв}$ – разность токов смещения, необходимых для двух входных транзисторов ОУ, появляющихся за счёт неидентичности β_1 и β_2 входных транзисторов: $I_{сдв} = I_{см1} - I_{см2}$, где $I_{см1}$, $I_{см2}$ – токи смещения баз входных транзисторов (порядок – несколько единиц – несколько сотен наноампер); коэффициент ослабления синфазного сигнала КОСС – определяется отношением собственного дифференциального коэффициента усиления ОУ к коэффициенту передачи синфазного сигнала K_c (КОСС = K / K_c) и характеризует способность ОУ ослаблять сигналы, приложенные к обоим входам одновременно, *с одинаковыми амплитудами и фазами*; коэффициент влияния нестабильности источника питания на выходное напряжение – показывает изменение выходного напряжения при изменении напряжения питания на 1 В; входное напряжение сдвига $U_{сдв}$ – напряжения, возникающее внутри ОУ из-за неидентичности элементов и их согласования, в результате на выходе ОУ имеется некоторое ненулевое напряжение при нулевом напряжении на обоих входах (порядок – несколько милливольт).

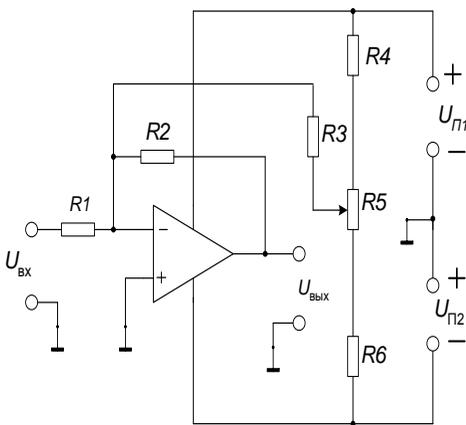


Рисунок 1.84. Схема для компенсации $U_{сдв}$

Источник питания $U_{п}$ должен иметь общую точку, подключённую к корпусу; ОУ также должен быть подключён к корпусу своей средней точкой. Входные и выходные напряжения изменяются относительно общей точки источника $U_{п}$.

Для компенсации $U_{сдв}$ в цепь неинвертирующего входа ОУ включается резистор $R3 = R1 // R2$ (рис. 1.84). При этом на обоих входах присутствует одинаковое напряжение, которое воспринимается усилителем как синфазный сигнал и который им ослабляется. Некоторые ОУ имеют специальные выводы для компенсации $U_{сдв}$. Резистор $R3$ определяет чувствительность регулировки.



К динамическим параметрам относятся: максимальные входные напряжения для синфазного $\pm U_c$ и дифференциального входов $\pm U_d$ входов; максимальное выходное напряжение и ток; скорость нарастания выходного напряжения $\frac{dU_{\text{вых}}}{dt}$; временные характеристики: τ_y -

время, которое требуется для установления выходного напряжения в пределах заданной погрешности в ответ на скачкообразный входной сигнал, τ_b - время, необходимое для установления выходного напряжения в пределах заданной погрешности в ответ на снятие скачком определенного входного сигнала. Максимальное выходное напряжение (положительное и отрицательное) близко к напряжению питания, которое может составлять (3 ÷ 15) В. Максимальное дифференциальное входное напряжение для исключения повреждения транзисторов дифференциального каскада лимитируется ($< \sim 5$ В).

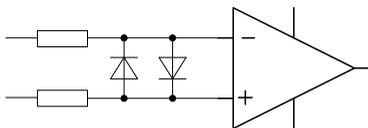


Рисунок 1.85. Диодная защита входов ОУ

Для защиты между входами ОУ включают встречно-параллельно два диода или стабилитрона (рис. 1.85). К энергетическим параметрам относятся: ток потребления – ток покоя, потребляемый ОУ;

выходное напряжение; потребляемая мощность от источника питания (без нагрузки); рабочий диапазон питающих напряжений $\pm (U_{п1} = - U_{п2})$ В.

Качество ОУ во многом определяется тем, насколько его свойства (параметры) приближаются к предельно допустимым. Принято сравнение параметров реальных ОУ осуществлять по отношению к идеальному операционному усилителю.

Свойства идеального операционного усилителя:

- $R_{\text{вх}} = \infty$ – это означает, что во входной цепи отсутствует ток;
- $K_d = \infty$;
- $K_c = 0, P_c = \infty$;
- $R_{\text{вых}} = 0$;
- ФЧХ совпадает с осью абсцисс;
- не вносятся шумы в усиливаемый сигнал.

Идеальный ОУ является безинерционной по передаточным свойствам схемой, т.е. схемой с высоким значением верхней границы полосы пропускания. Разность напряжений между инвертирующим и неин-



Основы электроники устройств автоматики

вертирующим входами ОУ должна быть всегда равна нулю, поскольку $U_d = U_{II} - U_{I\Gamma} = U_{\text{вых}}/K_d$, а при $K_d \rightarrow \infty$ $U_d \rightarrow 0$ и $U_{II} = U_{I\Gamma}$. Если на один из входов ОУ подан нулевой потенциал корпуса, то потенциал на другом его входе тоже будет равен нулю, хотя физически он не подключен к корпусу схемы. Это явление в ОУ носит название *виртуально-го нуля*, или *кажущейся земли*. При подаче на один из входов напряжения необходимо знать, что на втором входе появится такое же напряжение. Это не допущение – напряжение на втором входе действительно и его можно измерить вольтметром.

Классификация операционных усилителей может быть осуществлена:

По типу транзисторов во входных каскадах:

- ОУ на биполярных транзисторах, имеющие малое напряжение смещения нуля, но значительные входные токи и сравнительно не высокое входное сопротивление $R_{\text{вх}} \sim 10^6$ Ом;
- ОУ с полевыми транзисторами на входе, в которых достигаются высокое входное сопротивление $R_{\text{вх}} \sim 10^9 \div 10^{12}$ Ом и малые входные токи, но возрастает напряжение смещения нуля.

По выходной мощности:

- стандартные ОУ, которые отдают в нагрузку с сопротивлением

$R_n > 2$ кОм номинальную выходную мощность ~ 50 мВт;

- мощные ОУ с выходной мощностью от единиц до нескольких десятков Вт;
- микромощные ОУ, в которых мощность, потребляемая в режиме покоя, очень мала $\sim 10^{-6}$ Вт;

По области применения:

- ОУ общего применения, характеризующиеся низкой стоимостью, малыми размерами, широким диапазоном напряжения питания, защищённым входом и выходом, не очень высокой частотой f_B ;
- специальные ОУ, которые в свою очередь подразделяются на прецизионные, измерительные, электрометрические и т.п.

В соответствии с ГОСТ 4.465 – 86 все ОУ делятся на:

- 1) универсальные или общего применения (например, ОУ типа К140УД7),

$K = 10^3 \div 10^5$, $f_B = 1,0 \div 10$ МГц, $e_{\text{см}} > 0,5$ мВ;

- 2) прецизионные или инструментальные, по своим свойствам в наибольшей степени приближаются к идеальным ОУ, (К140УД24) $K > 0,5 \cdot 10^6$, $e_{\text{см}} < 0,5$ мВ;

3) быстродействующие (154УД2) $U_{\text{вых}} > 20$ В/мкс, $f_B > 15$ МГц;

- 4) микромощные (К142ЗУД1) ток потребления от обоих источников питания $I_{\text{потр}} < 1$ мА.



Статические ошибки. Отклонение свойств реальных ОУ от свойств идеального усилителя вызывает отличие результатов преобразования от ожидаемых результатов. Связано это с тем, что на работу ОУ оказывают влияние внутренние паразитные источники постоянного тока и напряжения. Они вызывают появление постоянного напряжения на выходе при отсутствии входных сигналов. Внутренние паразитные источники называют источниками статической погрешности, а сами отклонения постоянного напряжения от номинального значения – *напряжением статической погрешности* или *статической ошибки*.

Действие источников статической ошибки учитывают с помощью одного эквивалентного генератора ЭДС $U_{\text{ош.вх}}$, включённого последовательно с неинвертирующим входом (рис. 1.86, а). Основные источники, обуславливающие статическую ошибку $U_{\text{ош.вх}}$, определяются схемой замещения ОУ (рис.1.86, б).

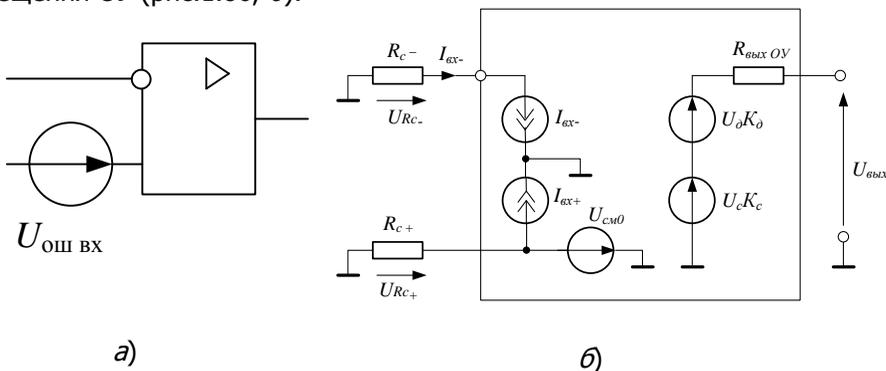


Рис. 1.86. К определению статической ошибки $U_{\text{ош.вх}}$

Этими источниками являются: эквивалентные генераторы постоянных токов $I_{\text{вх}+}$ и $I_{\text{вх}-}$; генератор постоянного напряжения смещения нуля $U_{\text{см}0}$.

Токи $I_{\text{вх}+}$ и $I_{\text{вх}-}$, протекая по внешним по отношению к входным клеммам ОУ цепям, создают постоянные напряжения $U_{\text{Rc}+}$ и $U_{\text{Rc}-}$. Генератор $U_{\text{см}0}$ определяет сдвиг относительно начала координат графика амплитудной проходной характеристики неинвертирующего входа ОУ по оси абсцисс (рис. 1.87).

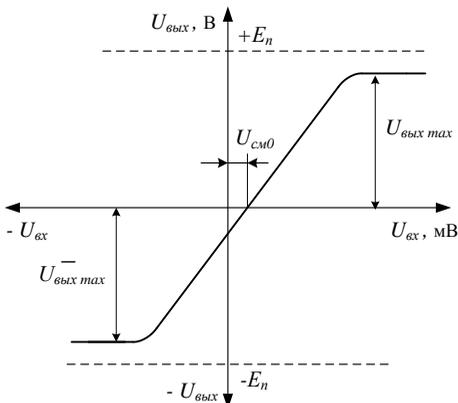


Рисунок 1.87. Амплитудная проходная характеристика неинвертирующего ОУ

Аналогичный график проходной характеристики ОУ может быть построен по инвертирующему входу. В этом случае кривая проходит с таким же наклоном по второму и четвертому квадрантам системы координат. Наклон характеристики определяется коэффициентом усиления ОУ, охваченного ООС. Горизонтальные участки проходной характеристики соответствуют режиму насыщения ОУ, когда его выходное напряжение принимает значения $\pm U_{\text{вых max}} < E_n$. В последнем выражении не может быть знака равенства из-за падений напряжения на внутренних элементах схемы ОУ.

В наихудшем случае, но при равенстве полных сопротивлений на постоянном токе цепей, внешних по отношению к неинвертирующему и инвертирующему входам ОУ ($R_{c+} = R_{c-} = R_c$), статическая ошибка определяется как

$$U_{\text{ош.вх}} \approx |U_{\text{см0}}| + |a_t \Delta t^0| + |a_{E_n} \Delta E_n| + |\Delta I_{\text{вх}} R_c|, \quad (1.54)$$

где a_t – температурный коэффициент напряжения смещения нуля, В/град.; a_{E_n} – коэффициент влияния изменений напряжения источника питания E_n на напряжение смещения нуля; Δt^0 , ΔE_n – отклонения температуры и напряжения источника питания от их номинальных значений; $\Delta I_{\text{вх}}$ – разность входных токов, являющихся базовыми токами транзисторов входного дифференциального каскада ($\Delta I_{\text{вх}} = I_{\text{вх+}} - I_{\text{вх-}}$).

Токи $I_{\text{вх+}}$ и $I_{\text{вх-}}$ определяют *входные токи смещения*, наличие которых обусловлено конечным значением входного сопротивления дифференциального каскада, а их разность – существующим разбросом параметров транзисторов.

Ввиду существования входного напряжения смещения и входных токов смещения схемы на ОУ приходится дополнять элементами, предназначенными для начальной их балансировки. В случае неравенства входных токов последовательно с одним из входов ОУ включают дополнительное сопротивление.

Приближенный характер уравнения (1.54) обусловлен тем, что



оно не учитывает воздействие на ОУ синфазной составляющей паразитных постоянных напряжений. При типовом построении схемы ОУ влияние этой составляющей имеет пренебрежимо малое значение и может не учитываться.

Для существующей номенклатуры ОУ значения напряжения $U_{\text{ош.вх}}$ лежат в пределах от единиц микровольт – прецизионные ОУ, до десятков микровольт – ОУ с полевыми транзисторами на входе. Типовые значения $U_{\text{ош.вх}}$ для ОУ общего применения составляют $(1 \div 5)$ мВ.

Область применения ОУ часто ограничена из-за невысокого быстродействия, обусловленного наличием в их структуре ряда инерционных звеньев. Скорость нарастания выходного напряжения (скорость отклика) и время установления выходного напряжения определяют *динамические характеристики ОУ*.

Скорость отклика ОУ определяется как наибольшее значение скорости изменения напряжения на выходе ОУ при подаче на его вход импульса максимального допустимого входного напряжения прямоугольной формы. Амплитудно-частотная характеристика имеет независимый от частоты участок только лишь в низкочастотной области.

Поэтому в общем случае следствием инерционности ОУ является невозможность создания на выходе высокоскоростных сигнальных изменений, т.е. масштабирования входных сигналов с пропорциональными по скорости фронтами выходного напряжения. Для существующих типов интегральных ОУ скорость нарастания их выходного напряжения лежит в пределах $(0,1 \div 20)$ В/мкс.

Для каждого типа ОУ задана предельная скорость V_{max} изменения выходного напряжения, значения которой не могут быть превышены. Для синусоидального сигнала $V_{\text{max}} = U_m 2\pi f$, (В/с). Из этого следует, что невозможно получить на выходе ОУ синусоидальный сигнал на частоте f амплитудой U_m , превышающий значение $U_m \text{max}(f) = V_{\text{max}} / (2\pi f)$.

При отклонениях питающих напряжений от номинальных значений скорость V_{max} изменяется пропорционально относительным отклонениям напряжения питания.

1.18. Функциональные преобразователи на ОУ

Особенности построения схем на ОУ связаны с условным делением схем на две разновидности относительно режимов работы: 1) с глубокими ООС – масштабирующие усилители; 2) компараторный режим – без ОС и с ПОС.

Первая разновидность делится на группы:

- масштабирующие усилители, в которых цепи ООС строятся на основе частотно-независимых (резистивных) двухполюсников. В этом



случае коэффициент усиления или коэффициент масштабирования остаётся постоянным в широкой частной области;

- схемы с частотно-зависимыми цепями ОС – интегрирование, дифференцирование, фильтрация;
- схемы с нелинейными элементами в цепи ОС – логарифмирование, возведение в степень, извлечение корней, перемножение и др.;
- устройства параметрического типа, в которых передаточные свойства цепи ОС управляются с помощью дополнительного сигнала, – деление двух сигналов, адаптивное масштабирование и др.

Функциональные преобразователи строятся на базе стандартных схем включения ОУ. К таким схемам относятся инвертирующий, неинвертирующий и разностный усилители. Анализ схем осуществляется при общепринятом допущении об идеальности ОУ и работе его на линейном участке передаточной характеристики. Учитывая, что усиление преобразователя с ООС определяется уравнением $K_{oc} = K/(1 + K\gamma)$, то при $K \rightarrow \infty$ с большим приближением имеем $K_{oc} = K/\gamma = 1/\gamma$, т.е. практически параметры схем целиком определяются параметрами цепи ОС.

Инвертирующий усилитель представляет собой ОУ, охваченный ООС по напряжению на резисторах $R1, R_{oc}$ (рис. 1.88).

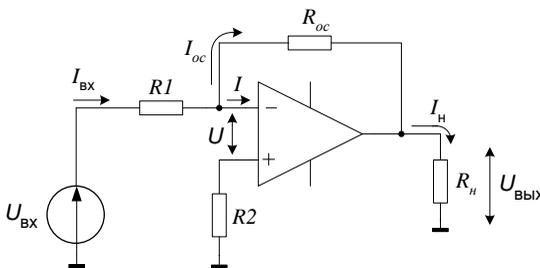


Рисунок 1.88. Инвертирующий усилитель

Неинвертирующий вход заземлен через $R2$, сопротивление которого для снижения токового дрейфа

$R2 = R_{oc} // R1$. Так как неинвертирующий вход заземлён и разность напряжений между входами равна 0, то инвертирующий вход тоже имеет нулевой потенциал относительно земли. Поэтому $I_{вх} = U_{вх} / R1$.

Так как входы ОУ не потребляют ток, то

$$I_{oc} = I_{вх} = U_{вх} / R1;$$

$$U_{вых} = - R_{oc} I_{oc} = - \frac{U_{вх} R_{oc}}{R1}.$$

Отсюда



$$K_{инв} = \frac{U_{вых}}{U_{вх}} = -\frac{R_{oc}}{R1}.$$

При заданном E_r с $R_r \neq 0$ имеем:

$$K_{инв} = U_{вых} / E_r = -\frac{R_{oc}}{R_r + R1}.$$

Входное сопротивление инвертирующего усилителя определяется сопротивлением $R1$, т.е. $R_{вх.инв} = R1$. $R_{вых.инв} \approx 0$.

Так как с ростом частоты коэффициент усиления ОУ ($K_{ОУ}$) уменьшается, то погрешность $K_{инв}$ зависит от диапазона частот, в котором работает ОУ, и увеличивается в области высоких частот.

Входное сопротивление при неидеальном ОУ

$$R_{вх.инв} = R1 + \frac{R_{вхОУ} R_{oc}}{R_{вхОУ} (1 + K_{ОУ}) + R_{oc}}.$$

Выходное сопротивление

$$R_{вых.инв} = \frac{R_{выхОУ}}{F} = \frac{R_{выхОУ}}{K_{ОУ}} K_{инв},$$

где $F = \frac{K_{ОУ}}{K_{инв}}$ - глубина параллельной ООС.

Если $R2(1 + R_{oc}/R1) = R_{oc}$, т.е. $R2 = R_{oc}/R1$, то напряжение статической ошибки инвертирующего усилителя определяется как

$$U_{вых.ош} = U_{см}(1 + |K_{инв}|) + I_{Б0разн} R_{oc}, \quad (1.55)$$

где $I_{Б0разн}$ – разностный входной ток (базовый ток транзисторов в режиме покоя входного дифференциального каскада;

$I_{Б0разн}/\Delta T$ – температурный дрейф разностного входного тока.

Напряжение ошибки, вызванное влиянием $U_{см}$ и входными токами ОУ, может быть скомпенсировано (может быть сделано равным нулю) путём введения цепей компенсации ошибки (цепей установки нуля) – даются заводом-изготовителем ОУ.

Для уменьшения составляющей $U_{вых.ош}$, вызванной входными токами ОУ, следует выбирать схемы ОУ с полевыми транзисторами на входе и уменьшать номинал резистора R_{oc} , а следовательно и $R1$. Обычно рекомендуется выбирать резистор $R1$ из условия, чтобы падение напряжения на нём от среднего входного тока ОУ

$$I_{Б0ср} = \frac{I_{Б01} + I_{Б02}}{2}$$

было на порядок меньше входного сигнала, т.е.

$$I_{Б0\text{ср}} R1 \leq 0,1 U_{\text{вх min}}$$

Изменение напряжения ошибки с температурой представляет собой дрейф усилителя на ОУ. Дрейф вызванный изменением температуры на 1°C , можно найти с учетом выражения (1.55)

$$\Delta U_{\text{вых.ош}}/\Delta T = \frac{\Delta U_{\text{см}}}{\Delta T} (1 + |K_{\text{инв}}|) + \frac{\Delta I_{\text{Б0разн}}}{\Delta T} R_{\text{ос}}$$

где $\frac{\Delta U_{\text{см}}}{\Delta T}$ - дрейф напряжения смещения; $\frac{\Delta I_{\text{Б0разн}}}{\Delta T}$ - дрейф

разностного входного тока. Эти выражения являются параметрами ОУ и приводятся в справочной литературе.

Дополнительная погрешность усилителя на ОУ создается за счёт изменения напряжения питания схемы. Для оценки влияния изменения величины $E_{\text{п}}$ вводят коэффициент ослабления влияния напряжения питания $K_{\text{ОВНП}}$, который приводится в справочной литературе. Он представляет собой отношение изменения напряжения питания $\Delta E_{\text{п}}$ к вызванному им изменению $U_{\text{см}}$ в децибелах:

$$K_{\text{ОВНП}} = 20 \lg \frac{\Delta E_{\text{п}}}{\Delta U_{\text{см}}}$$

Иногда вместо $K_{\text{ОВНП}}$ вводят коэффициент влияния нестабильности источника питания на напряжение смещения, имеющий размерность мкВ/В и показывающий, на сколько изменится $U_{\text{см}}$ при заданном изменении $E_{\text{п}}$.

Неинвертирующий усилитель представляет собой ОУ, охваченный цепью последовательной ООС по напряжению на $R_{\text{ос}}$, $R1$ (рис. 1.89, а).

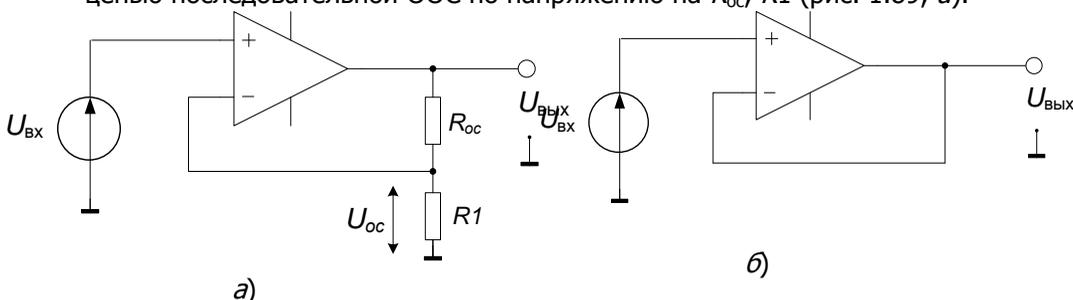


Рисунок 1.89. Неинвертирующий усилитель – а) и повторитель на его основе – б)

Выражение для $K_{\text{неинв}}$ получается из равенства напряжений на входах ОУ: $U_{\text{вх}} = U_{\text{ос}}$.

С учетом этого $U_{oc} = U_{вых} \frac{R1}{R_{oc} + R1}$,

откуда $K_{неинв} = U_{вых} / U_{вх} =$

$$\frac{R_{oc} + R1}{R1} = 1 + \frac{R_{oc}}{R1} = 1 + |K_{инв}|.$$

Поскольку входные токи ОУ равны 0, наличие резистора R_f не влияет на значение коэффициента усиления схемы.

При неидеальности ОУ входное сопротивление определяется как:

$$R_{вх.неинв} = R_{вхОУ} F = R_{вхОУ} \frac{K_{ОУ}}{K_{неинв}},$$

а выходное –

$$R_{вых.неинв} = R_{выхОУ} / F = \frac{R_{выхОУ}}{K_{ОУ}} K_{инв}.$$

Если принять $R1 = \infty$ и $R_{oc} = 0$, то $K_{неинв} = 1$ и $U_{вых} = U_{вх}$, т.е. имеем повторитель с коэффициентом передачи, равным 1 (рис. 1.89, б). Для схемы повторителя с $K_{неинв} = 1$ $F = K_{ОУ}$ и выражения для входного и выходного сопротивлений равны

$$R_{вх\ повт} = R_{вхОУ} K_{ОУ},$$

$$R_{вых\ повт} = \frac{R_{выхОУ}}{K_{ОУ}}.$$

Входное сопротивление повторителя очень высокое, $\sim 10^{12}$ Ом. Однако не достигается из-за влияния шунтирующего действия утечек и синфазного входного сопротивления ОУ.

Напряжение статической ошибки в неинвертирующем усилителе, по сравнению со схемой инвертирующего усилителя, увеличивается за счет синфазной составляющей $U_{вых.ош}^{сф}$, т.к. в этой схеме на обоих входах всегда присутствует синфазный сигнал, равный $U_{вх}$:

$$U_{вых.ош}^{сф} = U_{вх} K_{сф} = U_{вх} \frac{K_{неинв}}{K_{сф}}.$$

Разностный усилитель усиливает разность сигналов, приложенных к входам ОУ (рис. 1.90). Зная коэффициенты усиления по инвертирующему и неинвертирующему входам, можно получить выражение для выходного напряжения разностного усилителя.

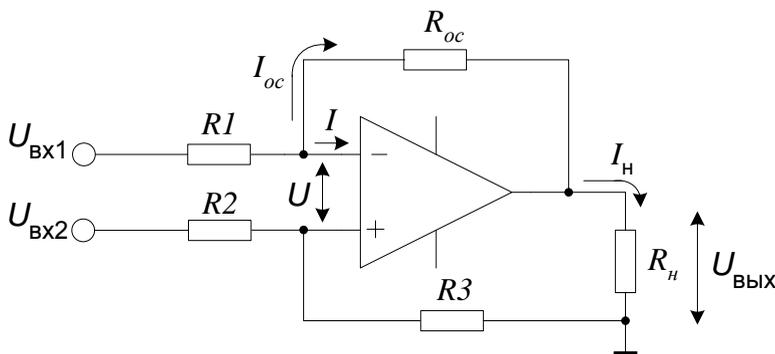


Рисунок 1.90. Разностный усилитель

Используя метод суперпозиции, можем записать

$$U_{\text{ВЫХ}} = -K_{\text{ИНВ}} U_{\text{ВХ1}} + K_{\text{НЕИНВ}} \frac{R3}{R3 + R2} U_{\text{ВХ2}} = \frac{-R_{oc}}{R1} U_{\text{ВХ1}} + \frac{R1 + R_{oc}}{R1} \frac{R3}{R3 + R2} U_{\text{ВХ2}}.$$

Если $R2 = R1$, $R3 = R_{oc}$ и $R3/R2 = R_{oc}/R1 = m$, то

$$U_{\text{ВЫХ}} = -m U_{\text{ВХ1}} + \frac{(m+1)m}{m+1} U_{\text{ВХ2}} = m(U_{\text{ВХ2}} - U_{\text{ВХ1}}).$$

В разностном усилителе помехи на входах оказываются синфазными сигналами и не усиливаются, т.к. схема усиливает только разностный сигнал. Для подавления синфазного сигнала требуется точный подбор резисторов $R1$, $R2$, $R3$ и R_{oc} . Способность усиливать полезный сигнал на фоне сильных синфазных помех сделало этот усилитель широко применяемым.

Если коэффициенты усиления разностного усилителя по инвертирующему и неинвертирующему входам различаются вследствие разброса номиналов резисторов $R1$, $R2$, $R3$ и R_{oc} , то напряжение на выходе схемы не будет точно пропорционально разности входных сигналов, а будет определяться выражением

$$U_{\text{ВЫХ}} = -m_{\text{ИНВ}} U_{\text{ВХ1}} + \frac{(m_{\text{ИНВ}} + 1)}{m_{\text{НЕИНВ}} + 1} m_{\text{НЕИНВ}} U_{\text{ВХ2}}.$$

В этом случае коэффициент ослабления синфазного сигнала определяется не свойствами самого ОУ, а неточностью установки коэффициента усиления. Если принять

$$m_{\text{инв}} = m - 0,5\Delta m,$$

$$m_{\text{неинв}} = m + 0,5\Delta m,$$

то коэффициент ослабления синфазного сигнала определится как

$$\text{КОСС} = (1 + m) \frac{m}{\Delta m}.$$

Недостатком разностного усилителя является различное входное сопротивление по инвертирующему и неинвертирующему входам, а также трудность регулирования его коэффициента усиления (требуется одновременное изменение двух точно подобранных резисторов). Для исключения этого недостатка применяют схему с повторителями на обоих входах (рис. 1.91):

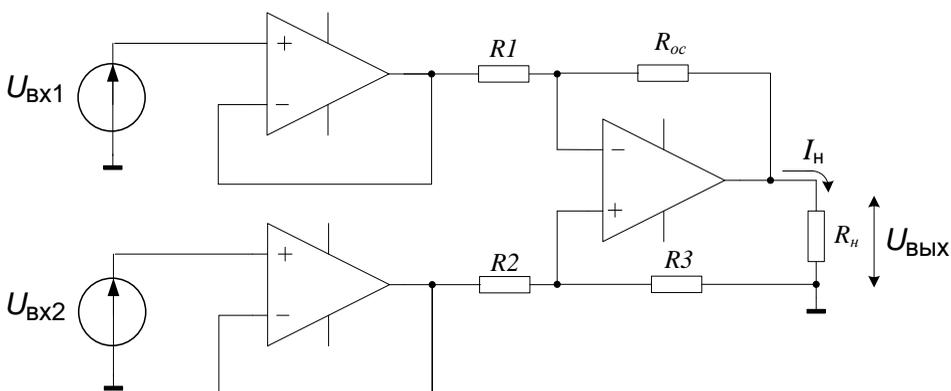


Рисунок 1.91. Схема разностного усилителя с повторителями на обоих входах

Схема разностного усилителя при высоком $R_{\text{вх}}$ за счёт применения повторителей на входах и с регулировкой усиления, приведена на рисунке 1.92:

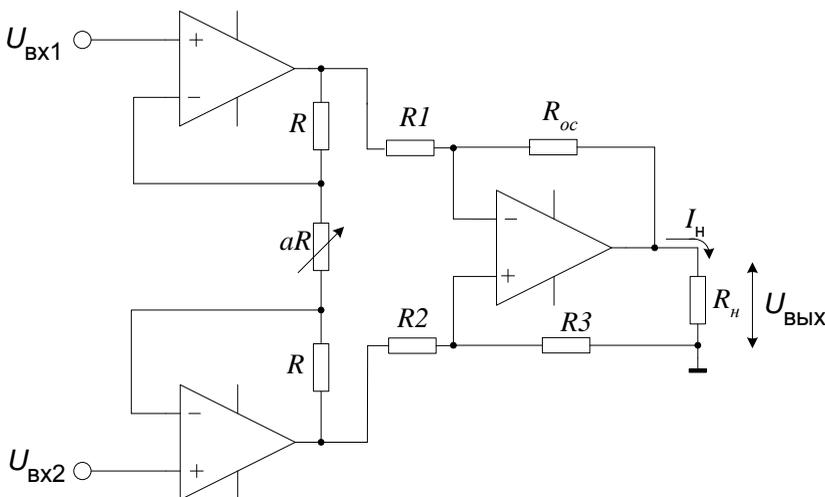


Рисунок 1.92. Схема с повторителями на обоих входах ОУ и регулировкой усиления

Общий коэффициент усиления данной схемы

$$K_{\text{разн}} = \frac{U_{\text{вых}}}{U_{\text{вх1}} - U_{\text{вх2}}} = \left(1 + \frac{2}{a}\right)m,$$

где $m = R5/R4 = R7/R6$, причем $R4 = R6$, $R5 = R7$.

$$\text{КОСС} = \left(1 + \frac{2}{a}\right)(1 + m) \frac{m}{\Delta m}.$$

Сумматоры сигналов. *Инвертирующий сумматор* выполняется по типу инвертирующего усилителя с числом параллельных ветвей на входе, равным количеству сигналов, предназначенных для сложения (рис. 1.93).

Принимают $R_{oc} = R1 = R2 = \dots = R_n \ll R_{\text{вхОУ}}$. Так как потенциал инвертирующего входа незначительно отличается от нуля, то суммируемые сигналы практически не влияют друг на друга. При $I_{\text{вхОУ}} = 0$ имеем $I_{oc} = I_1 + I_2 + \dots + I_n$ или $U_{\text{вых}} = -(U_1 + U_2 + \dots + U_n)$.

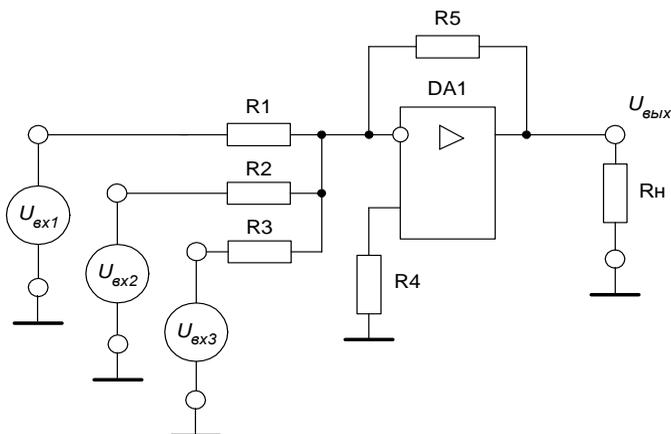


Рисунок 1.93. Инвертирующий сумматор

Суммирование может производиться и с соответствующими весовыми коэффициентами для каждого из слагаемых:

$$U_{\text{вых}} = - \left(\frac{R_{oc}}{R1} U_1 + \frac{R_{oc}}{R2} U_2 + \dots + \frac{R_{oc}}{Rn} U_n \right).$$

Это достигается применением различных сопротивлений резисторов во входных цепях.

Неинвертирующий сумматор (рис. 1.94)

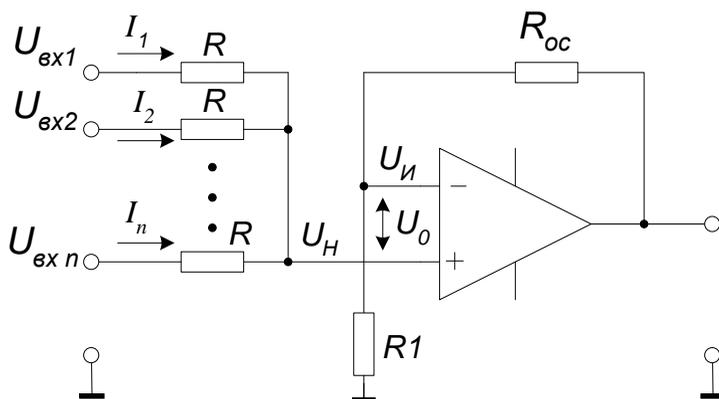


Рисунок 1.94. Неинвертирующий сумматор

При $U_0 = 0$ напряжения на обоих входах ОУ равны и составляют



$$U_H = U_H = \frac{R1}{R1 + R_{oc}} U_{\text{Вых}} .$$

При равенстве нулю тока на неинвертирующем входе ($R_{\text{вхОУ}} = \infty$) будем иметь

$$\frac{U_1 - U_H}{R} + \frac{U_2 - U_H}{R} + \dots + \frac{U_n - U_H}{R} = 0 \text{ или}$$

$$U_1 + U_2 + \dots + U_n = n \frac{R1}{R1 + R_{oc}} U_{\text{Вых}} , \text{ откуда}$$

$$U_{\text{Вых}} = \frac{R1 + R_{oc}}{nR1} (U_1 + U_2 + \dots + U_n).$$

Выбор параметров производят, исходя из равенства единице первого сомножителя в правой части этого выражения.

Интегрирующие и дифференцирующие преобразователи. Интегратор на основе ОУ схематически представлен на рисунке 1.95.

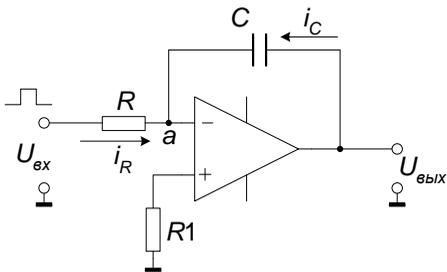


Рисунок 1.95. Интегратор на основе ОУ

Неинвертирующий вход соединен с корпусом, следовательно, и потенциал инвертирующего входа равен потенциалу корпуса. Входной ток равен $i_R = U_{\text{вх}} / R$. Этот ток при высоком входном сопротивлении ОУ полностью протекает через конденсатор C :

$$i_R + i_C = 0.$$

Напряжение на конденсаторе U_C и выходное напряжение ОУ изменяются по закону:

$$U_{\text{Вых}}(t) = U_C = \frac{1}{C} \int_0^t i_C dt = -\frac{1}{RC} \int_0^t U_{\text{вх}}(t) dt .$$

При подаче на вход скачка напряжения $U_{\text{вх}} = \text{const}$ выходное напряжение

$$U_{\text{Вых}} = - U_{\text{вх}} t / (RC) = - U_{\text{вх}} t / \tau .$$

Таким образом, если ОУ близок к идеальному, то схема обеспечивает прецизионное интегрирование входного сигнала. При этом как видно из выражения $U_{\text{Вых}}$ не зависит от коэффициента



усиления ОУ.

В *реальном* ОУ имеется смещение нуля выходного напряжения, что учитывается введением во входную цепь ОУ источника напряжения $U_{см}$. Кроме того, в цепи каждого входа протекают токи $I_{вх1}$ и $I_{вх2}$, которые вызывают на входе ОУ дифференциальное напряжение

$$\Delta U = I_{вх1}R - I_{вх2}R1.$$

При этом неидеальность ОУ приводит к тому, что выходное напряжение изменяется в соответствии с выражением

$$U_{вых}(t) = -\frac{1}{RC} \int_0^t U_{вх}(t) dt + \frac{1}{RC} (I_{вх1}R - I_{вх2}R1) + \frac{U_{см}}{RC} t + U_{см}.$$

Последний член появляется вследствие того, что потенциал точки a отличается от нуля на величину $U_{см}$.

При подаче на вход интегратора скачка напряжения выходное напряжение нарастает по экспоненте

$$U_{вых}(t) = -U_{вх} K(1 - e^{-t/\tau_c}).$$

Это обусловлено тем, что коэффициент усиления ОУ недостаточно высок. Если бы ОУ приближался к идеальному, то выходное напряжение нарастало бы по линейному закону. Здесь же просто постоянная времени экспоненты и выходное напряжение приблизительно в K раз больше, чем у простейшей пассивной RC – цепи. Так как τ_c больше RC примерно в K раз, то погрешность интегрирования меньше в K раз по сравнению с простой RC – цепью при тех же номиналах R и C .

Дифференциатор на основе ОУ (рис. 1.96). Недостатки дифференцирования сигналов с помощью простейшей RC – цепи могут быть устранены при использовании ОУ.

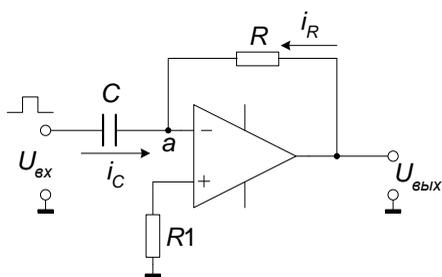


Рисунок 1.96. Дифференциатор на основе ОУ

В связи с малым отличием от нуля потенциала инвертирующего входа идеализированного ОУ входное напряжение практически полностью приложено к конденсатору C и вызывает появление тока зарядки:

$$i_C = C \frac{dU_{\text{вх}}}{dt}.$$

Так как входное сопротивление ОУ достаточно велико, то весь ток конденсатора C протекает через резистор R , т.е. $i_R + i_C = 0$, откуда

$$i_R = -i_C = -C \frac{dU_{\text{вх}}}{dt}.$$

Выходной сигнал определяется падением напряжения на резисторе R :

$$U_{\text{вых}} = i_R R = -RC \frac{dU_{\text{вх}}}{dt}.$$

Если в таком преобразователе принять постоянную времени $\tau = RC = 1\text{с}$ при $R = 1\text{Мом}$, $C = 1\text{мкФ}$, то

$$U_{\text{вых}} = -\frac{dU_{\text{вх}}}{dt}.$$

Усилители с нелинейными обратными связями.

Введение нелинейных элементов в цепи ОС ОУ позволяет реализовать нелинейные передаточные функции, например, функцию логарифмирования.

В *логарифмирующих усилителях* (рис. 1.97) функции нелинейных элементов выполняет транзистор, у которого режим работы выбран так, что ВАХ эмиттерного перехода близка к логарифмической. Схемы полезны для уплотнения сигнала. Используя их на входе АЦП можно значительно расширить диапазон изменения амплитуды входного сигнала благодаря переходу в логарифмический масштаб.

В идеальном случае справедливо следующее соотношение:

$$U_{\text{Вых}} = E_0 \ln \frac{I_{\Gamma}}{I_{\kappa T}} \approx E_0 \ln \left(\frac{U_{\text{вх}}}{R I_{\kappa T}} \right),$$

где $E_0 = (\ln 10) \varphi_T \approx 2,3 \varphi_T$; φ_T – температурный потенциал $\varphi_T = \kappa T/q$; $I_{\kappa T}$ – тепловой ток $p-n$ – перехода.

Конденсатор в цепи ОС снижает коэффициент усиления по переменному току и тем самым повышает помехоустойчивость схемы.

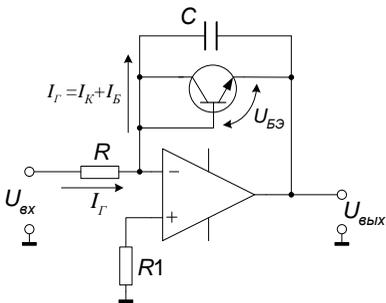


Рисунок 1.97. Логарифмирующий усилитель

Для напряжения $U_{\text{БЭ}}$ транзистора в цепи ОС можно записать

$$U_{\text{БЭ}} \approx N \cdot \ln \frac{I_{\text{Э}}}{I_{\text{ЭБ0}}},$$

где $I_{\text{Э}} = U_{\text{вх}}/R$ – ток эмиттерного перехода; $I_{\text{ЭБ0}}$ – обратный ток эмиттерного перехода. Качество преобразования зависит от характеристики нелинейного элемента. Схема не может работать с разнополярными сигналами.

Антилогарифмирующий преобразователь на ОУ (рис. 1.98) позволяет получить функцию $U_{\text{Вых}} = kU_1U_2$.

Алгоритм синтеза сводится к выполнению последовательности следующих операций: 1) $\ln U_1$; $\ln U_2$; 2) $\ln U_1 + \ln U_2 = \ln(U_1 U_2)$; 3) $\text{anti} \ln[\ln(U_1 U_2)] = U_1 U_2$.

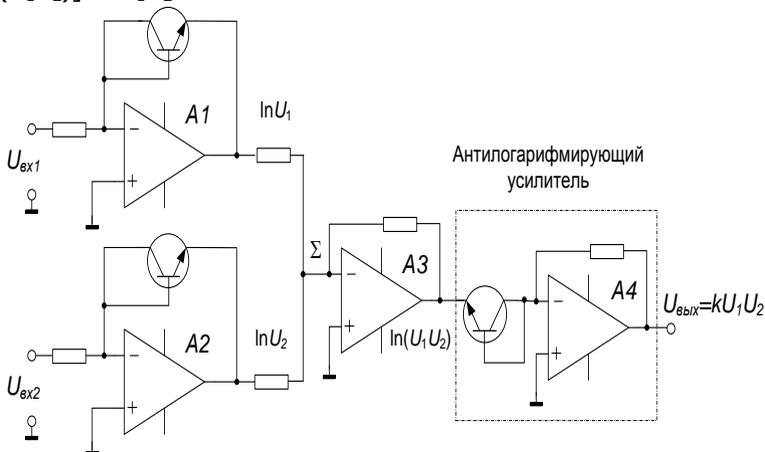


Рисунок 1.98. Перемножитель входных сигналов



Если после одного из ОУ А1 или А2 включить инвертор, то система будет осуществлять деление одной величины на другую, т.к. логарифмы соответствующих напряжений будут вычитаться.

Погрешность преобразования зависит от характеристик $p-n$ – переходов и при соответствующем подборе транзисторов не превышает 0,2 – 1%.

На основе логарифмирующих преобразователей можно реализовать функцию извлечения алгебраических корней. Так, если входной сигнал прологарифмировать, уменьшить в два раза, а потом подать на вход антилогарифмирующего преобразователя, то получится схема, позволяющая выполнять операцию $U_{\text{вых}} = k\sqrt{U_{\text{вх}}}$. Аналогично выполняются устройства для извлечения корней более высоких степеней.

Недостаток логарифмирующих схем на ОУ – зависимость полосы рабочих частот от величины входных сигналов. Например, ширина полосы пропускания при входном напряжении 10 В составляет 100 кГц, а при 1 В сужается до 10 кГц.

Прецизионные выпрямители или схемы формирования абсолютного значения сигнала применяются в преобразователях переменного сигнала в постоянный, детекторах, перемножителях сигналов и др. Использование ОУ позволяет выделить абсолютную величину из сигналов амплитудой от нескольких милливольт и ниже с точностью единицы милливольт.

Если допустимо значение зоны линейности передаточной характеристики $U_{\text{вых}} = |U_{\text{вх}}|$ около нескольких десятков милливольт, схема преобразователя достаточно проста (рис. 1.89).

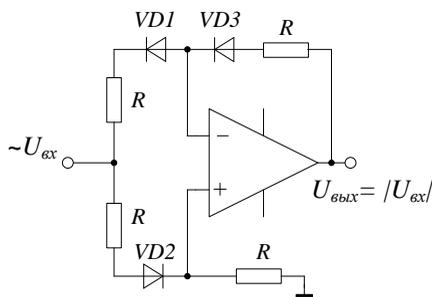


Рисунок 1.89. Выделение абсолютного значения входного сигнала

Схема работает следующим образом: при отрицательной полуволне входного сигнала диод $VD1$ открыт, ток течёт в цепь ОС и выходное напряжение равно $U_{\text{вх}}$; при положительном входном сигнале $VD2$ открыт, ток протекает по цепи неинвертирующего входа и напряжение на выходе также равно $U_{\text{вх}}$.

При использовании резисторов с точностью 0,1% можно обойтись



без подстройки резисторов R и получить погрешность выпрямления $\pm 0,5\%$ при $U_{BX} > 50$ мВ. Использование $VD3$ позволяет расширить диапазон линейности до 50 мВ по сравнению с 0,6 В при исключении его из схемы. Диапазон рабочей частоты при погрешности $\pm 0,5\%$ равен 0,4 кГц для ОУ с граничной частотой 1 МГц.

Более точные схемы выделения абсолютной величины сигнала строятся на двух ОУ. В этом случае зона нечувствительности ВАХ выпрямителя уменьшается до единиц милливольт.

Схема прецизионного выпрямителя или схема формирования абсолютного значения входного сигнала (рис. 1.90) работает следующим образом.

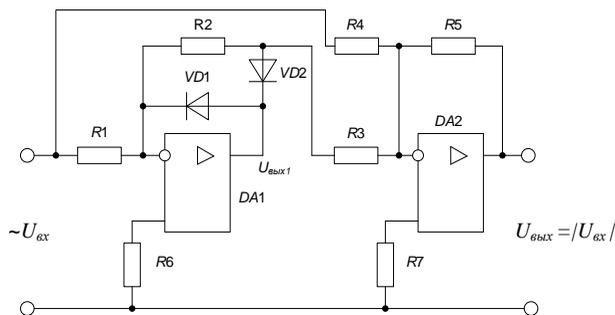


Рисунок 1.90. Схема прецизионного выпрямителя

Сопротивление цепи обратной связи инвертирующего усилителя $DA1$ меняется в зависимости от полярности входного сигнала.

При $U_{BX} > 0$ диод $VD1$ закрыт, а диод $VD2$ пропускает ток по цепи обратной связи, сопротивление которой $R2 = R$. Таким образом, на выходе операционного усилителя $DA1$ будет напряжение, равное входному со знаком «минус». Поскольку $R4 = R$, а $R3 = R/2$, то $DA2$ производит суммирование входных напряжений по инвертирующему входу с весовыми коэффициентами -2 и 1 . В результате на его выходе будет $U_{ВЫХ} = |U_{ВХ}|$.

При $U_{BX} < 0$ диод $VD2$ закрыт, а диод $VD1$ пропускает ток так, что сопротивление цепи обратной связи $DA1$ близко к нулю. Поэтому на вход инвертирующего сумматора $DA2$ проходит только входной сигнал по цепи резистора $R4$ и $U_{ВЫХ} = |U_{ВХ}|$.

Компараторное включение ОУ. Схемы компараторов широко применяются в устройствах преобразования аналоговых сигналов в цифровые в ключевых регуляторах и стабилизаторах напряжения, в пороговых устройствах и в ряде других схем, где требуется определять моменты равенства двух сигналов. В идеальном компараторе его выходное напряжение может принимать только два значения, одно из которых соответствует уровню логической единицы $U_{(1)}$, а другое – логическому



нулю $U_{(0)}$. При этом работа компаратора осуществляется в соответствии со следующими правилами:

если $u_1(t) > u_2(t)$, то $U_{\text{ВЫХ}} = U_{(1)}$;

если $u_1(t) < u_2(t)$, то $U_{\text{ВЫХ}} = U_{(0)}$;

если $u_1(t) = u_2(t) \neq 0$, то компаратор находится в состоянии переключения.

Передаточная характеристика компаратора, работа которого отвечает этим правилам, приведена на рисунке 1.91, кривая 1.

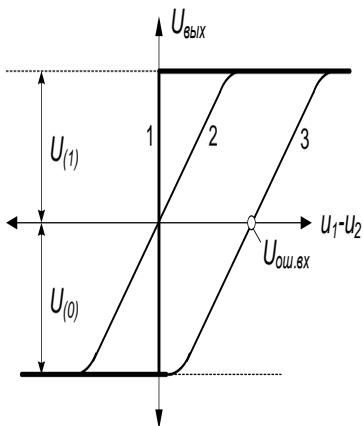


Рисунок 1.91. Передаточная характеристика компаратора

Более значительным отличием работы схемы компаратора от идеальной работы является ненулевое значение напряжения $U_{\text{ОШ.ВХ}}$, сдвигающее точку переключения компаратора относительно нуля, кривая 3.

Компараторы могут быть построены различными способами – на основе инвертирующего или неинвертирующего усилителей, однако они способны осуществлять сравнение только разнополярных сигналов.

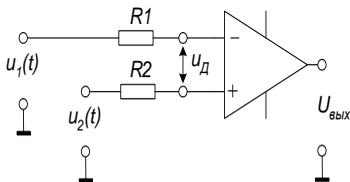


Рисунок 1.92. Схема компаратора для сравнения сигналов любой полярности

Кривая 2 подобна проходной характеристике идеального компаратора за исключением области, относящейся к малым значениям дифференциального напряжения, $u_d = u_1 - u_2$. В этой области компаратор работает в линейном (усилительном) режиме и его состоянию переключения соответствует целая область значений разностного напряжения. Учитывая, что реальные ОУ обладают очень высоким значением K_d , этой областью, из-за её незначительности, пренебрегают.

На рисунке 1.92 приведена схема компаратора, способная сравнивать сигналы любой полярности. В ней, в отличие от упомянутых, сравниваемые сигналы поступают на разные входы ОУ.



В ряде случаев в схему компаратора на ОУ вводят цепь ПОС. Это способствует ускорению процесса переключения, повышает помехоустойчивость, т.е. его нечувствительность к внешним помехам и случайным воздействиям (в том числе и к собственным шумам). Но такая ПОС смещает положение точки переключения, делает зависимым положение этой точки от предшествующего состояния компаратора. Такие компараторы с ПОС иногда называют *компараторами с защёлкиванием* или *компараторами с регенерацией*. В таких компараторах для возвращения после переключения в исходное состояние требуется дополнительное различие в сравниваемых сигналах, равное $2\Delta U$, что делает их проходную характеристику подобной петле гистерезиса (см. рис. 1.91).

Для оценки свойств компараторов помимо типовых для ОУ параметров используется ряд специфических. Прежде всего, это время задержки переключения – время с момента подачи на вход перепада напряжения до момента, когда выходное напряжение достигнет определённого уровня (обычно 50%) по отношению к своему установившемуся значению.

Отдельную группу составляют так называемые *стрибируемые компараторы*. Они осуществляют сравнение сигналов в моменты прихода фронта специального управляющего (стрибирующего) импульса. При этом результат сравнения остаётся неизменным до момента прихода фронта следующего стробирующего импульса.

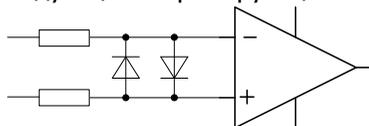


Рисунок 1.85. Диодная защита входов ОУ

Для защиты между входами ОУ включают встречно-параллельно два диода или стабилитрона (рис. 1.85). К *энергетическим параметрам* относятся: ток потребления – ток покоя, потребляемый ОУ;

выходное напряжение; потребляемая мощность от источника питания (без нагрузки); рабочий диапазон питающих напряжений $\pm (U_{п1} = - U_{п2})$ В.

Качество ОУ во многом определяется тем, на сколько его свойства (параметры) приближаются к предельно допустимым. Принято сравнение параметров реальных ОУ осуществлять по отношению к идеальному операционному усилителю.

Свойства идеального операционного усилителя:

- $R_{вх} = \infty$ – это означает, что во входной цепи отсутствует ток;
- $K_d = \infty$;
- $K_c = 0, П_c = \infty$;

- $R_{\text{вых}} = 0$;
- ФЧХ совпадает с осью абсцисс;
- не вносятся шумы в усиливаемый сигнал.

Идеальный ОУ является безинерционной по передаточным свойствам схемой, т.е. схемой с высоким значением верхней границы полосы пропускания. Разность напряжений между инвертирующим и неинвертирующим входами ОУ должна быть всегда равна нулю, поскольку $U_d = U_{\text{И}} - U_{\text{Н}} = U_{\text{вых}}/K_d$, а при $K_d \rightarrow \infty$ $U_d \rightarrow 0$ и $U_{\text{И}} = U_{\text{Н}}$. Если на один из входов ОУ подан нулевой потенциал корпуса, то потенциал на другом его входе тоже будет равен нулю, хотя физически он не подключен к корпусу схемы. Это явление в ОУ носит название *виртуально-го нуля*, или *кажущейся земли*. При подаче на один из входов напряжения необходимо знать, что на втором входе появится такое же напряжение. Это не допущение – напряжение на втором входе действительно и его можно измерить вольтметром.

Классификация операционных усилителей может быть осуществлена:

По типу транзисторов во входных каскадах:

- ОУ на биполярных транзисторах, имеющие малое напряжение смещения нуля, но значительные входные токи и сравнительно не высокое входное сопротивление $R_{\text{вх}} \sim 10^6$ Ом;
- ОУ с полевыми транзисторами на входе, в которых достигаются высокое входное сопротивление $R_{\text{вх}} \sim 10^9 \div 10^{12}$ Ом и малые входные токи, но возрастает напряжение смещения нуля.

По выходной мощности:

- стандартные ОУ, которые отдают в нагрузку с сопротивлением $R_{\text{н}} > 2$ кОм номинальную выходную мощность ~ 50 мВт;
- мощные ОУ с выходной мощностью от единиц до нескольких десятков Вт;
- микромощные ОУ, в которых мощность, потребляемая в режиме покоя, очень мала $\sim 10^{-6}$ Вт;

По области применения:

- ОУ общего применения, характеризующиеся низкой стоимостью, малыми размерами, широким диапазоном напряжения питания, защищённым входом и выходом, не очень высокой частотой $f_{\text{в}}$;
- специальные ОУ, которые в свою очередь подразделяются на прецизионные, измерительные, электрометрические и т.п.

В соответствии с ГОСТ 4.465 – 86 все ОУ делятся на:

1) универсальные или общего применения (например, ОУ типа К140УД7),

$$K = 10^3 \div 10^5, \quad f_{\text{в}} = 1,0 \div 10 \text{ МГц}, \quad e_{\text{см}} > 0,5 \text{ мВ};$$

2) прецизионные или инструментальные, по своим свойствам в

Основы электроники устройств автоматики



наибольшей степени приближаются к идеальным ОУ, (К140УД24) $K > 0,5 \cdot 10^6$, $e_{см} < 0,5$ мВ;

3) быстродействующие (154УД2) $U_{вых} > 20$ В/мкс, $f_b > 15$ МГц;

4) микромощные (К142ЗУД1) ток потребления от обоих источников питания $I_{потр} < 1$ мА.

Статические ошибки. Отклонение свойств реальных ОУ от свойств идеального усилителя вызывает отличие результатов преобразования от ожидаемых результатов. Связано это с тем, что на работу ОУ оказывают влияние внутренние паразитные источники постоянного тока и напряжения. Они вызывают появление постоянного напряжения на выходе при отсутствии входных сигналов. Внутренние паразитные источники называют источниками статической погрешности, а сами отклонения постоянного напряжения от номинального значения – *напряжением статической погрешности или статической ошибки.*

Действие источников статической ошибки учитывают с помощью одного эквивалентного генератора ЭДС $U_{ош.вх}$, включённого последовательно с неинвертирующим входом (рис. 1.86, а). Основные источники, обуславливающие статическую ошибку $U_{ош.вх}$, определяются схемой замещения ОУ (рис.1.86, б).

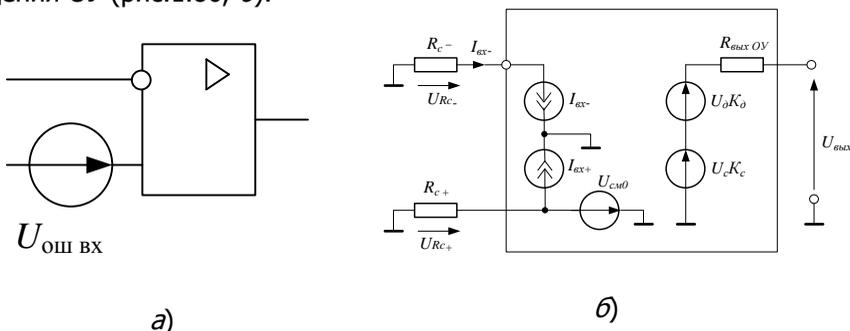


Рис. 1.86. К определению статической ошибки $U_{ош.вх}$

Этими источниками являются: эквивалентные генераторы постоянных токов $I_{вх+}$ и $I_{вх-}$; генератор постоянного напряжения смещения нуля $U_{см0}$.

Токи $I_{вх+}$ и $I_{вх-}$, протекая по внешним по отношению к входным клеммам ОУ цепям, создают постоянные напряжения U_{RC+} и U_{RC-} . Генератор $U_{см0}$ определяет сдвиг относительно начала координат графика амплитудной проходной характеристики неинвертирующего входа ОУ по оси абсцисс (рис. 1.87).

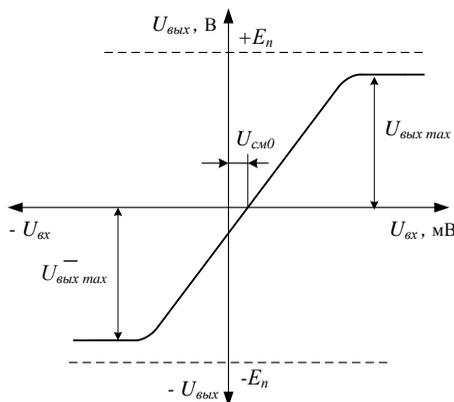


Рисунок 1.87. Амплитудная проходная характеристика неинвертирующего ОУ

Аналогичный график проходной характеристики ОУ может быть построен по инвертирующему входу. В этом случае кривая проходит с таким же наклоном по второму и четвёртому квадрантам системы координат. Наклон характеристики определяется коэффициентом усиления ОУ, охваченного ООС. Горизонтальные участки проходной характеристики соответствуют режиму насыщения ОУ, когда его выходное напряжение принимает значения $\pm U_{\text{вых max}} < E_n$. В последнем выражении не может быть знака равенства из-за падений напряжения на внутренних элементах схемы ОУ.

В наихудшем случае, но при равенстве полных сопротивлений на постоянном токе цепей, внешних по отношению к неинвертирующему и инвертирующему входам ОУ ($R_{c+} = R_{c-} = R_c$), статическая ошибка определяется как

$$U_{\text{ош.вх}} \approx |U_{\text{см0}}| + |a_t \Delta t^0| + |a_{E_n} \Delta E_n| + |\Delta I_{\text{вх}} R_c|, \quad (1.54)$$

где a_t – температурный коэффициент напряжения смещения нуля, В/град.; a_{E_n} – коэффициент влияния изменений напряжения источника питания E_n на напряжение смещения нуля; Δt^0 , ΔE_n – отклонения температуры и напряжения источника питания от их номинальных значений; $\Delta I_{\text{вх}}$ – разность входных токов, являющихся базовыми токами транзисторов входного дифференциального каскада ($\Delta I_{\text{вх}} = I_{\text{вх+}} - I_{\text{вх-}}$).

Токи $I_{\text{вх+}}$ и $I_{\text{вх-}}$ определяют *входные токи смещения*, наличие которых обусловлено конечным значением входного сопротивления дифференциального каскада, а их разность – существующим разбросом параметров транзисторов.

Ввиду существования входного напряжения смещения и входных токов смещения схемы на ОУ приходится дополнять элементами, предназначенными для начальной их балансировки. В случае неравенства входных токов последовательно с одним из входов ОУ включают дополнительное сопротивление.

Приближённый характер уравнения (1.54) обусловлен тем, что оно не учитывает воздействие на ОУ синфазной составляющей пара-



зитных постоянных напряжений. При типовом построении схемы ОУ влияние этой составляющей имеет пренебрежимо малое значение и может не учитываться.

Для существующей номенклатуры ОУ значения напряжения $U_{\text{ош.вх}}$ лежат в пределах от единиц микровольт – прецизионные ОУ, до десятков микровольт – ОУ с полевыми транзисторами на входе. Типовые значения $U_{\text{ош.вх}}$ для ОУ общего применения составляют $(1 \div 5)$ мВ.

Область применения ОУ часто ограничена из-за невысокого быстродействия, обусловленного наличием в их структуре ряда инерционных звеньев. Скорость нарастания выходного напряжения (скорость отклика) и время установления выходного напряжения определяют *динамические характеристики ОУ*.

Скорость отклика ОУ определяется как наибольшее значение скорости изменения напряжения на выходе ОУ при подаче на его вход импульса максимального допустимого входного напряжения прямоугольной формы. Амплитудно-частотная характеристика имеет независимый от частоты участок только лишь в низкочастотной области.

Поэтому в общем случае следствием инерционности ОУ является невозможность создания на выходе высокоскоростных сигнальных изменений, т.е. масштабирования входных сигналов с пропорциональными по скорости фронтами выходного напряжения. Для существующих типов интегральных ОУ скорость нарастания их выходного напряжения лежит в пределах $(0,1 \div 20)$ В/мкс.

Для каждого типа ОУ задана предельная скорость V_{max} изменения выходного напряжения, значения которой не могут быть превышены. Для синусоидального сигнала $V_{\text{max}} = U_m 2\pi f$, (В/с). Из этого следует, что невозможно получить на выходе ОУ синусоидальный сигнал на частоте f амплитудой U_m , превышающий значение $U_{m \text{ max}}(f) = V_{\text{max}} / (2\pi f)$.

При отклонениях питающих напряжений от номинальных значений скорость V_{max} изменяется пропорционально относительным отклонениям напряжения питания.

1.18. Функциональные преобразователи на ОУ

Особенности построения схем на ОУ связаны с условным делением схем на две разновидности относительно режимов работы: 1) с глубокими ООС – масштабирующие усилители; 2) компараторный режим – без ОС и с ПОС.

Первая разновидность делится на группы:

- масштабирующие усилители, в которых цепи ООС строятся на основе частотно-независимых (резистивных) двухполюсников. В этом случае коэффициент усиления или коэффициент масштабирования



остаётся постоянным в широкой частной области;

- схемы с частотно-зависимыми цепями ОС – интегрирование, дифференцирование, фильтрация;
- схемы с нелинейными элементами в цепи ОС – логарифмирование, возведение в степень, извлечение корней, перемножение и др.;
- устройства параметрического типа, в которых передаточные свойства цепи ОС управляются с помощью дополнительного сигнала, – деление двух сигналов, адаптивное масштабирование и др.

Функциональные преобразователи строятся на базе стандартных схем включения ОУ. К таким схемам относятся инвертирующий, неинвертирующий и разностный усилители. Анализ схем осуществляется при общепринятом допущении об идеальности ОУ и работе его на линейном участке передаточной характеристики. Учитывая, что усиление преобразователя с ООС определяется уравнением $K_{oc} = K/(1 + K\gamma)$, то при $K \rightarrow \infty$ с большим приближением имеем $K_{oc} = K/\gamma = 1/\gamma$, т.е. практически параметры схем целиком определяются параметрами цепи ОС.

Инвертирующий усилитель представляет собой ОУ, охваченный ООС по напряжению на резисторах $R1, R_{oc}$ (рис. 1.88).

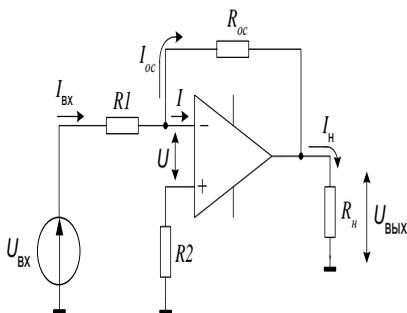


Рисунок 1.88. Инвертирующий усилитель

Неинвертирующий вход заземлен через $R2$, сопротивление которого для снижения токового дрейфа

$R2 = R_{oc} // R1$. Так как неинвертирующий вход заземлён и разность напряжений между входами равна 0, то инвертирующий вход тоже имеет нулевой потенциал относительно земли. Поэтому $I_{вх} = U_{вх} / R1$.

Так как входы ОУ не потребляют ток, то

$$I_{oc} = I_{вх} = U_{вх} / R1;$$

$$U_{ввых} = - R_{oc} I_{oc} = - \frac{U_{вх} R_{oc}}{R1}.$$

Отсюда

$$K_{инв} = \frac{U_{ввых}}{U_{вх}} = - \frac{R_{oc}}{R1}.$$

Основы электроники устройств автоматики

При заданном E_r с $R_r \neq 0$ имеем:

$$K_{инв} = U_{вых} / E_r = - \frac{R_{oc}}{R_r + R1}.$$

Входное сопротивление инвертирующего усилителя определяется сопротивлением $R1$, т.е. $R_{вх.инв} = R1$. $R_{вых.инв} \approx 0$.

Так как с ростом частоты коэффициент усиления ОУ ($K_{ОУ}$) уменьшается, то погрешность $K_{инв}$ зависит от диапазона частот, в котором работает ОУ, и увеличивается в области высоких частот.

Входное сопротивление при неидеальном ОУ

$$R_{вх.инв} = R1 + \frac{R_{вхОУ} R_{oc}}{R_{вхОУ} (1 + K_{ОУ}) + R_{oc}}.$$

Выходное сопротивление

$$R_{вых.инв} = \frac{R_{выхОУ}}{F} = \frac{R_{выхОУ}}{K_{инв}} K_{инв},$$

где $F = \frac{K_{ОУ}}{K_{инв}}$ - глубина параллельной ООС.

Если $R2(1 + R_{oc}/R1) = R_{oc}$, т.е. $R2 = R_{oc}/R1$, то напряжение статической ошибки инвертирующего усилителя определяется как

$$U_{вых.ош} = U_{см}(1 + |K_{инв}|) + I_{Б0разн} R_{oc}, \quad (1.55)$$

где $I_{Б0разн}$ – разностный входной ток (базовый ток транзисторов в режиме покоя входного дифференциального каскада;

$I_{Б0разн}/\Delta T$ – температурный дрейф разностного входного тока.

Напряжение ошибки, вызванное влиянием $U_{см}$ и входными токами ОУ, может быть скомпенсировано (может быть сделано равным нулю) путём введения цепей компенсации ошибки (цепей установки нуля) – даются заводом-изготовителем ОУ.

Для уменьшения составляющей $U_{вых.ош}$, вызванной входными токами ОУ, следует выбирать схемы ОУ с полевыми транзисторами на входе и уменьшать номинал резистора R_{oc} , а следовательно и $R1$. Обычно рекомендуется выбирать резистор $R1$ из условия, чтобы падение напряжения на нём от среднего входного тока ОУ

$$I_{Б0ср} = \frac{I_{Б01} + I_{Б02}}{2}$$

было на порядок меньше входного сигнала, т.е.

$$I_{Б0ср} R1 \leq 0,1 U_{вх \min}.$$

Изменение напряжения ошибки с температурой представляет



собой дрейф усилителя на ОУ. Дрейф вызванный изменением температуры на 1°C , можно найти с учетом выражения (1.55)

$$\Delta U_{\text{вых.ош}}/\Delta T = \frac{\Delta U_{\text{см}}}{\Delta T} (1 + |K_{\text{инв}}|) + \frac{\Delta I_{\text{Б0 разн}}}{\Delta T} R_{\text{ос}},$$

где $\frac{\Delta U_{\text{см}}}{\Delta T}$ - дрейф напряжения смещения; $\frac{\Delta I_{\text{Б0 разн}}}{\Delta T}$ - дрейф

разностного входного тока. Эти выражения являются параметрами ОУ и приводятся в справочной литературе.

Дополнительная погрешность усилителя на ОУ создается за счёт изменения напряжения питания схемы. Для оценки влияния изменения величины $E_{\text{п}}$ вводят коэффициент ослабления влияния напряжения питания $K_{\text{ОВНП}}$, который приводится в справочной литературе. Он представляет собой отношение изменения напряжения питания $\Delta E_{\text{п}}$ к вызванному им изменению $U_{\text{см}}$ в децибелах:

$$K_{\text{ОВНП}} = 20 \lg \frac{\Delta E_{\text{п}}}{\Delta U_{\text{см}}}.$$

Иногда вместо $K_{\text{ОВНП}}$ вводят коэффициент влияния нестабильности источника питания на напряжение смещения, имеющий размерность мкВ/В и показывающий, на сколько изменится $U_{\text{см}}$ при заданном изменении $E_{\text{п}}$.

Неинвертирующий усилитель представляет собой ОУ, охваченный цепью последовательной ООС по напряжению на $R_{\text{ос}}$, $R1$ (рис. 1.89, а).

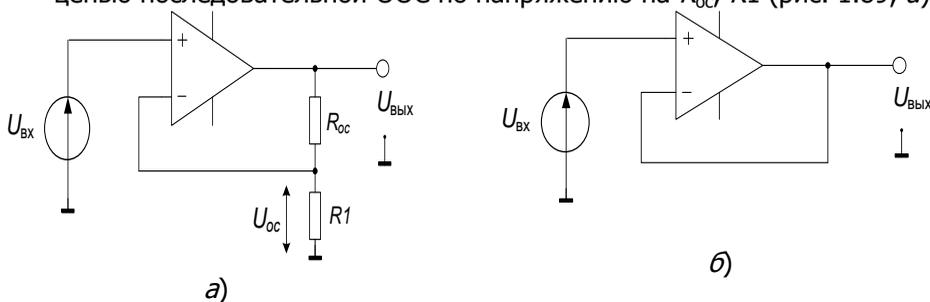


Рисунок 1.89. Неинвертирующий усилитель – а) и повторитель на его основе – б)

Выражение для $K_{\text{неинв}}$ получается из равенства напряжений на входах ОУ: $U_{\text{вх}} = U_{\text{ос}}$.

$$\text{С учетом этого } U_{\text{ос}} = U_{\text{вых}} \frac{R1}{R_{\text{ос}} + R1},$$

Основы электроники устройств автоматики

откуда $K_{\text{неинв}} = U_{\text{вых}}/U_{\text{вх}} =$

$$\frac{R_{oc} + R1}{R1} = 1 + \frac{R_{oc}}{R1} = 1 + |K_{\text{инв}}|.$$

Поскольку входные токи ОУ равны 0, наличие резистора R_f не влияет на значение коэффициента усиления схемы.

При неидеальности ОУ входное сопротивление определяется как:

$$R_{\text{вх.неинв}} = R_{\text{вхОУ}} F = R_{\text{вхОУ}} \frac{K_{\text{ОУ}}}{K_{\text{неинв}}},$$

а выходное –

$$R_{\text{вых.неинв}} = R_{\text{выхОУ}} / F = \frac{R_{\text{выхОУ}}}{K_{\text{ОУ}}} K_{\text{инв}}.$$

Если принять $R1 = \infty$ и $R_{oc} = 0$, то $K_{\text{неинв}} = 1$ и $U_{\text{вых}} = U_{\text{вх}}$, т.е. имеем повторитель с коэффициентом передачи, равным 1 (рис. 1.89, б). Для схемы повторителя с $K_{\text{неинв}} = 1$ $F = K_{\text{ОУ}}$ и выражения для входного и выходного сопротивлений равны

$$R_{\text{вх повт}} = R_{\text{вхОУ}} K_{\text{ОУ}},$$

$$R_{\text{вых повт}} = \frac{R_{\text{выхОУ}}}{K_{\text{ОУ}}}.$$

Входное сопротивление повторителя очень высокое, $\sim 10^{12}$ Ом. Однако не достигается из-за влияния шунтирующего действия утечек и синфазного входного сопротивления ОУ.

Напряжение статической ошибки в неинвертирующем усилителе, по сравнению со схемой инвертирующего усилителя, увеличивается за счет синфазной составляющей $U_{\text{вых.ош}}^{cf}$, т.к. в этой схеме на обоих входах всегда присутствует синфазный сигнал, равный $U_{\text{вх}}$:

$$U_{\text{вых.ош}}^{cf} = U_{\text{вх}} K_{\text{сф}} = U_{\text{вх}} \frac{K_{\text{неинв}}}{K_{\text{сф}}}.$$

Разностный усилитель усиливает разность сигналов, приложенных к входам ОУ (рис. 1.90). Зная коэффициенты усиления по инвертирующему и неинвертирующему входам, можно получить выражение для выходного напряжения разностного усилителя.

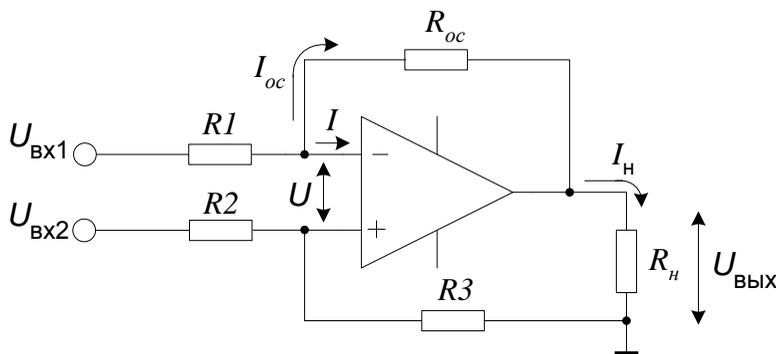


Рисунок 1.90. Разностный усилитель

Используя метод суперпозиции, можем записать

$$U_{\text{ВЫХ}} = -K_{\text{ИНВ}} U_{\text{ВХ1}} + K_{\text{НЕИНВ}} \frac{R3}{R3 + R2} U_{\text{ВХ2}} = \frac{-R_{oc}}{R1} U_{\text{ВХ1}} + \frac{R1 + R_{oc}}{R1} \frac{R3}{R3 + R2} U_{\text{ВХ2}}.$$

Если $R2 = R1$, $R3 = R_{oc}$ и $R3/R2 = R_{oc}/R1 = m$, то

$$U_{\text{ВЫХ}} = -m U_{\text{ВХ1}} + \frac{(m+1)m}{m+1} U_{\text{ВХ2}} = m(U_{\text{ВХ2}} - U_{\text{ВХ1}}).$$

В разностном усилителе помехи на входах оказываются синфазными сигналами и не усиливаются, т.к. схема усиливает только разностный сигнал. Для подавления синфазного сигнала требуется точный подбор резисторов $R1$, $R2$, $R3$ и R_{oc} . Способность усиливать полезный сигнал на фоне сильных синфазных помех сделало этот усилитель широко применяемым.

Если коэффициенты усиления разностного усилителя по инвертирующему и неинвертирующему входам различаются вследствие разброса номиналов резисторов $R1$, $R2$, $R3$ и R_{oc} , то напряжение на выходе схемы не будет точно пропорционально разности входных сигналов, а будет определяться выражением

$$U_{\text{ВЫХ}} = -m_{\text{ИНВ}} U_{\text{ВХ1}} + \frac{(m_{\text{ИНВ}} + 1)}{m_{\text{НЕИНВ}} + 1} m_{\text{НЕИНВ}} U_{\text{ВХ2}}.$$

В этом случае коэффициент ослабления синфазного сигнала определяется не свойствами самого ОУ, а неточностью установки коэффициента усиления. Если принять

$$m_{\text{инв}} = m - 0,5\Delta m,$$

$$m_{\text{неинв}} = m + 0,5\Delta m,$$

то коэффициент ослабления синфазного сигнала определится как

$$\text{КОСС} = (1 + m) \frac{m}{\Delta m}.$$

Недостатком разностного усилителя является различное входное сопротивление по инвертирующему и неинвертирующему входам, а также трудность регулирования его коэффициента усиления (требуется одновременное изменение двух точно подобранных резисторов). Для исключения этого недостатка применяют схему с повторителями на обоих входах (рис. 1.91):

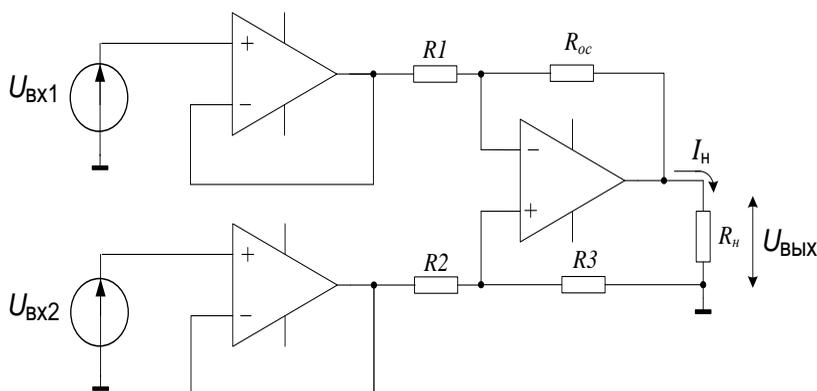


Рисунок 1.91. Схема разностного усилителя с повторителями на обоих входах

Схема разностного усилителя при высоком $R_{ВХ}$ за счёт применения повторителей на входах и с регулировкой усиления, приведена на рисунке 1.92:

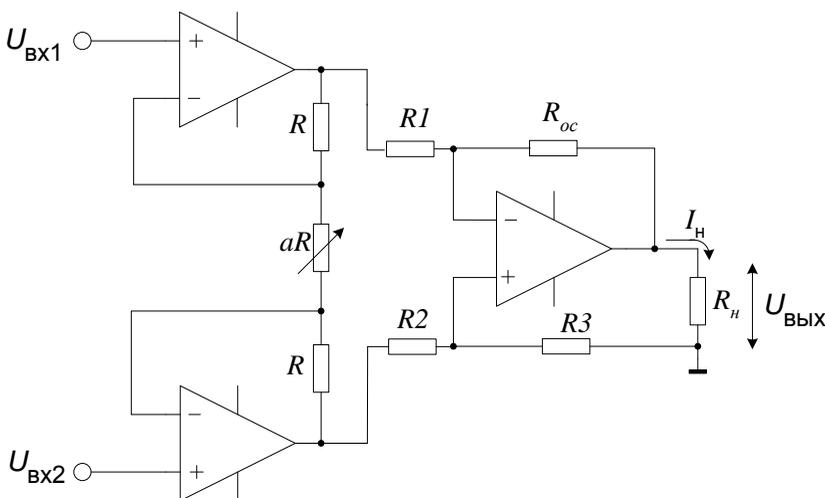


Рисунок 1.92. Схема с повторителями на обоих входах ОУ и регулировкой усиления

Общий коэффициент усиления данной схемы

$$K_{\text{разн}} = \frac{U_{\text{вых}}}{U_{\text{вх1}} - U_{\text{вх2}}} = \left(1 + \frac{2}{a}\right)m,$$

где $m = R_5/R_4 = R_7/R_6$, причем $R_4 = R_6$, $R_5 = R_7$.

$$\text{КОСС} = \left(1 + \frac{2}{a}\right)(1 + m) \frac{m}{\Delta m}.$$

Сумматоры сигналов. *Инвертирующий сумматор* выполняется по типу инвертирующего усилителя с числом параллельных ветвей на входе, равным количеству сигналов, предназначенных для сложения (рис. 1.93).

Принимают $R_{oc} = R_1 = R_2 = \dots = R_n \ll R_{\text{вхОУ}}$. Так как потенциал инвертирующего входа незначительно отличается от нуля, то суммируемые сигналы практически не влияют друг на друга. При $I_{\text{вхОУ}} = 0$ имеем $I_{oc} = I_1 + I_2 + \dots + I_n$ или $U_{\text{вых}} = -(U_1 + U_2 + \dots + U_n)$.

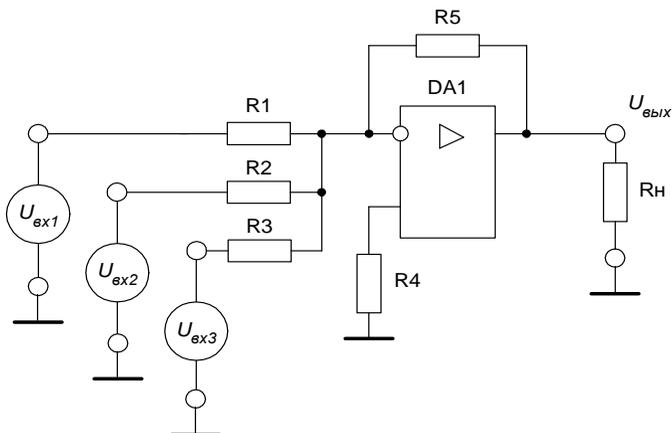


Рисунок 1.93. Инвертирующий сумматор

Суммирование может производиться и с соответствующими весовыми коэффициентами для каждого из слагаемых:

$$U_{\text{Вых}} = - \left(\frac{R_{oc}}{R1} U_1 + \frac{R_{oc}}{R2} U_2 + \dots + \frac{R_{oc}}{Rn} U_n \right).$$

Это достигается применением различных сопротивлений резисторов во входных цепях.

Неинвертирующий сумматор (рис. 1.94)

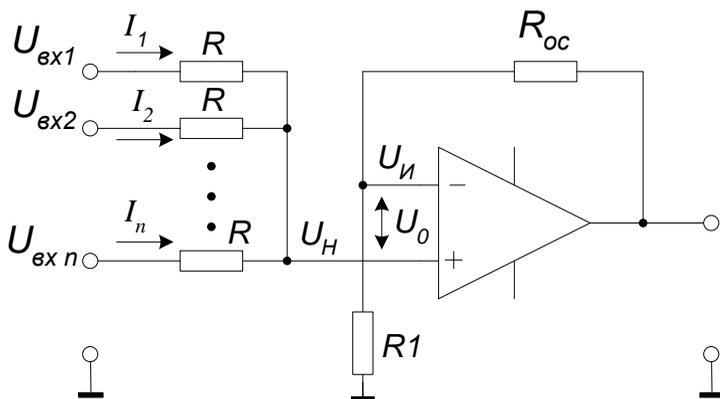


Рисунок 1.94. Неинвертирующий сумматор

При $U_0 = 0$ напряжения на обоих входах ОУ равны и составляют

$$U_{\text{н}} = U_{\text{и}} = \frac{R1}{R1 + R_{oc}} U_{\text{Вых}}.$$



При равенстве нулю тока на неинвертирующем входе ($R_{\text{вхОУ}} = \infty$) будем иметь

$$\frac{U_1 - U_H}{R} + \frac{U_2 - U_H}{R} + \dots + \frac{U_n - U_H}{R} = 0 \text{ или}$$

$$U_1 + U_2 + \dots + U_n = n \frac{R1}{R1 + R_{oc}} U_{\text{ввых}}, \text{ откуда}$$

$$U_{\text{ввых}} = \frac{R1 + R_{oc}}{nR1} (U_1 + U_2 + \dots + U_n).$$

Выбор параметров производят, исходя из равенства единице первого сомножителя в правой части этого выражения.

Интегрирующие и дифференцирующие преобразователи. *Интегратор на основе ОУ* схематически представлен на рисунке 1.95.

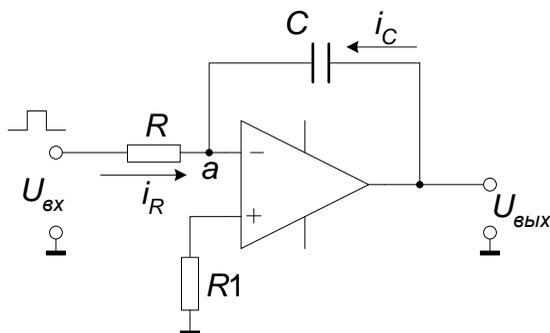


Рисунок 1.95. Интегратор на основе ОУ

Неинвертирующий вход соединен с корпусом, следовательно, и потенциал инвертирующего входа равен потенциалу корпуса. Входной ток равен $i_R = U_{\text{вх}}/R$. Этот ток при высоком входном сопротивлении ОУ полностью протекает через конденсатор C :

$$i_R + i_C = 0.$$

Напряжение на конденсаторе U_C и выходное напряжение ОУ изменяются по закону:

$$U_{\text{ввых}}(t) = U_C = \frac{1}{C} \int_0^t i_C dt = -\frac{1}{RC} \int_0^t U_{\text{вх}}(t) dt.$$

При подаче на вход скачка напряжения $U_{\text{вх}} = \text{const}$ выходное напряжение

$$U_{\text{ввых}} = -U_{\text{вх}} t / (RC) = -U_{\text{вх}} t / \tau.$$

Таким образом, если ОУ близок к идеальному, то схема обеспечивает прецизионное интегрирование входного сигнала. При этом как видно из выражения $U_{\text{ввых}}$ не зависит от коэффициента усиления ОУ.

В реальном ОУ имеется смещение нуля выходного напряжения, что учитывается введением во входную цепь ОУ источника напряжения $U_{\text{см}}$. Кроме того, в цепи каждого входа протекают токи $I_{\text{вх}1}$ и $I_{\text{вх}2}$, которые вызывают на входе ОУ дифференциальное напряжение



$$\Delta U = I_{\text{вх}1}R - I_{\text{вх}2}R1.$$

При этом неидеальность ОУ приводит к тому, что выходное напряжение изменяется в соответствии с выражением

$$U_{\text{вых}}(t) = -\frac{1}{RC} \int_0^t U_{\text{вх}}(t)dt + \frac{1}{RC} (I_{\text{вх}1}R - I_{\text{вх}2}R1) + \frac{U_{\text{см}}}{RC}t + U_{\text{см}}.$$

Последний член появляется вследствие того, что потенциал точки *a* отличается от нуля на величину $U_{\text{см}}$.

При подаче на вход интегратора скачка напряжения выходное напряжение нарастает по экспоненте

$$U_{\text{вых}}(t) = -U_{\text{вх}} K(1 - e^{-t/\tau_c}).$$

Это обусловлено тем, что коэффициент усиления ОУ недостаточно высок. Если бы ОУ приближался к идеальному, то выходное напряжение нарастало бы по линейному закону. Здесь же просто постоянная времени экспоненты и выходное напряжение приблизительно в *K* раз больше, чем у простейшей пассивной *RC* – цепи. Так как τ_c больше *RC* примерно в *K* раз, то погрешность интегрирования меньше в *K* раз по сравнению с простой *RC* – цепью при тех же номиналах *R* и *C*.

Дифференциатор на основе ОУ (рис. 1.96). Недостатки дифференцирования сигналов с помощью простейшей *RC* – цепи могут быть устранены при использовании ОУ.

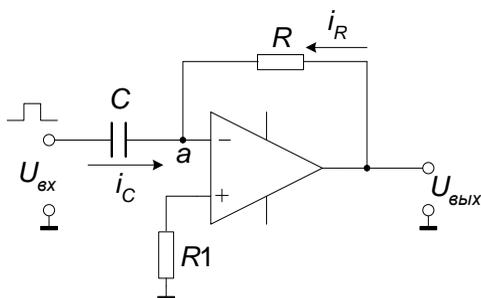


Рисунок 1.96. Дифференциатор на основе ОУ

В связи с малым отличием от нуля потенциала инвертирующего входа идеализированного ОУ входное напряжение практически полностью приложено к конденсатору *C* и вызывает появление тока зарядки:

$$i_c = C \frac{dU_{\text{вх}}}{dt}.$$

Так как входное сопротивление ОУ достаточно велико, то весь



Основы электроники устройств автоматики

ток конденсатора C протекает через резистор R , т.е. $i_R + i_C = 0$, откуда

$$i_R = -i_C = -C \frac{dU_{ex}}{dt}.$$

Выходной сигнал определяется падением напряжения на резисторе R :

$$U_{Вых} = i_R R = -RC \frac{dU_{ex}}{dt}.$$

Если в таком преобразователе принять постоянную времени $\tau = RC = 1\text{с}$ при $R = 1\text{Мом}$, $C = 1\text{мкФ}$, то

$$U_{Вых} = -\frac{dU_{ex}}{dt}.$$

Усилители с нелинейными обратными связями.

Введение нелинейных элементов в цепи ОС ОУ позволяет реализовать нелинейные передаточные функции, например, функцию логарифмирования.

В *логарифмирующих усилителях* (рис. 1.97) функции нелинейных элементов выполняет транзистор, у которого режим работы выбран так, что ВАХ эмиттерного перехода близка к логарифмической. Схемы полезны для уплотнения сигнала. Используя их на входе АЦП можно значительно расширить диапазон изменения амплитуды входного сигнала благодаря переходу в логарифмический масштаб.

В идеальном случае справедливо следующее соотношение:

$$U_{Вых} = E_0 \ln \frac{I_\Gamma}{I_{кТ}} \approx E_0 \ln \left(\frac{U_{ex}}{RI_{кТ}} \right),$$

где $E_0 = (\ln 10) \varphi_T \approx 2,3 \varphi_T$; φ_T – температурный потенциал $\varphi_T = \kappa T/q$; $I_{кТ}$ – тепловой ток $p-n$ – перехода.

Конденсатор в цепи ОС снижает коэффициент усиления по переменному току и тем самым повышает помехоустойчивость схемы.

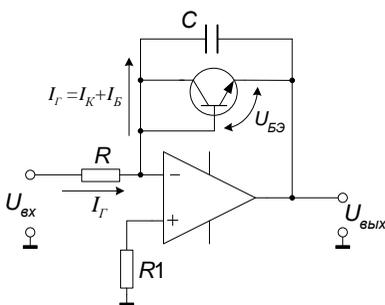


Рисунок 1.97. Логарифмирующий усилитель

Для напряжения $U_{БЭ}$ транзистора в цепи ОС можно записать

$$U_{БЭ} \approx N \cdot \ln \frac{I_{\text{Э}}}{I_{\text{ЭБ0}}},$$

где $I_{\text{Э}} = U_{\text{вх}}/R$ – ток эмиттерного перехода; $I_{\text{ЭБ0}}$ – обратный ток эмиттерного перехода. Качество преобразования зависит от характеристики нелинейного элемента. Схема не может работать с разнополярными сигналами.

Антилогарифмирующий преобразователь на ОУ (рис. 1.98) позволяет получить функцию $U_{\text{вых}} = kU_1U_2$.

Алгоритм синтеза сводится к выполнению последовательности следующих операций: 1) $\ln U_1$; $\ln U_2$; 2) $\ln U_1 + \ln U_2 = \ln(U_1 U_2)$; 3) $\text{antiln}[\ln(U_1 U_2)] = U_1 U_2$.

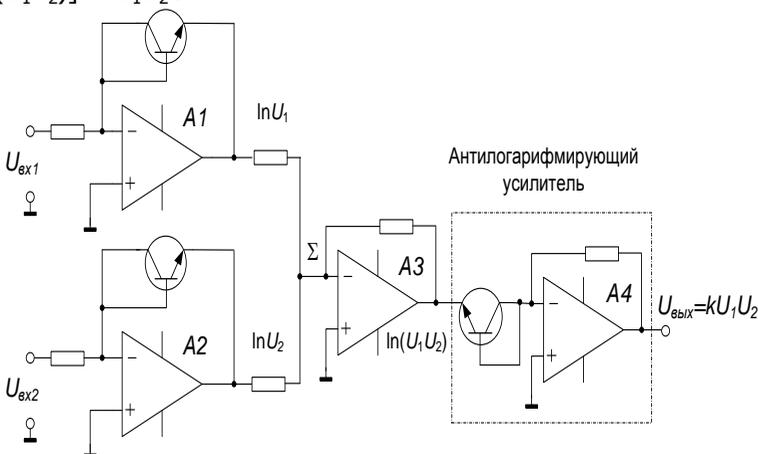


Рисунок 1.98. Перемножитель входных сигналов

Если после одного из ОУ А1 или А2 включить инвертор, то система будет осуществлять деление одной величины на другую, т.к. логарифмы соответствующих напряжений будут вычитаться.

Погрешность преобразования зависит от характеристик $p-n$ – переходов и при соответствующем подборе транзисторов не превышает 0,2 – 1%.

На основе логарифмирующих преобразователей можно реализовать функцию извлечения алгебраических корней. Так, если



Основы электроники устройств автоматики

входной сигнал прологарифмировать, уменьшить в два раза, а потом подать на вход антилогарифмирующего преобразователя, то получится схема, позволяющая выполнять операцию $U_{\text{вых}} = k\sqrt{U_{\text{вх}}}$. Аналогично выполняются устройства для извлечения корней более высоких степеней.

Недостаток логарифмирующих схем на ОУ – зависимость полосы рабочих частот от величины входных сигналов. Например, ширина полосы пропускания при входном напряжении 10 В составляет 100 кГц, а при 1 В сужается до 10 кГц.

Прецизионные выпрямители или схемы формирования абсолютного значения сигнала применяются в преобразователях переменного сигнала в постоянный, детекторах, перемножителях сигналов и др. Использование ОУ позволяет выделить абсолютную величину из сигналов амплитудой от нескольких милливольт и ниже с точностью единицы милливольт.

Если допустимо значение зоны линейности передаточной характеристики $U_{\text{вых}} = |U_{\text{вх}}|$ около нескольких десятков милливольт, схема преобразователя достаточно проста (рис. 1.89).

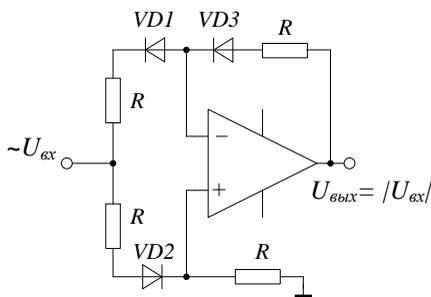


Рисунок 1.89. Выделение абсолютного значения входного сигнала

Схема работает следующим образом: при отрицательной полуволне входного сигнала диод $VD1$ открыт, ток течёт в цепь ОС и выходное напряжение равно $U_{\text{вх}}$; при положительном входном сигнале $VD2$ открыт, ток протекает по цепи неинвертирующего входа и напряжение на выходе также равно $U_{\text{вх}}$.

При использовании резисторов с точностью 0,1% можно обойтись без подстройки резисторов R и получить погрешность выпрямления $\pm 0,5\%$ при $U_{\text{вх}} > 50$ мВ. Использование $VD3$ позволяет расширить диапазон линейности до 50 мВ по сравнению с 0,6 В при исключении его из схемы. Диапазон рабочей частоты при погрешности $\pm 0,5\%$ равен 0,4 кГц для ОУ с граничной частотой 1 МГц.

Более точные схемы выделения абсолютной величины сигнала строятся на двух ОУ. В этом случае зона нечувствительности ВАХ



выпрямителя уменьшается до единиц милливольт.

Схема прецизионного выпрямителя или схема формирования абсолютного значения входного сигнала (рис. 1.90) работает следующим образом.

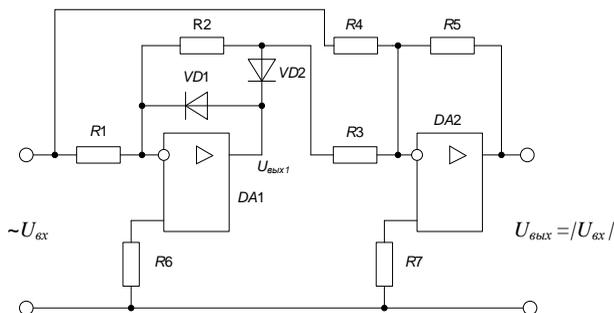


Рисунок 1.90. Схема прецизионного выпрямителя

Сопротивление цепи обратной связи инвертирующего усилителя $DA1$ меняется в зависимости от полярности входного сигнала.

При $U_{вх} > 0$ диод $VD1$ закрыт, а диод $VD2$ пропускает ток по цепи обратной связи, сопротивление которой $R2 = R$. Таким образом, на выходе операционного усилителя $DA1$ будет напряжение, равное входному со знаком «минус». Поскольку $R4 = R$, а $R3 = R/2$, то $DA2$ производит суммирование входных напряжений по инвертирующему входу с весовыми коэффициентами -2 и 1 . В результате на его выходе будет $U_{вых} = |U_{вх}|$.

При $U_{вх} < 0$ диод $VD2$ закрыт, а диод $VD1$ пропускает ток так, что сопротивление цепи обратной связи $DA1$ близко к нулю. Поэтому на вход инвертирующего сумматора $DA2$ проходит только входной сигнал по цепи резистора $R4$ и $U_{вых} = |U_{вх}|$.

Компараторное включение ОУ. Схемы компараторов широко применяются в устройствах преобразования аналоговых сигналов в цифровые в ключевых регуляторах и стабилизаторах напряжения, в пороговых устройствах и в ряде других схем, где требуется определять моменты равенства двух сигналов. В идеальном компараторе его выходное напряжение может принимать только два значения, одно из которых соответствует уровню логической единицы $U_{(1)}$, а другое – логическому нулю $U_{(0)}$. При этом работа компаратора осуществляется в соответствии со следующими правилами:

если $u_1(t) > u_2(t)$, то $U_{вых} = U_{(1)}$;

если $u_1(t) < u_2(t)$, то $U_{вых} = U_{(0)}$;

если $u_1(t) = u_2(t) \neq 0$, то компаратор находится в состоянии переключения.

Передачная характеристика компаратора, работа которого



отвечает этим правилам, приведена на рисунке 1.91, кривая 1.

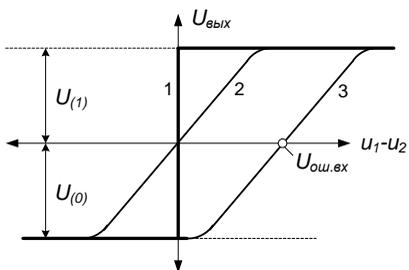


Рисунок 1.91. Передаточная характеристика компаратора

Кривая 2 подобна проходной характеристике идеального компаратора за исключением области, относящейся к малым значениям дифференциального напряжения, $u_d = u_1 - u_2$. В этой области компаратор работает в линейном (усилительном) режиме и его состоянию переключения соответствует целая область значений разностного напряжения. Учитывая, что реальные ОУ обладают очень высоким значением K_d , этой областью, из-за её незначительности, пренебрегают.

Более значительным отличием работы схемы компаратора от идеальной работы является ненулевое значение напряжения $U_{ош.вх}$, сдвигающее точку переключения компаратора относительно нуля, кривая 3.

Компараторы могут быть построены различными способами – на основе инвертирующего или неинвертирующего усилителей, однако они способны осуществлять сравнение только разнополярных сигналов.

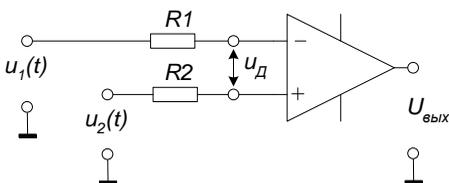


Рисунок 1.92. Схема компаратора для сравнения сигналов любой полярности

На рисунке 1.92 приведена схема компаратора, способная сравнивать сигналы любой полярности. В ней, в отличие от упомянутых, сравниваемые сигналы поступают на разные входы ОУ.

В ряде случаев в схему компаратора на ОУ вводят цепь ПОС. Это способствует ускорению процесса переключения, повышает помехоустойчивость, т.е. его нечувствительность к внешним помехам и случайным воздействиям (в том числе и к собственным шумам). Но такая ПОС смещает положение точки переключения, делает зависимым положение этой точки от предшествующего состояния компаратора. Такие компараторы с ПОС иногда называют *компараторами с защёлки-*



Основы электроники устройств автоматики

ванием или *компараторами с регенерацией*. В таких компараторах для возвращения после переключения в исходное состояние требуется дополнительное различие в сравниваемых сигналах, равное $2\Delta U$, что делает их проходную характеристику подобной петле гистерезиса (см. рис. 1.91).

Для оценки свойств компараторов помимо типовых для ОУ параметров используется ряд специфических. Прежде всего, это время задержки переключения – время с момента подачи на вход перепада напряжения до момента, когда выходное напряжение достигнет определённого уровня (обычно 50%) по отношению к своему установившемуся значению.

Отдельную группу составляют так называемые *стробируемые компараторы*. Они осуществляют сравнение сигналов в моменты прихода фронта специального управляющего (стробирующего) импульса. При этом результат сравнения остаётся неизменным до момента прихода фронта следующего стробирующего импульса.



2. ЦИФРОВАЯ ЭЛЕКТРОНИКА

2.1. Основные положения

В цифровой электронике сигналы могут принимать только два значения, соответствующие логической единице «1» и логическому нулю «0», – высокий или низкий уровень, наличие или отсутствие импульса и т.д. Элементы цифровых устройств должны уверенно распознавать два значения сигналов при различных дестабилизирующих факторах: изменении температуры окружающей среды, нестабильности питания, наличии электромагнитных помех и др.

Сигналы, соответствующие логическим нулю и единице, воспринимаются цифровыми устройствами не непрерывно, а в дискретные моменты времени, интервал между которыми называется рабочим тактом (T). За один такт осуществляется одно элементарное преобразование поступивших на вход кодовых слов. Дискретизация времени обеспечивается специальными устройствами управления, вырабатывающими для всей цифровой системы синхронизирующие импульсы (СИ).

Используют различные способы представления информации: потенциальный, импульсный и импульсно-потенциальный. С учётом этого цифровые интегральные микросхемы (ИМС) соответственно делятся на потенциальные, импульсные и импульсно-потенциальные, а их элементная структура определяется и соответствует виду обрабатываемого сигнала. При анализе работы цифровых устройств входные и выходные сигналы представляют в виде прямоугольных импульсов, т.е. импульсов с крутыми фронтами и без спада плоской вершины (рис. 2.1, а). При этом с учётом временных тактов работы устройства, различают их следующие параметры: T – период повторения импульсов; $t_{и}$ и $t_{п}$ – длительности импульсов и паузы; $q = T/t_{и}$ – скважность импульсов; $k_3 = 1/q = t_{п}/T$ – коэффициент заполнения. В действительности входные и выходные импульсы цифровых устройств отличаются от прямоугольной формы (рис. 2.1, б, где $t_{ф}$ – длительность фронта импульса).

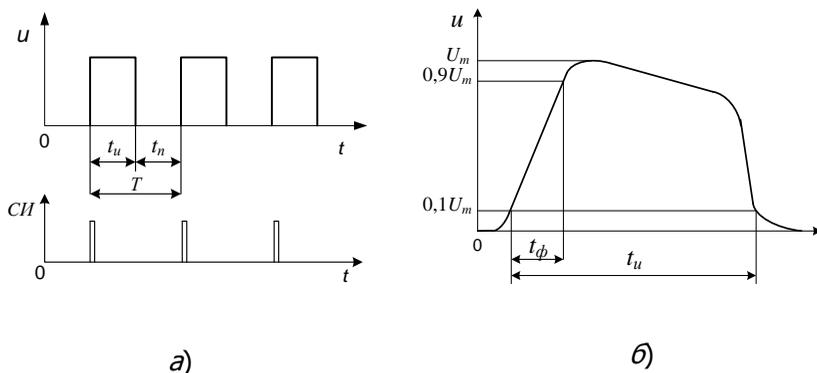


Рисунок 2.1. Идеальные и реальные мпульсы цифровых устройств

Обработка информации может производиться двумя способами, соответствующими положительной и отрицательной логике. В первом случае логическому нулю соответствует низкий уровень или отсутствие сигнала, а логической единице высокий уровень или наличие сигнала. Во втором случае (отрицательная логика) всё наоборот – логическому нулю соответствует высокий уровень или наличие сигнала, а логической единице – низкий уровень или отсутствие сигнала. Преимущественное распространение имеет положительная логика.

Информация может быть представлена в последовательном и параллельном кодах. При последовательном коде каждый такт соответствует одному разряду двоичного кода. Номер разряда определяется номером такта, отсчитываемого от такта, совпадающего с началом представления кода. При последовательном коде числа все его разряды могут быть зафиксированы на одном элементе и переданы по одному каналу информации. Таким образом, для передачи восьмиразрядного числа требуется 8 тактов.

Восьмиразрядное слово в параллельном коде передаётся по восьми каналам (разрядной шине) за один такт и обрабатывается восемью отдельными элементами.

Очевидно, что в первом случае имеется преимущество по аппаратным затратам, но проигрыш в быстродействии, а во втором случае наоборот.

В общем случае, устройства цифровой электроники, производящие обработку поступающей на их входы информации, называются цифровыми автоматами. На рисунке 2.2 представлено графическое изображение цифрового автомата с входными сигналами x_i , обрабатываемыми в соответствии с логическим преобразованием λ , и с выход-



ными сигналами y_i .

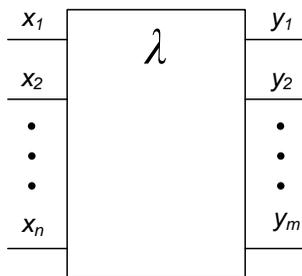


Рисунок 2.2. Графическое изображение цифрового автомата

По схемному решению и характеру связи между входными и выходными переменными с учетом их изменения по тактам работы различают *комбинационные* и *последовательностные* цифровые устройства. В комбинационных устройствах совокупность сигналов на выходах в каждом такте полностью определяется входными сигналами в этом же такте.

Если входную и выходную функции в n -ом такте обозначить как x^n и y^n , то связь между ними в этом случае будет $y^n = \lambda x^n$. Комбинационные устройства не обладают памятью.

В цифровых устройствах последовательностного типа (автоматах с памятью) значения выходных переменных в n -ом такте определяются не только значениями входных переменных x^n в данном такте, но и зависят от состояния устройства C^n . Функционирование устройства последовательностного типа может быть записано в виде:

$$y^n = \varphi(x^n, C^n); \quad C^n = F(x^{n-1}, C^{n-1}),$$

где x^{n-1} и C^{n-1} – соответственно набор входных переменных и состояний устройства в предшествующий такт его работы.

2.2. Кодирование в двоичной системе счисления

Двоичный код позволяет производить обработку сигналов с помощью цифровых схем, работающих в режиме переключений. При этом он позволяет пользоваться арифметическими операциями, аналогичными десятичной системе. Двоичную систему счисления можно рассматривать как кодированную десятичную систему.

Двоичное число определяется словом, которое образовано символом $C_i \in \{0;1\}$. Словом (*word*) называют комбинацию нескольких символов. Символы C_i одного слова в цифровой электронике называются битами. Обычно в технических системах пользуются словами, имеющими одинаковую длину n в одной системе кодирования. Если в код входит множество символов N , то N^n различных слов имеют длину n .

Слово z в двоичном представлении формируется путем последовательного присоединения отдельных битов



Основы электроники устройств автоматики

$$Z_B = C_{n-1}C_{n-2} \dots C_1C_0C_{-1}C_{-2} \dots C_{-m+2}C_{-m+1}C_{-m}$$

где индекс B обозначает двоичную (бинарную) систему счисления.

Двоичное число имеет n разрядов перед запятой и m разрядов после запятой. Отдельным битам присвоены, в соответствии с их позицией i в слове, весовые коэффициенты 2^i . С учетом этого можно рассчитать эквивалентное десятичное число Z_D (или Z_{10}) по выражению:

$$Z_D = g(Z_B) = C_{n-1}2^{n-1} + C_{n-2}2^{n-2} + \dots + C_12^1 + C_02^0 + C_{-1}2^{-1} + \dots + C_{-m}2^{-m}. \quad (2.1)$$

В качестве примера двоичное число 10110,001 интерпретируется как:

$$g(Z_2) = 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 1 \cdot 2^{-3} = Z_{10} = 22,375_{10}.$$

Двоичный код может быть обозначен как взвешенный код, поскольку стоящие дальше влево от запятой биты обладают более высокими весовыми коэффициентами. Выражение (2.1) можно рассматривать, как правило, в соответствии с которым производится преобразование двоичных чисел в десятичные числа.

Обратное преобразование – десятичных чисел в двоичные числа, реализуется различными алгоритмами для целочисленной и дробной частей. Для числа $22,375_{10}$ алгоритм преобразования представляется в два этапа следующим образом:

- Вначале формируется целочисленная часть двоичного числа, для чего целочисленная часть десятичного числа последовательно делится на 2 и записывается остаток, до тех пор, пока не будет получен 0.

22:2=1	остаток 0	↑ целочисленная часть двоичного числа
11:2=5	остаток 1	
5:2=2	остаток 1	
2:2=1	остаток 0	
1:2=0	остаток 1	

Соответствующее числу 22_{10} двоичное число представляет собой 10110_2 .

- Второй этап заключается в преобразовании дробной части десятичного числа в дробную часть двоичного числа. Вначале дробная часть десятичного числа *умножается на 2*. *Целочисленная часть*



Основы электроники устройств автоматики

отделяется, она образует разряды двоичного числа с наименьшими значениями.

Процесс продолжается с повторением:

$0,375 \cdot 2 = 0,75$	+ 0	↓ дробная часть двоичного числа
$0,75 \cdot 2 = 0,5$	+ 1	
$0,5 \cdot 2 = 0$	+ 1	

В приведенном примере остаток равен 0, но чаще всего так не случается. Обычно дробная часть эквивалентного двоичного числа имеет бесконечно большое количество разрядов. В этом случае необходимо задаться определённым числом разрядов после запятой и ограничить этим точность. В приведенном примере десятичное число $0,375_{10}$ точно соответствует двоичному числу $0,011_2$.

На основе полученных целочисленной и дробной частей имеем искомое двоичное число $10110,011_2 = 22,375_{10}$.

2.3. Логические функции и их свойства

Цифровые автоматы, осуществляющие простейшие операции с двоичными числами называются логическими элементами.

Для описания алгоритмов работы и структуры логических элементов используют простую алгебру логики или булеву алгебру, называемую по имени разработавшего ее в середине 19 века, ирландского математика Д. Буля. В её основе лежат три основные логические операции: логическое отрицание или операция НЕ (инверсия), логическое сложение или операция ИЛИ (дизъюнкция) и логическое умножение или операция И (конъюнкция).

Так операция ИЛИ над двумя переменными x и u записывается в виде $x+u$, а операция И записывается в виде $x \cdot u$.

Функции дизъюнкции и конъюнкции могут быть функциями двух аргументов (переменных), а могут являться функциями произвольного числа аргументов. Связь между логической функцией и логическими переменными (аргументами) задается или в алгебраической форме, или в виде таблицы истинности.



Алгебраическая форма или булево выражение представляет собой формулу, состоящую из логических переменных, связанных операциями И, ИЛИ и НЕ, например,

$$f(x_1, x_2, x_3) = x_1 \cdot x_2 \cdot x_3 + (x_1 + x_2) \cdot (x_1 + \bar{x}_3).$$

Как в обычных алгебраических выражениях для задания порядка действий используются скобки и предполагается, что выполнение операции И предшествует операции ИЛИ. Другой формой связи между логической функцией и логическими переменными является таблица истинности.

Таблицей истинности называется таблица, содержащая все возможные комбинации значений входных переменных и соответствующее им значения логической функции. Так для логической функции n переменных таблица истинности содержит 2^n строк и $n+1$ столбцов, как показано в табл. 2.1.

Таблица 2.1. Таблица истинности

x_1	x_2	. . .	x_n	$f(x_1, x_2, \dots, x_n)$
0	0	. . .	0	$f(0, 0, \dots, 0)$
0	0	. . .	1	$f(0, 0, \dots, 1)$
1	1	. . .	1	$f(1, 1, \dots, 1)$

Очевидно, что значение логической функции $f(x_1, x_2, \dots, x_n)$ в каждой строке будет принимать значение 0 или 1 в зависимости от значений входных логических переменных. Поскольку булево выражение и таблица истинности описывают одну и ту же связь между логической функцией и логическими переменными, то можно переходить от одной формы описания к другой.

Таблицы истинности логических функций И, ИЛИ, НЕ для двух входных переменных x_1 и x_2 выглядят следующим образом:



конъюнкция

x_1	x_2	Y_1
0	0	0
0	1	0
1	0	0
1	1	1

дизъюнкция

x_1	x_2	Y_2
0	0	0
0	1	1
1	0	1
1	1	1

инверсия

x	Y_3
0	1
1	0

Конъюнкцией, дизъюнкцией и инверсией можно выразить любые другие более сложные логические операции. Поэтому система функций

$Y_1 = x_1 \cdot x_2$; $Y_2 = x_1 + x_2$; $Y_3 = \bar{x}$ обладает функциональной полнотой.

2.4. Теоремы алгебры логики и формы записи логических функций

Основные теоремы приведены в таблице 2.2.

Таблица 2.2 Теоремы алгебры логики

1	$x + 0 = x$	$x \cdot 1 = x$
2	$x + 1 = 1$	$x \cdot 0 = 0$
3	$x + x = x$	$x \cdot x = x$
4	$x + \bar{x} = 1$	$x \cdot \bar{x} = 0$
5	$\overline{\bar{x}} = x$	
6	$x + y = y + x$	$x \cdot y = y \cdot x$
7	$x + x \cdot y = x$	$x \cdot (x + y) = x$
8	$x + (y + z) = (x + y) + z$	$x \cdot (y \cdot z) = (x \cdot y) \cdot z$
9	$\overline{x + y} = \bar{x} \cdot \bar{y}$	$\overline{x \cdot y} = \bar{x} + \bar{y}$
10	$x + y = \bar{x} \cdot \bar{y}$	$x \cdot y = \bar{x} + \bar{y}$
11	$(x + y) \cdot (\bar{x} + y) = y$	$x \cdot y + \bar{x} \cdot y = y$

Все теоремы (кроме 5) представлены парой соотношений, каждое из которых получается заменой операции И на ИЛИ, операции ИЛИ на И, логической 1 на логический 0 и логического 0 на логическую 1. Теоремам булевой алгебры присуще свойство симметрии известное как *принцип двойственности*.

Правильность всех перечисленных теорем легко доказать



Основы электроники устройств автоматики

перебором всех возможностей, т.е. методом совершенной индукции. Поскольку переменные в булевой алгебре принимают лишь два значения, то число всех возможных комбинаций значений переменных невелико и проверка выполнения теорем для каждой комбинации не является сложной.

Алгебраическая форма или булево выражение представляет собой формулу, состоящую из логических переменных, связанными операциями И, ИЛИ и НЕ, например

$$F(x_1, x_2, x_3) = x_1 \cdot x_2 \cdot x_3 + (x_1 + x_2) \cdot (x_1 + \bar{x}_3). \quad (2.2)$$

Как в обычных алгебраических выражениях для задания порядка действий используются скобки и предполагается, что выполнение операции И предшествует операции ИЛИ.

Другой формой связи между логической функцией и логическими переменными является таблица истинности. Таблицей истинности называется таблица, содержащая все возможные комбинации значений входных переменных и соответствующее им значения логической функции. Так для логической функции n переменных таблица истинности содержит 2^n строк и $n+1$ столбцов.

Поскольку булево выражение и таблица истинности описывают одну и ту же связь между логической функцией и логическими переменными, то можно переходить от одной формы описания к другой.

Построим таблицу истинности для вышеприведенного булева выражения (2.2), для чего вычислим значение функции $F(x_1, x_2, x_3)$ для каждого значения входных переменных.



Таблица 2.3

x_1	x_2	x_3	$F(x)$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Так, например, при $x_1=0, x_2=0, x_3=0$

$$F(0,0,0) = 0 \cdot 0 \cdot 0 + (0+0) \cdot (0+\bar{0}) = 0+0 \cdot (0+1) = 0+0$$

Для $x_1=1, x_2=1, x_3=1$, получим

$$F(1,1,1) = 1 \cdot 1 \cdot 1 + (1+1) \cdot (1+\bar{1}) = 1+1 \cdot (1+0) = 1+1 \cdot 1 = 1+1$$

По таблице истинности также можно составить алгебраическое (булево) выражение. При этом запись алгебраического выражения осуществляется с использованием совершенной дизъюнктивной нормальной формулы (СДНФ) или совершенной конъюнктивной нормальной формулы (СКНФ).

Для представления логической функции F в виде СДНФ необходимо составить сумму (дизъюнкцию) произведений (конъюнкций) значений логической функции F_i и минтерма m_i , причём число слагаемых n равно числу строк в таблице истинности, т.е.

$$F = \sum_{i=1}^n F_i \cdot m_i,$$

где m_i – минтерм, это логическое произведение всех переменных, причём переменные, равные нулю, записываются с инверсией.

Так для таблицы истинности (табл. 3) можно записать следующие минтермы:

$$m_1 = \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3; \quad m_2 = \bar{x}_1 \cdot \bar{x}_2 \cdot x_3; \quad m_3 = \bar{x}_1 \cdot x_2 \cdot \bar{x}_3;$$

$$m_4 = \bar{x}_1 \cdot x_2 \cdot x_3;$$

$$m_5 = x_1 \cdot \bar{x}_2 \cdot \bar{x}_3; \quad m_6 = x_1 \cdot \bar{x}_2 \cdot x_3; \quad m_7 = x_1 \cdot x_2 \cdot \bar{x}_3;$$

$$m_8 = x_1 \cdot x_2 \cdot x_3;$$

Следовательно, логическая функция F , заданная таблицей истинности (табл. 3), в виде СДНФ будет равна

$$F = m_1 \cdot 0 + m_2 \cdot 0 + m_3 \cdot 1 + m_4 \cdot 0 + m_5 \cdot 1 + m_6 \cdot 1 + m_7 \cdot 1 + m_8 \cdot 1 = \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot \bar{x}_2 \cdot x_3 + x_1 \cdot x_2 \cdot \bar{x}_3 + x_1 \cdot x_2 \cdot x_3$$

Таким образом, для записи функции в виде СДНФ можно использовать следующее правило: следует записать столько дизъюнктивных

Основы электроники устройств автоматики



членов, представляющих собой конъюнкции (произведения) всех переменных, сколько раз функция принимает значение 1, причём переменные, равные нулю, записываются с инверсией.

Для представления логической функции F в виде СКНД необходимо составить произведение (конъюнкцию) сумм (дизъюнкций) значений логической функции F_i и макстерма k_i , причём число произведений n равно числу строк в таблице истинности, т.е.

$$F = \prod_{i=1}^n (F_i + k_i).$$

Макстерм k_i – это логическая сумма всех переменных, причём переменные, равные 1, записываются с инверсией.

Так, для таблицы 3 можно записать следующие макстермы:

$$\begin{aligned} k_1 &= x_1 + x_2 + x_3; & k_2 &= x_1 + x_2 + \overline{x_3}; \\ k_3 &= x_1 + \overline{x_2} + x_3; & k_4 &= x_1 + \overline{x_2} + \overline{x_3}; \\ k_5 &= \overline{x_1} + x_2 + x_3; & k_6 &= \overline{x_1} + x_2 + \overline{x_3}; \\ k_7 &= \overline{x_1} + \overline{x_2} + x_3; & k_8 &= \overline{x_1} + \overline{x_2} + \overline{x_3}; \end{aligned}$$

Следовательно, логическая функция F , заданная таблицей истинности (табл. 3), в виде СКНД будет равна

$$\begin{aligned} F &= (x_1 + x_2 + x_3 + 0) \cdot (x_1 + x_2 + \overline{x_3} + 0) \cdot (x_1 + \overline{x_2} + x_3 + 1) \cdot (x_1 + \overline{x_2} + \overline{x_3} + 0) \cdot \\ &\cdot (\overline{x_1} + x_2 + x_3 + 1) \cdot (\overline{x_1} + x_2 + \overline{x_3} + 1) \cdot (\overline{x_1} + \overline{x_2} + x_3 + 1) \cdot (\overline{x_1} + \overline{x_2} + \overline{x_3} + 1) = \\ &= (x_1 + x_2 + x_3) \cdot (x_1 + x_2 + \overline{x_3}) \cdot (x_1 + \overline{x_2} + x_3). \end{aligned}$$

Таким образом, для записи функции в виде СКНФ используют следующее правило: следует записать столько конъюнктивных членов, представляющих собой дизъюнкции (суммы) всех переменных, сколько раз функция принимает значение 0, причём переменные, равные единице, записываются с инверсией.

Логическая функция, задающая принцип построения схемы цифрового устройства, может быть, как было показано выше, представлена в виде таблицы истинности или в виде СДНФ или СКНФ и может быть использована для получения логической схемы устройства. Однако полученная логическая схема может быть неоптимальной, в части количества логических схем и связей между ними. Поэтому важным этапом синтеза логических схем является минимизация логических функций, для чего разработан ряд методов.

Одним из простых методов минимизации является метод непосредственных преобразований, который осуществляется с использованием основных теорем алгебры логики.

2.5. Реализация логических функций

Техническая реализация логической функции предполагает построение цифрового устройства, сигналы, на выходе которого определяются сигналами на его входах в соответствии с выражением для логической функции. Для построения цифрового устройства достаточно иметь элементы, реализующие три основные логические операции И, ИЛИ и НЕ. Такие элементы называют логическими элементами. Если соединить логические элементы в соответствии со структурой выражения для логической функции, то получим цифровое устройство, реализующее заданную логическую функцию.

Логические элементы реализованы в виде интегральных схем, которые в свою очередь могут содержать несколько логических элементов.

На рис. 2.3 приведены примеры условных графических обозначений некоторых логических элементов, булево выражение реализуемой логической функции и их таблицы истинности.

Логический элемент	И	И-НЕ	ИЛИ	ИЛИ-НЕ	Исключающее ИЛИ	
Функция F	$x \cdot y$	$\overline{x \cdot y}$	$x + y$	$\overline{x + y}$	$x \oplus y = x \cdot \bar{y} + \bar{x} \cdot y$	
УГО						
x	y	Таблицы истинности				
0	0	0	1	0	1	0
0	1	0	1	1	0	1
1	0	0	1	1	0	1
1	1	1	0	0	1	0

Рисунок 2.3. Графические обозначения логических элементов

Предположим, имеется функция вида:

$$F = x_1 \cdot x_2 + x_1 \cdot x_3 + \overline{x_2 \cdot x_3}.$$

По этому выражению с учётом данных таблицы (рис. 2.3) можно построить устройство, схема которого приведена на рис. 2.4.

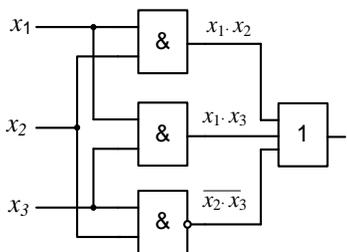


Рисунок 2.4. Схема устройства для реализации функции

$$F = x_1 \cdot x_2 + x_1 \cdot x_3 + \overline{x_2} \cdot x_3$$

При проектировании цифрового устройства рекомендуется поступать следующим образом:

1. По условию работы устройства определяется, что именно должно делать устройство и уточняется алгоритм его работы;
2. Составляется таблица истинности для логической функции, реализуемой устройством;
3. По логической функции проводится её минимизация;
4. Составляется схема проектируемого устройства.

В качестве примера рассмотрим проектирование логического устройства, осуществляющего передачу данных с одного из четырёх входов на один вход в зависимости от комбинации сигналов на адресных входах.

Из описания следует, что проектируемое устройство имеет один выход F и четыре входа x_1, x_2, x_3 и x_4 , на которые могут подаваться логические сигналы 0 или 1 и один из входов должен подключаться к выходу в зависимости от комбинации сигналов на адресных входах. Так как входов четыре, то следовательно и комбинаций на адресных шинах должно быть четыре, а для этого достаточно иметь два адресных входа A_1 и A_2 . С учётом этого описания можно составить следующую таблицу истинности (табл. 2.4).

Таблица 2.4

A_1	A_2	F
0	0	x_1
0	1	x_2
1	0	x_3
1	1	x_4

Из данных таблицы следует, что при нулях на обоих адресных входах к выходу устройства подключён первый вход данных x_1 , при $A_1=1, A_2=0$ к выходу подключён вход данных x_2 , при $A_1=0, A_2=1$ к выходу подключён вход данных x_3 , а при $A_1=1, A_2=1$ к выходу подключён вход данных x_4 . В соответствии с таблицей 2.4 составим логическую функцию:

$$F = x_1 \cdot \overline{A_1} \cdot \overline{A_2} + x_2 \cdot A_1 \cdot \overline{A_2} + x_3 \cdot \overline{A_1} \cdot A_2 +$$



Поэтому для построения устройства на логических элементах И-НЕ или ИЛИ-НЕ необходимо логическую функцию преобразовать к соответствующему виду так, чтобы в ней присутствовали только логические операции И-НЕ или ИЛИ-НЕ. Для этого используют теоремы 5 и 10 (см. табл. 2.2) булевой алгебры, т.е. – двойное отрицание и теорему ДеМоргана. При построении логического устройства число входов логических элементов обычно бывает задано.

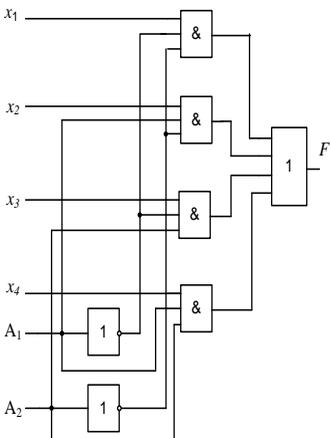


Рисунок 2.5. Логическая схема проектируемого устройства

Используя данное выражение, построим логическую схему проектируемого устройства (рис. 2.5). Спроектированное устройство является мультиплексором на четыре входа, нашедшее широкое применение в цифровой электронике. Любую логическую функцию можно реализовать, используя только логические элементы И-НЕ или ИЛИ-НЕ.

2.6. Серии цифровых интегральных микросхем

Классификация и основные параметры.

Широко используемая и исторически сложившаяся классификация микросхем основана на том, какие электронные приборы являются основными в соответствующих интегральных микросхемах (ИМС), и с учётом особенностей использованных решений их микросхемотехники. Логические элементы и другие цифровые устройства выпускаются в составе серий ИМС. *Серия интегральных микросхем* – это совокупность микросхем, характеризующихся общими технологическими и схемотехническими решениями, а также уровнями электрических сигналов и напряжений питания.

Выделяют следующие серии ИМС:

- резисторно-транзисторная логика (РТЛ);



Основы электроники устройств автоматики

- диодно-транзисторная логика (ДТЛ);
- транзисторно-транзисторная логика (ТТЛ);
- эмиттерно-связанная логика (ЭСЛ);
- транзисторно-транзисторная логика с диодами Шоттки (ТТЛШ);
- логика на основе МОП-транзисторов с каналами типа p (p -МДП);
- логика на основе МОП-транзисторов с каналами типа n (n -МДП);
- логика на основе комплементарных ключей на МДП-транзисторах (КМДП, КМОП);
- интегральная инжекционная логика И²Л;
- логика на основе полупроводника из арсенида галлия GaAs;
- совмещенная логика на основе биполярных и полевых транзисторов БИКМОП.

В настоящее время наиболее широко используются следующие серии ИМС: ТТЛ, ТТЛШ, КМОП, ЭСЛ. Устарела и практически не используется серия РТЛ. Для разрабатываемых в настоящее время устройств можно рекомендовать использование КМОП-логики, а также логики на основе полупроводника *GaAs*.

Классификация может охватывать не только собственно логические элементы, но и другие цифровые устройства, в том числе микропроцессорные. Однако здесь следует учитывать, что при производстве сложных цифровых устройств некоторые серии ИМС не использовались и не используются.

Примеры серий микросхем: ТТЛ – К155, КМ155, К133, КМ133; ТТЛШ – 530, КР531, КМ531, КР1531, 533, К555, КМ555, 1533, КР1533; ЭСЛ – 100, К500, К1500; КМОП – 564, К561, 1564, КР1554; *GaAs* – К6500.

Каждая серия микросхем, несмотря на то, что она обычно содержит самые разнообразные цифровые устройства, характеризуется некоторым набором параметров, дающих представление об этой серии. При определении этих параметров ориентируются именно на логические элементы – простейшие цифровые автоматы серий ИМС.

Рассмотрим наиболее важные из параметров.

Быстродействие характеризуют временем задержки распространения сигнала $t_{зд}$ и максимальной рабочей частотой $f_{\text{макс}}$. На рисунке 2.6 приведены временные диаграммы, соответствующие работе инвертора – элемента НЕ. Через $U_{вх1}$ и $U_{вых1}$ обозначены уровни входного и выходного напряжений, соответствующие логической единице, а через



$U_{вх0}$ и $U_{вых0}$ – соответствующие логическому нулю. Различают время задержки $t_{зр10}$ распространения при переключении из состояния 1 в состояние 0 и при переключении из состояния 0 в

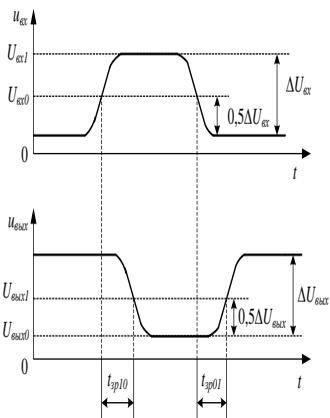


Рисунок 2.6. Время задержки распространения сигнала инвертора

состояние 1– $t_{зр01}$, а также среднее время задержки распространения $t_{зр}$ причем $t_{зр} = 0,5(t_{зр10} + t_{зр01})$. Время задержки принято определять на уровнях $0,5 \cdot U_{вх}$ и $0,5 \cdot U_{вых}$. Время $t_{зр}$ зависит в основном от режима работы транзисторов ИМС (насыщенный, ненасыщенный) и потребляемой мощности. Если цепь состоит из N последовательно включённых однотипных ИМС, то время прохождения сигнала по цепи определится как $T_N = 0,5Nt_{зр}$.

Максимальная рабочая частота f_{\max} – это частота, при которой сохраняется работоспособность схемы.

Нагрузочная способность характеризуется коэффициентом объединения по входу $K_{об}$ и коэффициентом разветвления по выходу $K_{раз}$ (иногда используют термин «коэффициент объединения по выходу»).

Величина $K_{об}$ – это число логических входов, величина $K_{раз}$ – максимальное число однотипных логических элементов, которые могут быть подключены к выходу данного логического элемента. Типичные значения их таковы: $K_{об} = 2 \div 8$, $K_{раз} = 4 \div 10$. Для элементов с повышенной нагрузочной способностью $K_{раз} = 20 \div 30$.

Помехоустойчивость в статическом режиме характеризуют напряжением $U_{п.ст}$, которое называют *статической помехоустойчивостью*. Статическими принято называть помехи, величина которых остаётся постоянной в течение времени, значительно превышающего длительность переходного процесса ИМС. Чаще всего причиной появления таких помех является падение напряжения на проводниках и шинах питания.

Статическая помехоустойчивость характеризует максимальное допустимое напряжение статической помехи, действующей на данную микросхему (и соседние с ней) с одной из внешних цепей. При этом сохраняется работоспособность микросхемы для любого допустимого



Основы электроники устройств автоматики

по техническим условиям сочетания при работе с другими ИМС. Максимально допустимое напряжение статической помехи на входе, это такое напряжение при котором еще не происходит изменение выходных уровней логического элемента.

Различают помехоустойчивость закрытой ИМС по отношению к отпирающим помехам U_n^+ и открытой ИМС по отношению к запирающим помехам U_n^- . Часто используют не абсолютные значения напряжений максимально допустимых статических помех по входу, а их отношения к напряжению минимально допустимого перепада логических уровней ΔU_{min} . В этом случае помехоустойчивость ИМС характеризуется безразмерной величиной – коэффициентом статической помехоустойчивости $K_n^\pm = U_n^\pm / \Delta U_{min}$. Этим коэффициентом пользуются при сравнении ИМС различных типов. К воздействию помех наиболее чувствительны ИМС, имеющие разброс входных характеристик и низкий перепад логических уровней.

Важным параметром является *мощность, потребляемая микросхемой* от источника питания. Если эта мощность различна для двух логических состояний, то часто указывают среднюю потребляемую мощность для этих состояний: $P_{cp} = 0,5(P_0 + P_1)$, где P_0 и P_1 – мощности потребляемые микросхемой в состояниях «Вкл.» и «Выкл.».

Это справедливо, когда мощность при переключении значительно меньше, чем в одном из статических состояний. В противном случае микросхемы характеризуются еще и средним значением мощности, потребляемой при максимальной частоте переключения. При этом может быть резкое возрастание токов в цепях питания и, следовательно, резкое повышение потребляемой мощности. Снижение потребляемой мощности ИМС при сохранении высокого быстродействия является одной из важнейших проблем микроэлектроники.

Для всех серий ИМС характерны также следующие одни из основных параметров:

- напряжение питания;
- входные пороговые напряжения высокого и низкого уровня $U_{вх.1порог}$ и $U_{вх.0порог}$, соответствующие изменению состояния логического элемента;
- выходные напряжения высокого и низкого уровней $U_{вых1}$ и $U_{вых0}$.

Важным параметром ИМС является надежность, характеризуемая интенсивностью частоты отказов. Средняя интенсивность отказов ИМС со средним уровнем интеграции составляет $\lambda = 1 \cdot 10^{-7}$ 1/ч.

Средняя работа переключения цифровых ИМС. Средняя работа



Основы электроники устройств автоматики

переключения цифровых ИМС A_{cp} является комбинированным параметром, т.к. представляет собой произведение средней мощности, потребляемой ИМС во время переключения, на среднюю продолжительность одного переключения. Он одновременно характеризует и экономичность, и быстродействие ИМС. В настоящее время именно по этому параметру производят первоочередное сравнение разных типов ИМС и особенно оценку перспективности разработки их новых типов.

Средняя продолжительность переключения пропорциональна ёмкости нагрузки C_n , а средняя потребляемая мощность – квадрату напряжения питания E . Тогда для средней работы переключения можно записать: $A_{cp} = E^2 C_n$.

Учитывая, что ёмкость в первую очередь пропорциональна площади, занимаемой транзистором на кристалле, и считая форму конфигурации транзистора квадратной со стороной a , запишем $A_{cp} = E^2 a^2$. Из этого можно заключить, что работа переключения характеризует физикотехнический и схемотехнический уровень ИМС, т.к. площадь прибора и рабочее напряжение в конечном итоге зависят от типа прибора, его структуры, разрешающей способности фотолитографии и других факторов. Повышение плотности упаковки элементов на кристалле ИМС привело к снижению A_{cp} с 50-100 до 0,1-2 пДж. В табл. 2.5 приведены значения средней работы переключения различных серий ИМС.

Таблица 2.5. Значения средней работы переключения различных серий ИМС

Серия ИМС	A_{cp} , пДж
ТТЛ	50 - 100
ТТЛШ	10 - 50
ЭСЛ	20 - 50
И ² Л	0,2 - 2
МОП	50 - 200
КМОП	0,5 - 5
БикМОП	2 - 20

Особенности выходных каскадов цифровых микросхем.
Часто возникает необходимость подключения выходов не-



Основы электроники устройств автоматики

скольких цифровых микросхем к одной нагрузке. Одним из способов объединения выходов является использование в выходных каскадах ИМС транзисторов, один из выводов которых (коллектор, эмиттер, сток, исток) не подключён. Такой вывод называют открытым.

Выходы микросхем с открытым коллектором объединяются так, как изображено на рисунке 2.7, а. Такой элемент выполняет дополнительную логическую операцию, называемую операцией монтажной логики. Таблица истинности такого устройства для двух входных переменных и с учётом инвертирования сигнала в выходном каскаде приведена на рисунке 2.7, б. Выходное напряжение принимает уровень логической единицы лишь тогда, когда транзисторы выходных каскадов закрыты, т.е. на входы поданы логические 0.

Нетрудно видеть, что схема реализует логическую операцию ИЛИ-НЕ и поэтому такую схему называют «*монтажным (проводным) ИЛИ*», т.е.

$$y = \overline{x_1 + x_2}.$$

Используя теорему 10 (см. табл.2.2), нетрудно получить

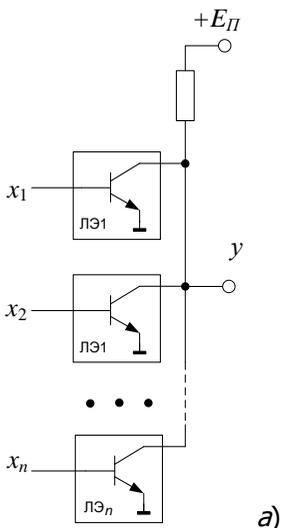
$$y = \overline{x_1} \cdot \overline{x_2}.$$

С учётом последнего выражения такое соединение (рис. 2.7, а) иногда называют «*монтажное (проводное) И*».

Если открытым является коллектор транзистора $n-p-n$ - типа, эмиттер транзистора $p-n-p$ - типа, сток транзистора с каналом n - типа, исток транзистора с каналом p - типа, то вывод обозначают

символом \diamond . Если открытым является коллектор транзистора $p-n-p$ - типа, эмиттер транзистора $n-p-n$ - типа, сток транзистора с каналом p - типа, исток транзистора с каналом n - типа, вывод обозначают

символом \diamond .



x_1	x_2	y
0	0	1
0	1	0
1	0	0
1	1	0

б)

Рисунок 2.7. Объединение выходов микросхем с открытым коллектором – а), таблица истинности устройства – б)

Выходные каскады некоторых микросхем могут работать в таком режиме, когда микросхема оказывается фактически отключенной от нагрузки. Это так называемое третье (высокоимпедансное) состояние микросхемы. Использование третьего состояния является ещё одним способом объединения выходов микросхем, который широко используется в вычислительной технике, при подключении к общей шине многих устройств. Фрагмент схемы, поясняющей возникновение третьего состояния, приведен на рисунке 2.8. Если оба транзистора закрыты, то микросхема и нагрузка фактически являются разьединенными. Наличие третьего состояния обозначают символом



. Если в выходных каскадах микросхем используются мощные транзисторы, то выходные каскады обеспечивают большие выходные токи и на их условно графических обозначениях в этом случае используется символ



Так, например микросхема К155ЛА18 (два двухвходных элемента И-НЕ) имеет открытый коллектор и выходной ток до 300 мА при логическом нуле на выходе.

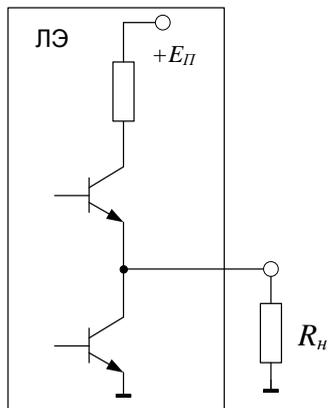


Рис. 2.8. Выходной каскад ИМС с третьим (высокоимпедансным) состоянием

Микросхема КР531ЛА17 (два четырёхходовных элемента И-НЕ) имеет три состояния выхода, а их токи составляют 50 мА при логическом нуле на выходе. В некоторых микросхемах выходные каскады представляют собой мощные изолированные транзисторы, их коллектор, эмиттер и база подключены только к внешним выводам микросхем. Так микросхема К155ЛП7 представляет собой два элемента И-НЕ и два транзистора типа *n-p-n*, обеспечивающие выходной ток до 300 мА и имеющие предельно допустимое коллекторное напряжение, равное 30 В. Логические элементы с изолированными транзисторами позволяют гибко выбирать схему подключения транзисторов, как к

логическим элементам, так и к нагрузке. При использовании в едином цифровом устройстве микросхем различных серий, и в особенности различных логик, может возникнуть проблема согласования уровней входных и выходных напряжений. Для указанных целей производятся специальные микросхемы, которые называют преобразователями уровня сигналов.

Преобразователи уровня сигналов и шинные формирователи. Логические элементы, в зависимости от элементной базы, на которой они построены, имеют разные напряжения питания и разные значения входных и выходных сигналов. Кроме того, даже однотипные микросхемы могут допускать разное напряжение питания, и при их использовании в разных частях одного устройства требуется согласование уровней.

Так для микросхем ТТЛ уровень логического 0 входного напряжения составляет ≤ 0.8 В, уровень логического 0 выходного напряжения ≤ 0.4 В, уровень логической 1 входного напряжения ≥ 2.4 В, а уровень логической 1 выходного напряжения ≥ 2.8 В. Напряжение питания ТТЛ равно 5 В.

Для микросхем, построенных на полевых транзисторах (КМОП) напряжение питания $E_{пит}$ обычно лежит в пределах от 5 до 15 В, а уровень логического 0 входного напряжения $\leq 0.2 E_{пит}$, уровень



Основы электроники устройств автоматики

логического 0 выходного напряжения равен 0 В, уровень логической 1 входного напряжения $\geq 0.8 E_{пит}$, а уровень логической 1 выходного напряжения равен $E_{пит}$.

Пороговое напряжение переключения для ТТЛ составляет 1.2 В, а для КМОП – $E_{пит}/2$. Кроме того, большинство элементов КМОП имеют малые выходные токи, поэтому к ним нельзя подключать даже один вход ТТЛ при одинаковых $E_{пит}$. Так для согласования выходов КМОП элементов с входами ТТЛ можно применять микросхемы К176ПУ1 – К176ПУ3, К561ПУ4, КР1561ПУ4. По принципу функционирования они аналогичны друг другу, но имеют разное число входов.

Для согласования выходов ТТЛ микросхем со входами КМОП микросхем применяются микросхемы К176ПУ5, 564ПУ6, К561ПУ7, К561П8. Все они аналогичны друг другу по принципу действия, но имеют разное число преобразователей, требуют одного или двух источников питания, осуществляют инвертирование сигнала или нет (П561ПУ8).

Для коммутации сигналов в цифровых устройствах, например, сигналов адреса, сигналов управления, подключения внешних устройств к системной шине данных в микропроцессорной системе, используются шинные формирователи (шинные драйверы, буферные элементы). Реализуются они на логических элементах с повышенной нагрузочной способностью, имеющих открытый выход (коллекторный или стоковый) или три состояния выхода. Они могут быть как однонаправленные, так и двунаправленные (могут осуществлять передачу данных как с входов на выход, так и наоборот).

2.7. Схемотехническая база цифровых устройств

Для серий ИМС характерно использование типового микросхемотехнического узла – базового логического элемента, который является основой построения разнообразных цифровых устройств данной серии.

Элементы транзисторно-транзисторной логики.

Характерной особенностью ТТЛ является использование многоэмиттерных транзисторов (МЭТ), у которых отдельные эмиттеры не оказывают влияния друг на друга. Каждому эмиттеру соответствует свой $p-n$ -переход. Многоэмиттерные транзисторы могут быть реализованы только в интегральном исполнении. В первом приближении МЭТ может моделироваться схемой на диодах.

Упрощенная схема базового элемента ТТЛ приведена на рис. 2.9, а. При замене эмиттеров транзистора T_1 диодами (показаны пунктиром) рассмотрим схему диодно-транзисторной логики «И-НЕ».

Основы электроники устройств автоматики



Если на один из входов или на оба входа подать низкий уровень напряжения, то ток базы транзистора T_2 будет равен нулю, а на его коллекторе будет высокий уровень напряжения. Если на оба входа подать высокий уровень напряжения, то через базу T_2 транзистора будет протекать максимальный базовый ток и на коллекторе транзистора T_2 будет низкий уровень напряжения, т. е. данный

элемент реализует функцию: $u_{\text{вых}} = u_1 \cdot u_2$.

Базовый элемент ТТЛ с усиленным выходом содержит входной многоэмиттерный транзистор, выполняющий логическую операцию И, и сложный инвертор на транзисторах $T_2 - T_4$ (рис.2.9, б). Если на один или оба входа одновременно подан низкий уровень напряжения, то транзистор T_1 находится в состоянии насыщения, а транзистор T_2 закрыт. Следовательно, закрыт и транзистор T_4 , т. е. на выходе схемы будет высокий уровень напряжения. Если на обоих входах одновременно действует высокий уровень напряжения, то транзистор T_2 открывается и входит в режим насыщения, что приводит к открытию и насыщению транзистора T_4 и запираанию транзистора T_3 , т. е. реализуется логическая функция И-НЕ.

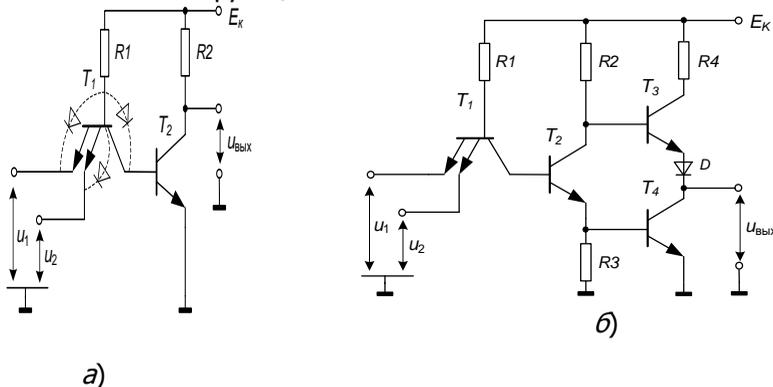


Рисунок 2.9. Схемы базового элемента ТТЛ

Выпускаются микросхемы ТТЛ с повышенной нагрузочной способностью, с открытым коллектором, с третьим (высокоимпедансным) состоянием, что значительно расширяет их функциональные возможности.

Базовый логический элемент серии ТТЛШ. Для увеличения быстродействия элементов ТТЛ была разработана серия К555 ТТЛШ, в которой используются транзисторы с диодами Шоттки, условное



графическое обозначение которого приведено на рисунке 2.10, а. Такой транзистор эквивалентен паре из обычного транзистора и диода Шоттки.

В качестве базового элемента использована схема, реализующая логическую функцию И-НЕ (рис. 2.10, б). Транзистор T_4 – обычный биполярный транзистор.

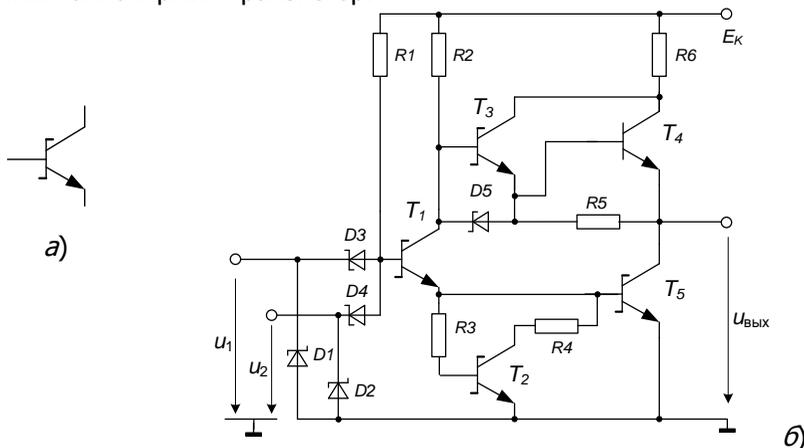


Рисунок 2.10. Базовый логический элемент И-НЕ серии ТТЛШ

Если оба входных напряжения u_1 и u_2 имеют высокий уровень, то диоды D_3 и D_4 закрыты, транзисторы T_1 , T_5 открыты и на выходе имеет место напряжение низкого уровня. Если хотя бы на одном входе имеется напряжение низкого уровня, то транзисторы T_1 и T_5 закрыты, а транзисторы T_3 и T_4 открыты, и на выходе имеет место напряжение высокого уровня. Транзисторы T_3 и T_4 образуют составной транзистор (схему Дарлингтона).

Микросхемы ТТЛШ серии К555 характеризуются следующими параметрами:

- напряжение питания +5 В;
- выходное напряжение низкого уровня – не более 0,4 В;
- выходное напряжение высокого уровня – не менее 2,5 В;
- помехоустойчивость – не менее 0,3 В;
- среднее время задержки распространения сигнала – 20 нс;
- максимальная рабочая частота – 25 МГц.

Микросхемы ТТЛШ совместимы по логическим уровням, помехоустойчивости и напряжению питания с микросхемами ТТЛ. Время задержки распространения сигнала элементов ТТЛШ в среднем

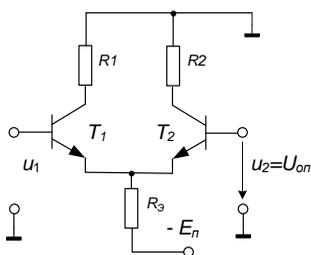


в два раза меньше по сравнению с аналогичными элементами ТТЛ. К тому же они значительно меньших размеров, что уменьшает емкости их $p-n$ переходов и потребляемую мощность.

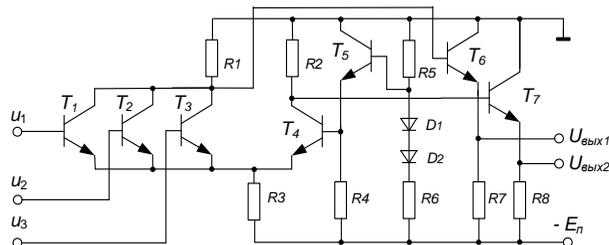
Элементы эмиттерно-связанной логики (ЭСЛ).

Основой ИМС серии ЭСЛ является токовый ключ, схема которого подобна схеме дифференциального усилителя (рис. 2.11, а). Микросхемы серии ЭСЛ питаются отрицательным напряжением (для серии К1500 напряжение $E_n = -4,5$ В).

На базу транзистора T_2 подано отрицательное опорное напряжение $U_{оп}$. Изменение входного напряжения $U_{вх1}$ приводит к перераспределению постоянного тока $I_{Э0}$, заданного сопротивлением R_3 , между транзисторами, что имеет следствием изменение напряжений на их коллекторах. Транзисторы не входят в режим насыщения, что является одной из причин высокого быстродействия элементов ЭСЛ.



а)



б)

Рисунок 2.11. Токовый ключ – а) и схема базового логического элемента серии ЭСЛ – б)

Базовый элемент ЭСЛ получают заменой в схеме токового ключа транзистора T_1 параллельно включёнными транзисторами (для увеличения числа входов) и применением в качестве выходных схем эмиттерных повторителей (рис. 2.11, б).

На транзисторы T_1, T_2, T_3 подаются входные сигналы и они совместно с транзистором T_4 образует токовый ключ. Транзистор T_5 с элементами R_4, R_5, R_6 и D_1, D_2 является стабильным источником напряжения, задающим постоянное напряжение $U_{оп}$ на базе транзистора T_4 , который находится в активном режиме работы.

На транзисторах T_6 и T_7 реализованы эмиттерные повторители,



Основы электроники устройств автоматики

обеспечивающие малые выходные сопротивления. Цепи нагрузок транзисторов Т6 и Т7 (резисторы $R7$ и $R8$) являются внешними относительно корпуса ИМС, что расширяет функциональные возможности.

В схеме ЭСЛ большему выходному напряжению (менее отрицательному) соответствует сигнал логической 1, а меньшему (более отрицательному) сигнал логического 0.

Когда на всех входах схемы U_1, U_2, U_3 действуют сигналы логического 0 (большое отрицательное напряжение), то транзисторы Т1-Т3 закрыты, транзистор Т4 открыт. В результате транзистор Т7 будет закрыт, т.е. на его выходе установится менее отрицательное напряжение (логическая 1).

Если на любой из входов $U_1 - U_3$ подана логическая единица (менее отрицательное напряжение, чем $U_{он}$ на базе Т4), то откроется соответствующий транзистор, что приведёт к перераспределению токов между этим транзистором и транзистором Т4, после чего транзистор Т6 закроется, т.е. на его выходе установится большое отрицательное напряжение (логический 0), а транзистор Т7 откроется, т.е. на его выходе установится логическая 1.

Таким образом, данная схема может одновременно выполнять функции ИЛИ и ИЛИ-НЕ:

$$U_{вых1} = \overline{U_1 + U_2 + U_3}$$

$$U_{вых2} = U_1 + U_2 + U_3 \quad ,$$

что значительно расширяет её функциональные возможности.

Схемы логических элементов на полевых транзисторах. В микросхемах n -МОП и p -МОП используются ключи соответственно на МОП-транзисторах с n -каналом с динамической нагрузкой и на МОП-транзисторах с p -каналом.

Рассмотрим схему элемента, реализующего логическую функцию ИЛИ-НЕ серии n -МОП (рис. 2.12). Она состоит из нагрузочного транзистора Т3 и двух управляющих транзисторов Т1 и Т2. Если оба транзистора Т1 и Т2 закрыты, то на выходе устанавливается логическая 1.

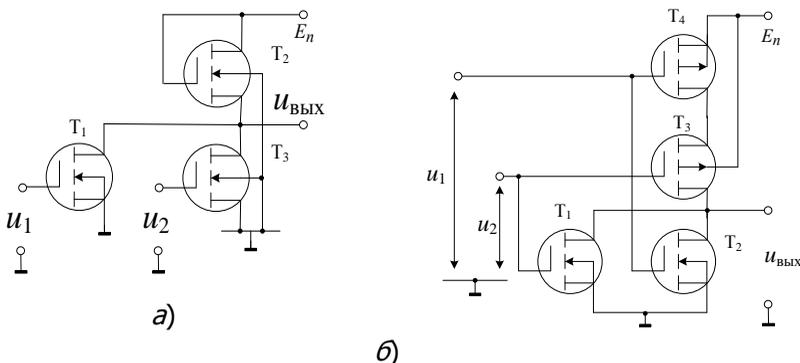


Рисунок 2.12. Реализация логической функции ИЛИ-НЕ серии n -МОП

Если одно или оба напряжения u_1 и u_2 имеют высокий уровень, то открывается один или оба транзистора T_1 и T_2 и на выходе устанавливается логический 0, т.е. реализуется функция $u_{\text{вых}} = u_1 + u_2$.

Для исключения потребления мощности логическим элементом в статическом состоянии используются комплементарные МДП – логические элементы (КМДП или КМОП).

Схема логического элемента серии КМОП, реализующая функцию ИЛИ-НЕ, представлена на рис. 2.12, б. Если входные напряжения имеют низкие уровни (u_1 и u_2 меньше порогового напряжения $U_{\text{зи.порог.}n}$ n -МОП-транзистора), то транзисторы T_1 и T_2 закрыты, транзисторы T_3 и T_4 открыты и выходное напряжение имеет высокий уровень.

Если одно или оба входных напряжения u_1 и u_2 имеют высокий уровень, превышающий $U_{\text{зи.порог.}n}$, то открывается один или оба транзистора T_1 и T_2 , а между истоком и затвором одного или обоих транзисторов T_3 и T_4 устанавливается низкое напряжение, что приводит к запирающему эффекту одного или обоих транзисторов T_3 и T_4 , а следовательно, на выходе устанавливается низкое напряжение. Таким образом, элемент реализует функцию $u_{\text{вых}} = u_1 + u_2$ и потребляет мощность от источника питания лишь в короткие промежутки времени, когда происходит его переключение.

Достоинствами КМОП микросхем по сравнению с ТТЛ



Основы электроники устройств автоматики

микросхемами являются:

- малая потребляемая мощность в статическом режиме;
- очень высокое входное сопротивление;
- большая нагрузочная способность (коэффициент разветвления 50-100);

разветвления 50-100);

- большой диапазон напряжения питания (3-15 В);
- малая зависимость характеристик от температуры;

К недостаткам КМОП микросхем можно отнести:

- повышенное выходное сопротивление;
- большие времена задержки (200 нс);
- большой разброс всех параметров.

Элементы интегрально-инжекционной логики.

Интегральная инжекционная логика (ИИЛ или I^2L) построена на использовании биполярных транзисторов и применении оригинальных схмотехнических и технологических решений. Для неё характерно очень экономичное использование площади кристалла полупроводника. Элементы I^2L могут быть реализованы только в интегральном исполнении и не имеют аналогов в дискретной схмотехнике.

Структура элемента серии I^2L и его эквивалентная схема приведены на рис. 2.13, а и б соответственно. Транзистор T_1 ($p-n-p$) расположен горизонтально, а многоколлекторный транзистор T_2 ($n-p-n$) расположен вертикально. Транзистор T_1 выполняет роль инжектора, обеспечивающего поступление дырок из эмиттера транзистора T_1 (при подаче на него положительного напряжения) в базу транзистора T_2 . Если i_1 соответствует логическому «0», то инжекционный ток не протекает по базе многоколлекторного транзистора T_2 и токи в его коллекторных цепях также не протекают, т.е. на выходах транзистора T_2 устанавливаются логические «1».

При напряжении i_1 , соответствующем логической «1», инжекционный ток протекает по базе транзистора T_2 и на его выходах присутствуют логические нули.

Рассмотрим реализацию элемента ИЛИ-НЕ на основе элемента, представленного на рис. 2.14 (для упрощения другие коллекторы многоколлекторных транзисторов T_3 и T_4 на рисунке не показаны). Когда на один или оба входа подается логический сигнал «1», то напряжение $U_{Вых}$ соответствует логическому нулю. Если на обоих входах логические сигналы «0», то напряжение $U_{Вых}$ соответствует логической единице.

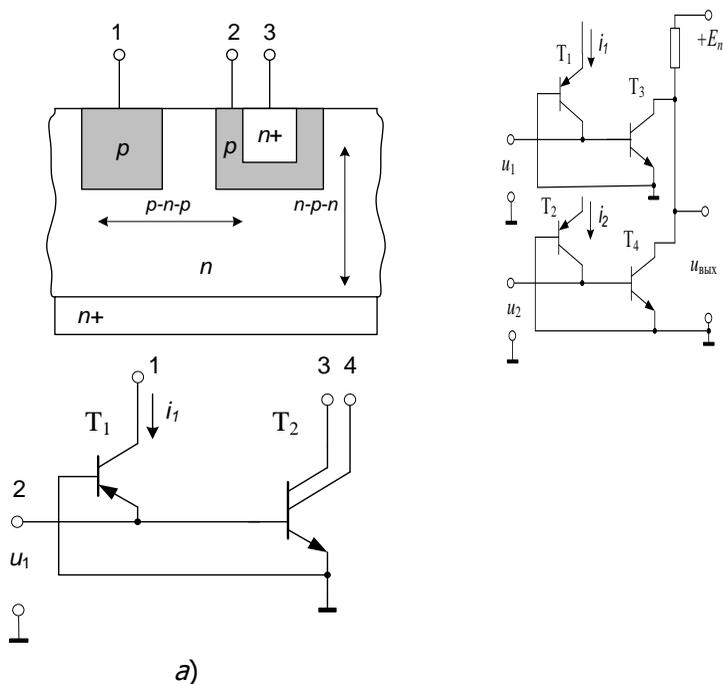


Рисунок 2.13. Структура элемента серии И²Л – а) Рисунок 2.14. Схематическая и его эквивалентная схема – б) элемента ИЛИ-НЕ серии И²Л

Логика на основе полупроводника из арсенида галлия GaAs. Эта логика характеризуется наиболее высоким быстродействием, что является следствием высокой подвижности электронов (в 3...6 раз больше по сравнению с кремнием). Микросхемы на основе GaAs могут работать на частотах порядка 10 ГГц и более.

Совмещённая логика на основе биполярных и полевых транзисторов БикМОП. До 80-х годов 20-го века развитие биполярных и МОП ИМС шло параллельно и представляло собой два конкурирующих направления. Основным достоинством биполярных ИМС являлось высокое быстродействие, а МОП схем – высокая степень интеграции и низкая потребляемая мощность. Стояла задача по объединению обоих направлений в части соединения их достоинств. Решение было найдено путём синтеза и создания схемы БикМОП логического элемента (рис. 2.15). Разработанная технология, позволила совместить на одном кристалле биполярные и МОП транзисторные структуры.

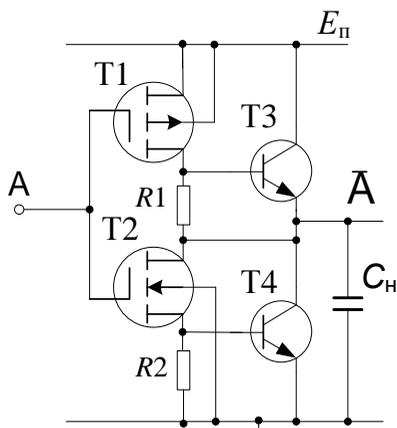


Рисунок 2.15. Логический элемент БиКМОП

В статическом состоянии элемент работает как обычный КМОП-инвертор (T1, T2), у которого последовательно с каналом каждого из транзисторов включены резисторы, сопротивления которых сравнимы с сопротивлениями каналов T1 и T2 в открытом состоянии. Статические токи в КМОП-инверторе отсутствуют, напряжения на резисторах равны нулю, т.к. один из транзисторов закрыт. Биполярные транзисторы в статическом режиме не влияют на характеристики инвертора.

Пусть на входе инвертора присутствует логический 0; это соответствует открытому T1 и логической 1 на выходе инвертора, т.е. C_n заряжен до уровня E_n . После поступления на вход логической 1 транзистор T1 запирается, а транзистор T2 отпирается и ёмкость C_n разряжается через T2 на параллельно соединенные R2 и эмиттерный переход T4. Протекание части разрядного тока через эмиттерный переход приводит к открыванию T4 и значительному ускорению перезаряда C_n . Процесс переключения в другую сторону происходит аналогично (открывание T3 вызывается зарядным током, протекающим по цепи: источник питания – T1 – эмиттерный переход T3).

Использование биполярных транзисторов позволяет нейтрализовать влияние C_n , являющейся основным фактором, ограничивающим быстродействие КМОП ИМС.

2.8. Комбинационные цифровые устройства

В комбинационных и последовательностных цифровых устройствах выделяют типовые, наиболее широко используемые на практике устройства. К основным комбинационным устройствам относятся шифраторы, дешифраторы, преобразователи кодов, мультиплексоры, демультиплексоры, сумматоры.

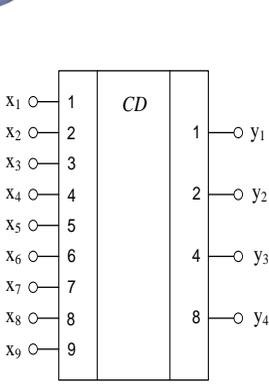


Шифраторы, дешифраторы и преобразователи кодов. Шифратор – это комбинационное устройство, преобразующее десятичные числа в двоичную систему счисления, причем каждому входу может быть поставлено в соответствие десятичное число, а набор выходных логических сигналов соответствует определенному двоичному коду. Шифратор иногда называют «кодером» (от англ. *coder*) и используют, например, для перевода десятичных чисел, набранных на клавиатуре кнопочного пульта управления, в двоичные числа. Если количество входов настолько велико, что в шифраторе используются все возможные комбинации сигналов на выходе, то такой шифратор называется полным, если не все, то – неполным.

Число входов и выходов в полном шифраторе связано соотношением $n = 2^m$, где n – число входов, m – число выходов. Так, для преобразования кода кнопочного пульта в четырехразрядное двоичное число достаточно использовать лишь 10 входов, в то время как полное число возможных входов будет равно 16 ($n = 2^4 = 16$), поэтому шифратор $10 \cdot 4$ (из 10 в 4) будет неполным.

Рассмотрим пример построения шифратора для преобразования десятиразрядного единичного кода (десятичных чисел от 0 до 9) в двоичный код. При этом предполагаем, что сигнал, соответствующий логической единице, в каждый момент времени подается только на один вход. Условное обозначение такого шифратора и таблица соответствия кода приведены на рис. 2.16, *а* и *б* соответственно. Используя данную таблицу соответствия, запишем логические выражения, включая в логическую сумму те входные переменные, которые соответствуют единице некоторой выходной переменной. Так, на выходе y_1 будет логическая «1» тогда, когда логическая «1» будет или на входе X_1 , или X_3 , или X_5 , или X_7 , или X_9 , т. е. $y_1 = X_1 + X_3 + X_5 + X_7 + X_9$. Аналогично получим $y_2 = X_2 + X_3 + X_6 + X_7$, $y_3 = X_4 + X_5 + X_6 + X_7$, $y_4 = X_8 + X_9$.

Представим схему такого шифратора, используя элементы ИЛИ (рис. 2.17).



Десятичное число	Двоичный код 8421			
	У ₄	У ₃	У ₂	У ₁
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

а)

б)

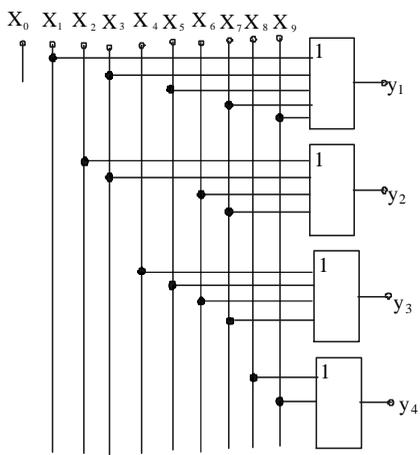


Рисунок 2.16. Шифратор а) и таблица истинности его состояний б)

Рисунок 2.17. Реализация схемы шифратора

На практике часто используют шифратор с приоритетом. В таких шифраторах код двоичного числа соответствует наивысшему номеру входа, на который подан сигнал «1», т. е. на приоритетный шифратор допускается подавать сигналы на несколько входов, а он выставляет на выходе код числа, соответствующего старшему входу.

Рассмотрим в качестве примера шифратор с приоритетом (приоритетный шифратор) К555ИВ3 серии микросхем К555 (рис. 2.18). Шифратор имеет 9 инверсных входов, обозначенных через $\overline{PR1}, \dots, \overline{PR9}$. Аббревиатура PR обозначает «приоритет». Шифратор имеет четыре инверсных выхода $\overline{B1}, \dots, \overline{B8}$. Аббревиатура B означает «шина» (от англ. *bus*). Цифры определяют значение активного уровня (нуля) в соответствующем разряде двоичного числа. Например, $\overline{B8}$ обозначает, что ноль на этом выходе соответствует числу 8. Очевидно, что это неполный шифратор.

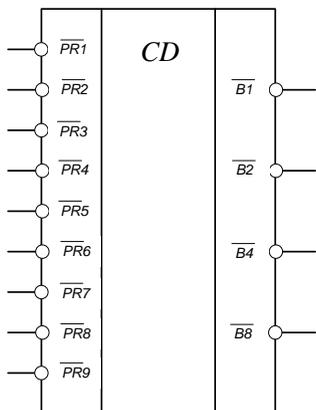


Рисунок 2.18. Шифратор с приоритетом

Если на всех входах присутствует логическая единица, то на всех выходах также логическая единица, что соответствует числу 0 в так называемом инверсном коде (1111). Если хотя бы на одном входе имеется логический ноль, то состояние выходных сигналов определяется наибольшим номером входа, на котором имеется логический ноль, и не зависит от сигналов на входах, имеющих меньший номер. Например, если на входе $\overline{PR1}$ - логический ноль, а на всех остальных входах - логическая единица, то на выходах имеются следующие сигналы: $\overline{B1}-0, \overline{B2}-1, \overline{B4}-1, \overline{B8}-1$, что соответствует числу 1 в инверсном коде (1110).

Если на входе $\overline{PR9}$ логический ноль, то независимо от других входных сигналов на выходах имеются следующие сигналы: $\overline{B1}-0, \overline{B2}-1, \overline{B4}-1, \overline{B8}-0$ что соответствует числу 9 в инверсном коде (0110). Основное назначение шифратора - преобразование номера источника сигнала в код (например, номера нажатой кнопки некоторой клавиатуры).

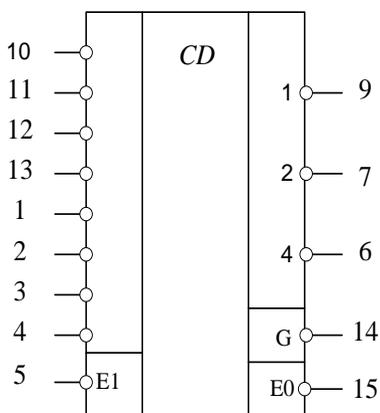


Рисунок 2.19. Микросхема K555IB1

Для получения шифраторов с большим числом входов, т.е. наращивания размерности шифратора объединяют микросхемы шифраторов с дополнительными выводами. Так микросхема K555IB1 представляет собой приоритетный шифратор 8·3, т.е. имеет 8 инверсных входов и 3 инверсных выхода (рис. 2.19). Помимо этого она имеет вход разрешения EI, выход переноса E0 и выход G, определяющий признак входного информационного сигнала.



Если на всех информационных входах присутствует логическая 1, то при подаче на вход EI логического 0, на выходах (1-2-4) и G будут так же логические 1, а на выходе переноса $E0$ – логический 0.

Если активизировать один из информационных входов (подать на него логический 0), то на выходах 1-2-4 появится инверсный код, соответствующий номеру активизированного входа, на входе G – логический 0, являющийся признаком подачи входного сигнала, а на выходе $E0$ – логическая 1. Если же микросхема не активизирована, т.е. на вход разрешения EI подана логическая 1, то на всех выходах микросхемы также будет логическая 1 независимо от того, что будет подано на информационные входы.

Дешифратором называется комбинационное устройство, преобразующее n -разрядный двоичный код в логический сигнал, появляющийся на том выходе, десятичный номер которого соответствует двоичному коду. Число входов и выходов в так называемом полном дешифраторе связано соотношением $m = 2^n$, где n – число входов, а m – число выходов.

Если в работе дешифратора используется неполное число выходов, то такой дешифратор называется неполным. Так, например, дешифратор, имеющий 4 входа и 16 выходов, будет полным, а если бы выходов было только 10, то он являлся бы неполным.

Рассмотрим для примера дешифратор K555ИД6 серии K555 (рис. 2.20). Дешифратор имеет 4 прямых входа, обозначенных через $A1, \dots, A8$. Аббревиатура А обозначает «адрес» (от англ. *address*). Указанные входы называют адресными. Цифры определяют значения активного уровня (единицы) в соответствующем разряде двоичного числа.

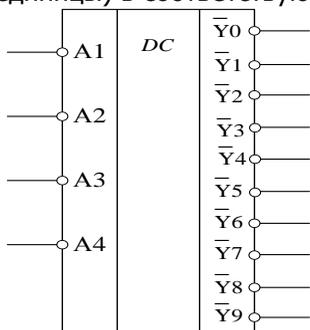


Рисунок 2.20. Дешифратор K555ИД6
Микросхема КР531ИД14

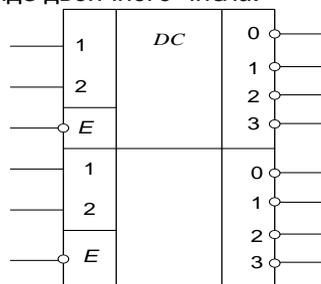


Рисунок 2.21.

Дешифратор имеет 10 инверсных выходов $\overline{Y0}, \dots, \overline{Y9}$. Цифры



Основы электроники устройств автоматики

определяют десятичное число, соответствующее заданному двоичному числу на входах. Очевидно, что этот дешифратор неполный.

Значение активного уровня (нуля) имеет тот выход, номер которого равен десятичному числу, определяемому двоичным числом на входе. Например, если на всех входах – логические нули, то на выходе $\overline{Y0}$ – логический ноль, а на остальных выходах – логическая единица. Если на входе $A2$ – логическая единица, а на остальных входах – логический ноль, то на выходе $\overline{Y2}$ – логический ноль, а на остальных выходах – логическая единица. Если на входе – двоичное число, превышающее 9 (например, на всех входах единицы, что соответствует двоичному числу 1111 и десятичному числу 15), то на всех выходах – логическая единица.

Помимо информационных имеется один или более входов, называемых входами разрешения или адресными входами. Так микросхема КР531ИД14 представляет собой два дешифратора 2·4, т.е. каждый дешифратор имеет два информационных входа и четыре инверсных выхода, а также инверсный вход разрешения (рис. 2.21). Цифры на входе (1, 2) обозначают вес разряда двоичного числа, а цифры на выходе (0 – 3) определяют десятичное число, соответствующее заданному числу на входе.

При логической 1 на входе разрешения на всех выходах будут также логические 1. При активизации входа разрешения, т.е. при $E = 0$ логический 0 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту двоичного числа, поданного на информационные входы.

Благодаря наличию входа разрешения можно наращивать размерность дешифраторов. Так используя пять дешифраторов 2·4 можно построить дешифратор 4·16 (рис. 2.22). Понять принцип работы такой схемы несложно. Так при подаче на вход числа 0100 (двоичный эквивалент десятичного числа 4) и при $E = 0$ логический 0 появится лишь на втором (сверху) выходе дешифратора $DC1$, а на всех остальных выходах будет логические 1.

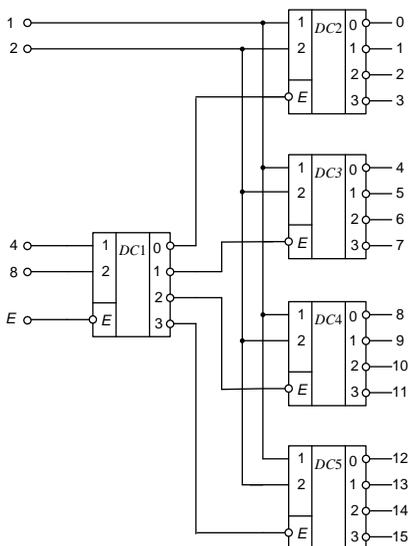


Рисунок 2.22. Дешифратор 4·16

Это приведёт к активизации лишь дешифратора DC3 и активизируется (появится логический 0) лишь его верхний выход, что и будет соответствовать десятичному числу 4. При подаче на вход числа 1111 будет активизирован дешифратор DC5 и на его нижнем выходе появится логический 0, что будет соответствовать десятичному числу 15. Очевидно, что если использовать две микросхемы КР531ИД14, т.е. четыре дешифратора 2·4 можно построить неполный дешифратор. Дешифратор – одно из широко используемых логических устройств, которое применяют для построения различных комбинационных схем. Это основано на том обстоятельстве, что на выходе дешифратора вырабатываются все возможные логические произведения всех входных переменных (конъюнктивные минтермы).

Подключая к определённым выводам дешифратора логический элемент ИЛИ, или используя дешифратор с открытым выходом и реализуя на нём "монтажное ИЛИ", можно реализовать любую логическую функцию. Так дешифратор 3·8 (рис. 2.23) можно описать следующей системой логических выражений:

$$\begin{aligned}
 y_0 &= \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} \\
 y_1 &= X_1 \cdot \overline{X_2} \cdot \overline{X_3} \\
 y_2 &= \overline{X_1} \cdot X_2 \cdot \overline{X_3} \\
 y_3 &= X_1 \cdot X_2 \cdot \overline{X_3} \\
 y_4 &= \overline{X_1} \cdot \overline{X_2} \cdot X_3 \\
 y_5 &= X_1 \cdot \overline{X_2} \cdot X_3 \\
 y_6 &= \overline{X_1} \cdot X_2 \cdot X_3 \\
 y_7 &= X_1 \cdot X_2 \cdot X_3
 \end{aligned}$$

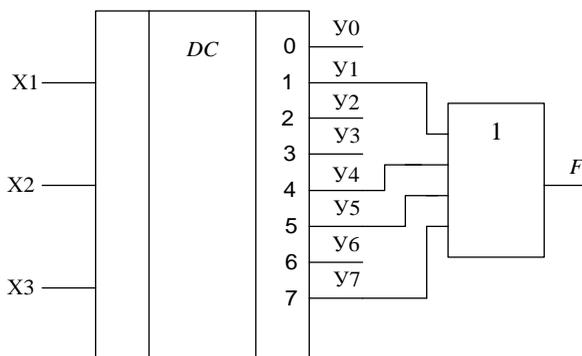


Рисунок 2.23. Дешифратор 3-8

Соединяя соответствующие выходы дешифратора (например y_1 , y_4 , y_5 и y_7) со входами элемента ИЛИ, получим следующую логическую функцию.

$$F = y_1 + y_4 + y_5 + y_7 = \overline{X_1} \overline{X_2} \overline{X_3} + \overline{X_1} X_2 X_3 + X_1 \overline{X_2} X_3 + X_1 X_2 X_3$$

После несложных преобразований получим

$$F = \overline{X_1} \overline{X_2} + X_1 X_3.$$

Особенно целесообразно такое использование дешифратора, когда нужно получить несколько различных логических функций одних и тех же переменных. В этом случае к соответствующим выходам дешифратора следует подключить то или иное число логических элементов ИЛИ.

Рассмотренные шифраторы и дешифраторы являются примерами простейших преобразователей кодов.

Преобразователями кодов, в общем случае, называют устройства, предназначенные для преобразования одного кода в другой, и обозначают через X/Y . При этом они часто выполняют нестандартные преобразования кодов. Рассмотрим особенности реализации преобразователя на примере преобразователя трехэлементного кода в пятиэлементный. Допустим, что необходимо реализовать таблицу соответствия кодов, приведенную на рис. 2.24. Здесь через I обозначено десятичное число, соответствующее входному двоичному коду.

Преобразователи кодов часто создают по схеме дешифратор – шифратор. Дешифратор преобразует входной код в некоторое десятичное число, а затем шифратор формирует выходной код. Схема



преобразователя, созданного по такому принципу, приведена на рис. 2.25, где использован матричный диодный шифратор, принцип работы которого заключается в следующем. Когда на всех входах дешифратора логический «0», то на его нулевом выходе появляется логическая «1», что приводит к появлению «1» на выходах y_4 и y_5 , т. е. реализуется первая строка таблицы соответствия кодов.

N	Трехэлементный код			Пятиэлементный код				
	X_3	X_2	X_1	y_1	y_2	y_3	y_4	y_5
0	0	0	0	0	0	0	1	1
1	0	0	1	0	0	1	1	0
2	0	1	0	0	1	0	0	1
3	0	1	1	1	0	0	0	1
4	1	0	0	0	1	1	0	0
5	1	0	1	1	0	1	0	0
6	1	1	0	1	1	0	0	0
7	1	1	1	0	0	1	1	0

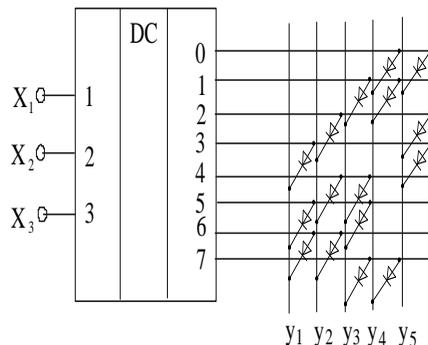
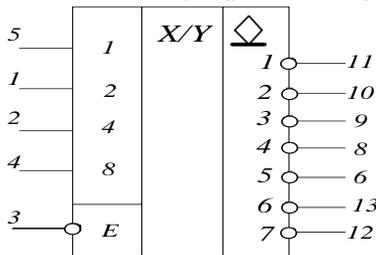


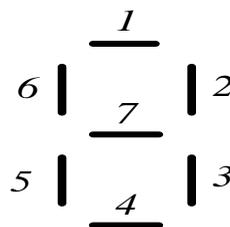
Рисунок 2.24. Таблица кодов

Рисунок 2.25. Реализация таблицы кодов

Преобразователи кодов в виде микросхем выпускаются для выполнения таких операций как преобразования двоично-десятичного кода в двоичный или обратного преобразования, для преобразования двоичного кода в код Грея, для преобразования двоичного кода в код управления шкальными или матричными индикаторами, для преобразования двоичного кода в код управления сегментными индикаторами. Так микросхема К155ПП5 (рис. 2.26, а) представляет собой преобразователь двоично-десятичного кода в код семисегментного индикатора (рис 2.26, б).



а)



б)

исунок 2.26. Микросхема К155ПП5



Вход E используется либо для осуществления индикации (подачей логического 0), либо для гашения индикатора (подачей логической 1).

Мультиплексоры и демультиплексоры. *Мультиплексором* называют комбинационное устройство, обеспечивающее передачу в желаемом порядке цифровой информации, поступающей по нескольким входам на один выход. Мультиплексоры обозначают через MUX (от англ. *multiplexor*), а также через MS (от англ. *multiplexor selector*).

Схематически мультиплексор можно изобразить в виде коммутатора, обеспечивающего подключение одного из нескольких входов (их называют информационными) к одному выходу устройства. Кроме информационных входов в мультиплексоре имеются адресные входы и, как правило, разрешающие (стробирующие). Сигналы на адресных входах определяют, какой конкретно информационный канал подключен к выходу. Если между числом информационных входов n и числом адресных входов m действует соотношение $n = 2^m$, то такой мультиплексор называют полным. Если $n < 2^m$, то мультиплексор называют неполным.

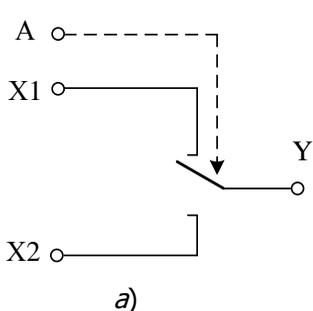
Разрешающие входы используют для расширения функциональных возможностей мультиплексора. Они используются для наращивания разрядности мультиплексора, синхронизации его работы с работой других узлов. Сигналы на разрешающих входах могут разрешать, а могут и запрещать подключение определенного входа к выходу, т. е. могут блокировать действие всего устройства.

Рассмотрим функционирование двухвходового мультиплексора, реализующего преобразование с одного из двух входов на один выход ($2 \rightarrow 1$). Такой мультиплексор условно изображён в виде коммутатора (рис. 2.27, *а*), а состояние его входов X_1 , X_2 и выхода Y приведено в таблице (рис. 2.27, *б*).

Исходя из таблицы, можно записать следующее уравнение:

$$Y = X_1 \cdot \bar{A} + X_2 \cdot A.$$

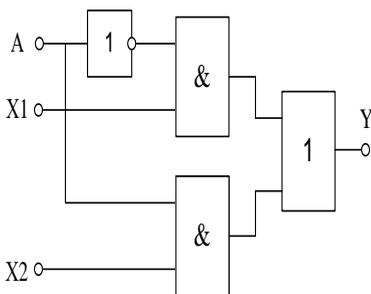
На рисунке 2.28, *а* и *б* соответственно показаны логическая реализация устройства и его условное графическое обозначение.



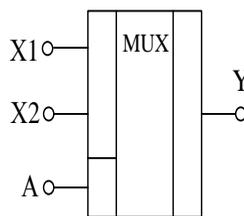
Адресный вход	Выход Y
0	X1
1	X2

б)

Рисунок 2.27. Двухвходовой мультиплексор



а)



б)

Рис. 2.28. Реализация выражения $Y = X_1 \cdot \bar{A} + X_2 \cdot A$ – а) и графическое изображение мультиплексора б)

Основой данной схемы являются две схемы совпадения на элементах И, которые при логическом уровне «1» на одном из своих входов повторяют на выходе логические сигналы, которые есть на другом входе.

Если необходимо расширить число входов, то используют каскадное включение мультиплексоров.

Мультиплексоры являются универсальными логическими устройствами, на основе которых создают различные комбинационные и последовательностные схемы. Мультиплексоры могут использоваться в делителях частоты, триггерных устройствах, сдвигающих устройствах и др. Их часто используют для преобразования параллельного двоичного кода в последовательный.

Для такого преобразования достаточно подать на информационные входы мультиплексора параллельный двоичный код, а сигналы на адресные входы подавать в такой последовательности,



чтобы к выходу поочередно подключались входы, начиная с первого и кончая последним. Мультиплексор может быть использован для реализации любой логической функции, содержащей до $(n+1)$ переменной, где n – число адресных входов мультиплексора.

В обозначении мультиплексоров используют две буквы КП русского алфавита, например, промышленностью выпускаются мультиплексоры: K155КП1, K531КП18, K561КП3, K555КП17 и др.

Демультимплексором называют устройство, в котором сигналы с одного информационного входа поступают в желаемой последовательности по нескольким выходам в зависимости от кода на адресных шинах. Таким образом, демультимплексор в функциональном отношении противоположен мультиплексору. Демультимплексоры обозначают через DMX или DMS.

Если соотношение между числом выходов n и числом адресных входов m определяется равенством $n = 2^m$, то такой демультимплексор называется полным, при $n < 2^m$ демультимплексор является неполным.

Рассмотрим функционирование демультимплексора с двумя выходами, который условно изображён в виде коммутатора (рис. 2.29, а), а состояние его входов и выходов приведено в таблице (рис. 2.29, б).

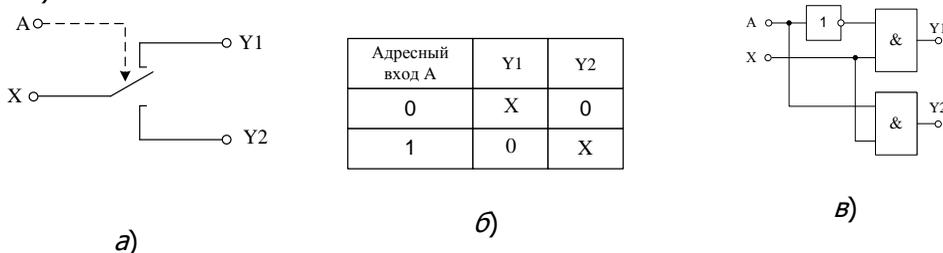


Рисунок 2.29. Работа демультимплексора с двумя выходами – а) и б) и его схема – в)

Из таблицы следует: $Y_1 = X \cdot \bar{A}$; $Y_2 = X \cdot A$, т. е. реализовать такое устройство можно так, как показано на рисунке 2.29, в.

Для наращивания числа выходов демультимплексора используют каскадное включение демультимплексоров.

Функции демультимплексоров сходны с функциями дешифраторов. Дешифратор можно рассматривать как демультимплексор, у которого информационный вход поддерживает напряжение выходов в активном состоянии, а адресные входы выполняют роль входов дешифратора. Поэтому в обозначении, как дешифраторов, так и демультимплексоров используются одинаковые буквы – ИД.

При использовании КМОП-технологии можно построить

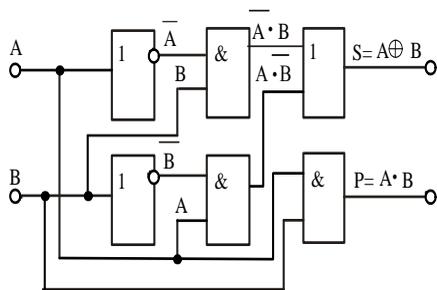


двунаправленные ключи, которые обладают возможностью пропускать ток в обоих направлениях и передавать не только цифровые, но и аналоговые сигналы. Благодаря этому можно строить мультиплексоры – демультиплексоры, которые могут использоваться либо как мультиплексоры, либо как демультиплексоры. Мультиплексоры-демультиплексоры обозначаются через МХ. Мультиплексоры-демультиплексоры входят в состав серий К176, К561, К591, К1564.

Сумматоры. Сумматоры – это комбинационные устройства, предназначенные для сложения чисел в двоичной системе счисления. Рассмотрим сложение двух одноразрядных двоичных чисел, для чего составим таблицу сложения (таблицу истинности), в которой отразим значения входных чисел А и В, значение результата суммирования S и значение переноса в старший разряд P (рис. 2.30, а).

A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

а)



б)

Рисунок 2.30. Таблица истинности – а) и схема сумматора – б)

Работа устройства, реализующего таблицу истинности (рис. 2.30, а), описывается следующими уравнениями: $S = A \cdot \bar{B} + \bar{A} \cdot B$; $P = A \cdot B$. Очевидно, что по отношению к столбцу S реализуется логическая функция «исключающее ИЛИ», т. е. $S = A \oplus B$. Устройство, реализующее таблицу истинности, называют полусумматором, и оно имеет логическую структуру, изображенную на рис. 2.30, б. Поскольку полусумматор имеет только два входа, он может использоваться для суммирования лишь в младшем разряде.

При суммировании двух многоразрядных чисел для каждого разряда (кроме младшего) необходимо использовать устройство, имеющее дополнительный вход переноса. Такое устройство (рис. 2.31) называют полным сумматором и его можно представить как объединение двух полусумматоров ($P_{ВХ}$ – дополнительный вход переноса). Сумматор обозначают через SM.



Основы электроники устройств автоматики

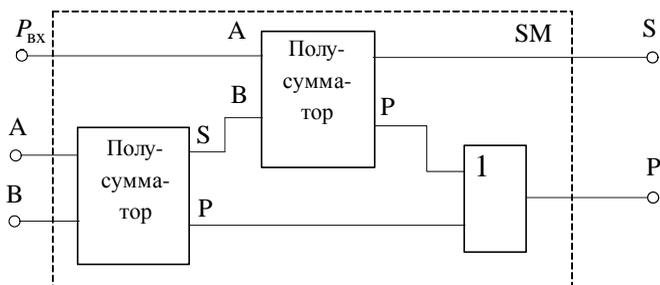


Рисунок 2.31. Структура полного сумматора

Соединяя определённым образом, полусумматоры и полные сумматоры друг с другом, получают устройство для выполнения сложения нескольких разрядов двоичных чисел. В качестве примера рассмотрим устройство для сложения двух трёхразрядных двоичных чисел $A_2 A_1 A_0$ и $B_2 B_1 B_0$, где A_0 и B_0 – младшие разряды двоичных чисел (рис. 2.32).

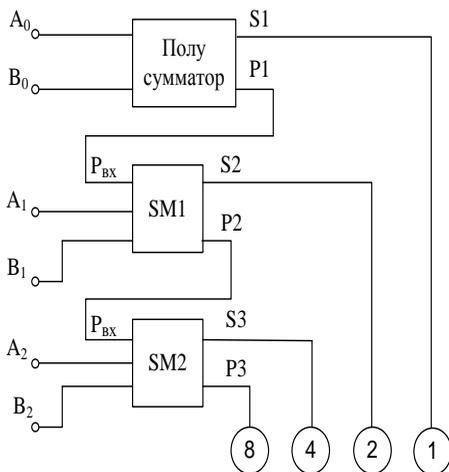


Рисунок 2.32. Устройство для сложения двух трёхразрядных двоичных чисел

На выходах S_1-S_3 формируется код суммы чисел $A_2 A_1 A_0$ и $B_2 B_1 B_0$, а на выходе P_3 – сигнал переноса в следующую микросхему, т.к. при сложении двух трёхразрядных двоичных чисел может получиться четырёхразрядное число. Рассмотренный сумматор называется параллельным сумматором. Выпускаются ИМС одноразрядных, двухразрядных и четырёхразрядных двоичных сумматоров.

С целью наращивания разрядности суммируемых чисел микросхемы соединяют последовательно, для чего выход переноса непосредственно соединяют с входом переноса микросхем, принадлежащим более высоким разрядам.

В параллельных сумматорах для суммирования в каждом разряде



Основы электроники устройств автоматики

используется отдельный сумматор, но перенос из разряда в разряд осуществляется последовательно, что и определяет время выполнения суммирования в таком параллельном сумматоре с последовательным переносом.

Для повышения быстродействия сумматоров необходимо уменьшить время переноса, что достигается использованием вместо последовательного параллельного переноса. Так микросхема К555ИМ6 представляет собой четырёхразрядный сумматор с параллельным переносом.

Сумматоры могут использоваться для вычитания двоичных чисел. В этом случае операция вычитания заменяется сложением уменьшаемого с вычитаемым, представленным в дополнительном коде, т.е. операцией

$$A_{np} - B_{np} = A_{np} + B_{дон} = A_{np} + B_{обр} + 1,$$

где А и В – многоразрядные двоичные числа, например, четырёхразрядные.

$$\text{Тогда} \quad A_{np} = A_4 \cdot A_3 \cdot A_2 \cdot A_1, \quad B_{np} = B_4 \cdot B_3 \cdot B_2 \cdot B_1,$$

$$B_{обр} = \overline{B_4} \cdot \overline{B_3} \cdot \overline{B_2} \cdot \overline{B_1}, \quad B_{дон} = B_{обр} + 1.$$

Рассмотрим пример вычитания двух десятичных чисел: из 10 вычесть 5.

Двоичный эквивалент 10 равен 1010, а 5 – 0101. Для реализации описанного алгоритма вычитаемое нужно преобразовать в обратное, т.е. получим 1010, затем это преобразованное вычитаемое сложить с уменьшаемым и к результату прибавить 1, т.е.

$$\begin{array}{r} + 1010 \\ + 1010 \\ \hline + 10100 \\ + 1 \\ \hline 10101 \end{array} \quad \begin{array}{l} \text{Четыре младших разряда результата представляют} \\ \text{собой результат 0101, т.е. десятичное число 5.} \end{array}$$

Если $A > B$, т.е. результат – положительное число, то ответ формируется в прямом коде, при этом формируется 1 переноса в более старший разряд, при $A < B$ ответ формируется в обратном коде и единица переноса в более старший разряд не образуется.

Рассмотрим реализацию операции вычитания на примере четырёхразрядного сумматора (рис. 2.33).

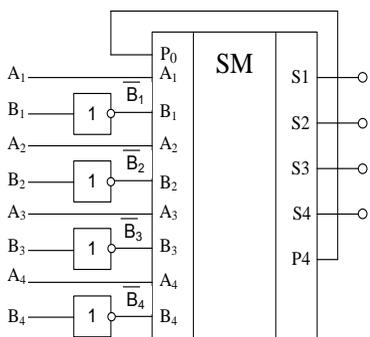


Рисунок 2.33. Четырёх-разрядный сумматор

Наличие или отсутствие логической 1 на выходе переноса P_4 используют для распознавания знака результата, образуя циклический перенос, т.е. соединяя выход переноса P_4 со входом переноса P_0 .

Когда сигнал переноса соответствует логической 1, то реализуется описанный выше алгоритм и на выходе S_i формируется результат в прямом коде, при нулевом значении сигнала переноса результат формируется в обратном коде, который

несложно преобразовать в прямой.

Если вместо инверторов включить логические элементы "исключающее ИЛИ" и на один из входов каждого элемента подавать соответствующие разряды вычитаемого, а вторые входы всех элементов объединить, то при подаче на этот объединенный вход с логического 0 устройство будет работать как сумматор, а при подаче на этот объединенный вход логической 1 – как вычитатель. В цепи циклического переноса включают логический элемент И, который в режиме сложения блокирует эту цепь.

2.9. Последовательностные цифровые устройства

Триггеры. Триггер – простейшее последовательностное устройство, которое может находиться в одном из двух возможных состояний и переходить из одного состояния в другое под воздействием входных сигналов. Триггер является базовым элементом последовательностных логических устройств.

Входы триггера разделяют на информационные и управляющие (вспомогательные). Это разделение в значительной степени условно. Информационные входы используются для управления состоянием триггера. Управляющие входы обычно используются для предварительной установки триггера в некоторое состояние и для синхронизации. Триггеры, как правило, имеют 2 выхода: прямой Q и инверсный \bar{Q} .

Триггеры классифицируют по различным признакам, поэтому существует достаточно большое число классификаций. Можно



Основы электроники устройств автоматики

классифицировать триггеры по следующим признакам:

- способу приема информации;
- принципу построения;
- функциональным возможностям.

Различают асинхронные и синхронные триггеры. Асинхронный триггер изменяет свое состояние непосредственно в момент появления соответствующего информационного сигнала. Синхронные триггеры реагируют на информационные сигналы только при наличии соответствующего сигнала на так называемом входе синхронизации C (от англ. *clock*). Этот вход также обозначают терминами «строб», «такт».

Синхронные триггеры в свою очередь подразделяют на триггеры со статическим (статические) и динамическим (динамические) управлением по входу синхронизации C . Статические триггеры воспринимают информационные сигналы при подаче на вход C логической единицы (прямой вход) или логического нуля (инверсный вход). Динамические триггеры воспринимают информационные сигналы при изменении (перепаде) сигнала на входе C от 0 к 1 (прямой динамический C -вход) или от 1 к 0 (инверсный динамический C -вход).

Статические триггеры в свою очередь подразделяют на одноступенчатые (однотактные) и двухступенчатые (двухтактные). В одноступенчатом триггере имеется одна ступень запоминания информации, а в двухступенчатом – две такие ступени. Вначале информация записывается в первую ступень, а затем переписывается во вторую ступень и только после этого появляется на выходе. Двухступенчатый триггер обозначают через ТТ.

По функциональным возможностям триггеры разделяют на следующие классы:

- с отдельной установкой состояния 0 и 1 (RS -триггеры);
- универсальные (JK -триггеры);
- с приемом информации по одному входу D (D -триггеры, или триггеры задержки);
- со счетным входом T (T -триггеры).

Входы триггеров обычно обозначают следующим образом:

S – вход для установки в состояние «1»;

R – вход для установки в состояние «0»;

J – вход для установки в состояние «1» в универсальном триггере;

K – вход для установки в состояние «0» в универсальном триггере;

T – счетный (общий) вход;

D – вход для установки в состояние «1» или в состояние «0»;

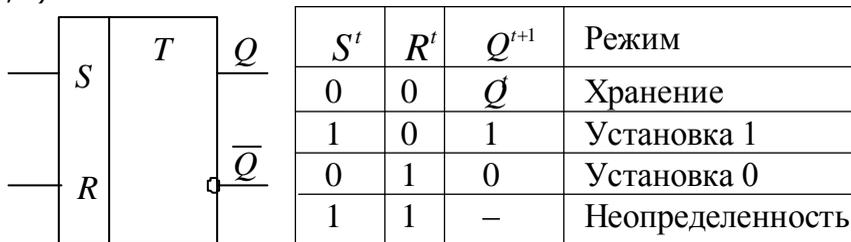


V – дополнительный управляющий вход для разрешения приема информации (иногда используют букву E вместо V).

Типы триггеров и их реализация на логических элементах.

Асинхронный RS -триггер, имеет условное графическое обозначение, приведенное на рисунке 2.34, *а*. Триггер имеет два информационных входа: S (от англ. *set*) и R (от англ. *reset*).

Закон функционирования триггеров удобно описывать таблицей переходов, которую иногда также называют таблицей истинности (рис. 2.34, *б*).

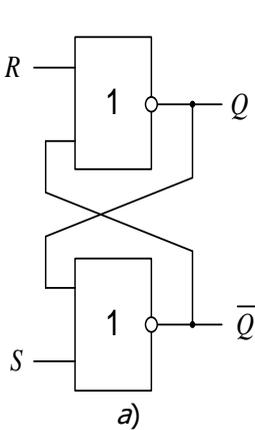


б)

Рисунок 2.34. Графическое обозначение асинхронного RS -триггера – *а*) и таблица его состояний – *б*)

Через Q обозначены соответствующие логические сигналы на выходе, имеющие место в некоторый момент времени t , а через Q^{t+1} – выходной сигнал в следующий момент времени $t+1$. Комбинацию входных сигналов $S^t = 1, R^t = 1$ часто называют запрещенной, так как после нее триггер оказывается в состоянии (1 или 0), предсказать которое заранее невозможно. Подобных ситуаций нужно избегать.

Рассматриваемый триггер может быть реализован на двух элементах ИЛИ-НЕ (рис. 2.35, *а*). Схема функционирует в соответствии с приведенной выше таблицей переходов (рис. 2.34, *б*), которая является сокращенным (упрощенным) вариантом. Полная таблица истинности (таблица переходов) RS -триггера имеет следующий вид (рис. 2.35, *б*).



S^t	R^t	Q^t	Q^{t+1}	Режим
0	0	0	0	Хранение
0	0	1	1	
1	0	0	1	Установка 1
1	0	1	1	
0	1	0	0	Установка 0
0	1	1	0	
1	1	0	-	Неопределенность
1	1	1	-	

б)

Рис. 2.35. Реализация триггера на двух логических элементах ИЛИ-НЕ

Поскольку комбинация $S^t = R^t = 1$ является запрещенной, то характеристическое уравнение должно отражать условие $S^t \cdot R^t = 0$.

С учётом этого условия получим $Q^{t+1} = S^t + \overline{R^t} \cdot Q^t$, $S^t \cdot R^t = 0$.

В асинхронном RS -триггере на элементах И-НЕ переключение производится логическим 0, подаваемым на вход R или на вход S , т. е. реализуется обратная, рассмотренной ранее, таблица переходов. Запрещенная комбинация соответствует логическим «0» на обоих входах. Для такого триггера с инверсными входами аналогично можно получить следующее характеристическое уравнение: $Q^{t+1} = \overline{S^t} + Q^t \cdot R$, которому соответствует логическая схема на рисунке 2.36.

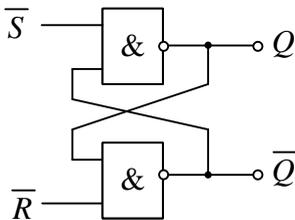


Рисунок 2.36. Асинхронный триггер

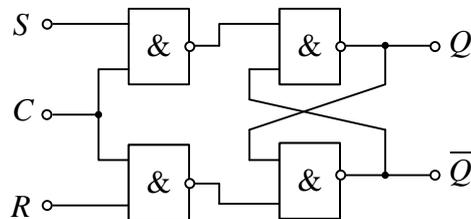
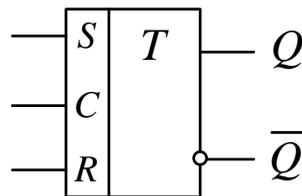


Рисунок 2.37. Синхронный RS-триггер

Рассмотрим синхронный *RS*-триггер (рис. 2.37), таблица переходов и условное графическое изображение, которого приведены на рисунке 2.38, *а* и *б* соответственно.

R^t	S^t	Q^{t+1}	C
1	0	0	1
0	1	1	1
0	0	Q^t	1
1	1	-	1

а)



б)

Рисунок 2.38. Таблица переходов – *а*) и условное обозначение синхронного *RS*-триггера – *б*)

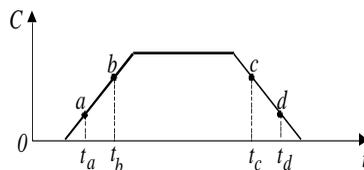
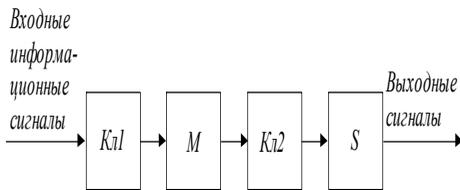
Если на входе *C* – логический 0, то на выходе верхнего входного элемента И-НЕ и на выходе нижнего – будет логическая 1. А это, как отмечалось выше, обеспечивает хранение информации. Таким образом, если на входе *C* – логический 0, то воздействие на входы *R*, *S* не приводит к изменению состояния триггера. Если же на вход синхронизации *C* подана логическая единица, то схема реагирует на входные сигналы точно так же, как и рассмотренная ранее (рис. 2.36).

Рассмотрим принцип построения двухступенчатого триггера, который называют также триггером типа *MS* (от англ. *master, slave*, что переводят обычно как «ведущий» и «ведомый»). Его упрощённая

Основы электроники устройств автоматики



структурная схема приведена на рис. 2.39, а. В схеме имеются два одноступенчатых триггера (ведущий M и ведомый S) и два электронных ключа ($Kл1$ и $Kл2$).



а) б)
Рис. 2.39. Работа двухступенчатого триггера

Временная диаграмма сигнала синхронизации, поясняющая работу триггера, приведена на рис. 2.39, б.

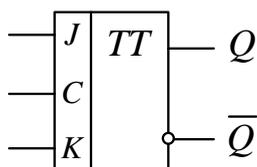
Рассмотрим ряд временных интервалов указанной диаграммы:

- $t < t_a$ – ведущий триггер отключен от информационных входов, ведомый триггер подключен к ведущему;
- $t_a \leq t \leq t_b$ – ведущий триггер отключен от информационных входов, ведомый триггер отключен от ведущего;
- $t_b < t < t_c$ – ведущий триггер подключён к информационным входам, ведомый триггер отключен от ведущего. В ведущий триггер записывается информация, поданная на входы;
- $t_c \leq t \leq t_d$ – ведущий триггер отключён от информационных входов, ведомый триггер отключён от ведущего;
- $t_d < t$ – ведущий триггер отключен от информационных входов, ведомый триггер подключён к ведущему, информация из ведущего триггера переписывается в ведомый. Это происходит сразу после момента времени t_d и означает, что фактически двухступенчатый триггер срабатывает при изменении сигнала синхронизации от 1 к 0. При этом выходные сигналы определяются теми входными информационными сигналами, которые имели место непосредственно перед отрицательным фронтом сигнала синхронизации.

JK-триггер (от англ. *jump* и *keep*), отличается от рассмотренного *RS*-триггера тем, что появление на обоих информационных входах (J и K) логических единиц (для прямых входов) приводит к изменению состояния триггера. Такая комбинация сигналов для *JK*-триггера не является запрещенной. В остальном *JK*-триггер подобен *RS*-триггеру, причем роль входа S играет вход J , а роль входа R – вход K . *JK*-триггеры реализуются в виде триггеров типа *MS* или в виде динамических триггеров (т. е. *JK*-триггеры являются синхронными).



На рисунке 2.40, а приведено условное графическое обозначение двухступенчатого *JK*-триггера, а на рисунке 2.40, б – полная таблица истинности его состояний.



а)

Y^t	K^t	Q^t	Q^{t+1}	Режим
0	0	0	0	Хранение
0	0	1	1	
0	1	0	0	Установка 0
0	1	1	0	
1	0	0	1	Установка 1
1	0	1	1	
1	1	0	1	$Q^{t+1} = \overline{Q^t}$
1	1	1	0	

б)

Рисунок 2.40. Двухступенчатый *JK*-триггер – а) и таблица его переходов – б)

Таблица истинности или таблица переходов *JK*-триггера аналогична таблице истинности *RS*-триггера, но не имеет определённых состояний. Данная таблица справедлива при активизации входа синхронизации.

JK-триггер может снабжаться дополнительными входами, служащими для установки триггера в состояние 0 и 1 независимо от сигналов на информационных входах и входах синхронизации.

Для *динамических триггеров* характерно блокирование информационных входов в тот момент, когда полученная информация передается на выход. В отношении реакции на входные сигналы динамический триггер, срабатывающий при изменении сигнала на входе *C* от 1 к 0, подобен рассмотренному двухступенчатому триггеру, хотя они отличаются внутренним устройством.

D-триггер (от англ. *delay*) повторяет на своём выходе состояние входа. Его можно образовать из любых *RS*- или *JK*-триггеров, если на их входы одновременно подавать взаимно инверсные сигналы. Условное графическое изображение такого триггера приведено на рисунке 2.41, а.

Хранение информации в *D*-триггерах обеспечивается за счёт синхронизации, поэтому все реальные *D*-триггеры имеют два входа: информационный *D* и синхронизации *C* (рис. 2.41, б).

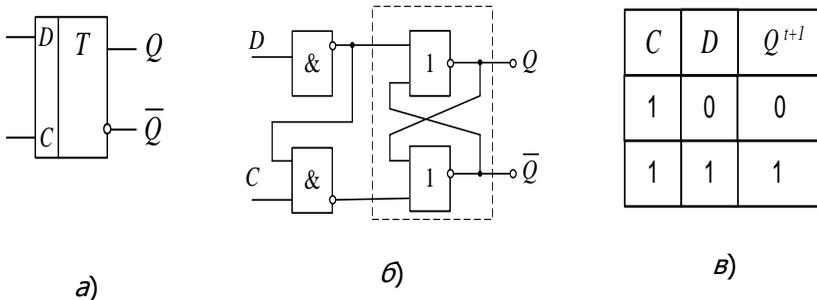


Рисунок 2.41. Графическое изображение – а), схема – б) и таблица состояний D-триггера – в)

В триггере сигнал на входе по сигналу синхронизации записывается и передается на выход (рис. 2.41, в). Так как информация на выходе остается неизменной до прихода очередного импульса синхронизации, D-триггер называют также триггером с запоминанием информации или триггером-защелкой. Он также может быть снабжен дополнительными входами асинхронной установки.

T-триггер изменяет свое логическое состояние на противоположное по каждому активному сигналу на информационном входе *T*. Условное графическое обозначение двухступенчатого T-триггера приведено на рисунке 2.42.

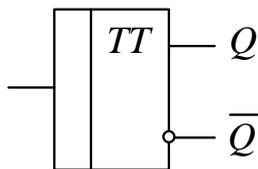


Рисунок 2.42. Двух-ступенчатый T-триггер

Согласно таблице истинности (рис. 2.40, б) JK-триггер переходит в инверсное состояние каждый раз при одновременной подаче на входы *J* и *K* логической 1.

Это свойство позволяет создать T-триггер на базе JK-триггера, объединяя входы *J* и *K*. T-триггер часто называют счетным триггером.

Счётчики импульсов. Счётчик импульсов – это последовательностное цифровое устройство, обеспечивающее хранение слова информации и выполнение над ним операции счёта, заключающейся в изменении значения числа в счётчике на 1. По существу счётчик представляет собой совокупность соединенных определенным образом триггеров. Основным параметр счётчика – модуль счёта. Это максимальное число единичных сигналов, которое может быть сосчитано счётчиком. Счётчики обозначают через *СТ* (от



англ. *counter*).

Счётчики классифицируют:

по модулю счета:

- двоично-десятичные;
- двоичные;
- с произвольным постоянным модулем счета;
- с переменным модулем счета;

по направлению счета:

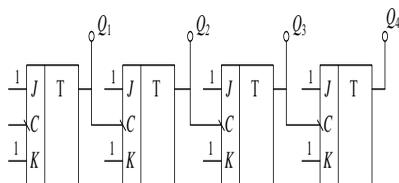
- суммирующие;
- вычитающие;
- реверсивные;

по способу формирования внутренних связей:

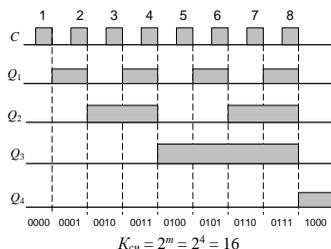
- с последовательным переносом;
- с параллельным переносом;
- с комбинированным переносом;
- кольцевые.

Суммирующий счётчик (рис. 2.43, а) построен на четырёх *JK*-триггерах, которые при наличии на обоих входах логической 1 переключаются в моменты появления на входах синхронизации отрицательных перепадов напряжения.

Временные диаграммы, иллюстрирующие работу счётчика, приведены на рисунке 2.43, б. Через $K_{\text{сч}}$ обозначен модуль счёта (коэффициент счёта импульсов). Состояние левого триггера соответствует младшему разряду двоичного числа, а правого – старшему разряду. В исходном состоянии на всех триггерах установлены логические нули. Каждый триггер меняет своё состояние лишь в тот момент, когда на него действует отрицательный перепад напряжения. Таким образом, данный счётчик реализует суммирование входных импульсов. Из временных диаграмм видно, что частота каждого последующего импульса в два раза меньше, чем предыдущая, т. е. каждый триггер делит частоту входного сигнала на два, что и используется в делителях частоты.



а)



б)

Рисунок 2.43. Суммирующий счётчик, реализованный на четырех JK-триггерах

Рассмотрим трёхразрядный вычитающий счётчик с последовательным переносом, схема и временные диаграммы работы которого приведены на рисунке 2.44, а и б.

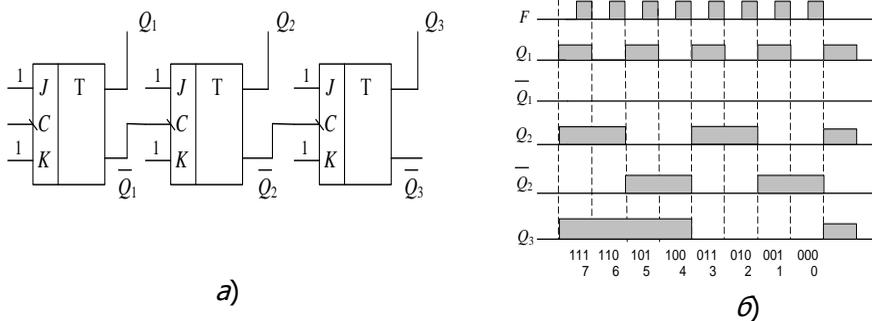


Рисунок 2.44. Трёхразрядный вычитающий счётчик

В счётчике используются три JK-триггера, каждый из которых работает в режиме T-триггера (триггера со счётным входом). На входы J и K каждого триггера поданы логические 1, поэтому по приходу заднего фронта импульса, подаваемого на его вход синхронизации C, каждый триггер изменяет предыдущее состояние.

Вначале сигналы на выходах всех триггеров равны 1. Это соответствует хранению в счётчике двоичного числа 111 или десятичного числа 7. После окончания первого импульса F первый триггер изменяет состояние: сигнал Q_1 станет равным 0, а $\bar{Q}_1 = 1$. Остальные триггеры при этом своё состояние не изменяют. После окончания второго импульса синхронизации первый триггер вновь изменяет свое состояние, переходя в состояние 1, ($\bar{Q}_1 = 0$).

Это обеспечивает изменение состояния второго триггера (второй триггер изменяет состояние с некоторой задержкой по отношению к окончанию второго импульса синхронизации, так как для его опрокидывания необходимо время, соответствующее времени срабатывания его самого и первого триггера). После первого импульса F счётчик хранит состояние 110. Дальнейшее изменение состояния счетчика происходит аналогично изложенному выше. После состояния 000 счетчик вновь переходит в состояние 111.

Рассмотрим трёхразрядный самоостанавливающийся вычитающий счётчик с последовательным переносом (рис. 2.45).

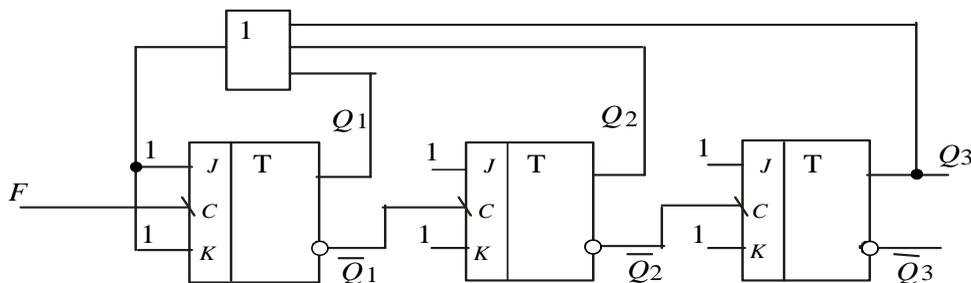


Рисунок 2.45. Трёхразрядный самоостанавливающийся вычитающий счётчик

После перехода счётчика в состояние 000 на выходах всех триггеров возникает сигнал логического 0, который подается через логический элемент ИЛИ на входы J и K первого триггера, после чего этот триггер выходит из режима T -триггера и перестаёт реагировать на импульсы F .

Рассмотрим трёхразрядный реверсивный счётчик с последовательным переносом (рис. 2.46).

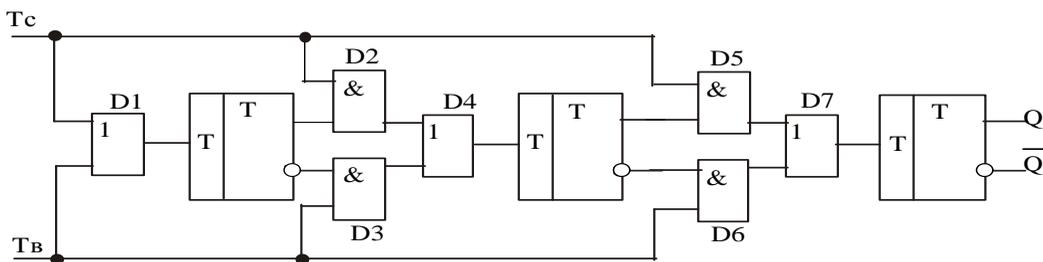


Рисунок 2.46. Трёхразрядный реверсивный счётчик

В режиме вычитания входные сигналы должны подаваться на вход T_B . На вход T_C при этом подаётся сигнал логического 0. Пусть все триггеры находятся в состоянии 111. Когда первый сигнал поступает на вход T_B , на входе T первого триггера появляется логическая 1, и он изменяет свое состояние. После этого на его инверсном входе возникает сигнал логической 1.

При поступлении второго импульса на вход T_B на входе второго триггера появится логическая 1, поэтому второй триггер изменит



Основы электроники устройств автоматики

своё состояние (первый триггер также изменит свое состояние по приходу второго импульса). Дальнейшее изменение состояния происходит аналогично. В режиме сложения счётчик работает аналогично четырёхразрядному суммирующему счётчику. При этом сигнал подаётся на вход T_C , а на вход T_B подаётся логический 0.

Регистры. Регистр – это последовательностное логическое устройство, используемое для хранения n -разрядных двоичных чисел и выполнения преобразований над ними. Регистр представляет собой упорядоченную последовательность триггеров, число которых соответствует числу разрядов в слове. С каждым регистром обычно связано комбинационное цифровое устройство, с помощью которого обеспечивается выполнение некоторых операций над словами.

Типичными являются следующие операции:

- прием слова в регистр;
- передача слова из регистра;
- поразрядные логические операции;
- сдвиг слова влево или вправо на заданное число разрядов;
- преобразование последовательного кода слова в

параллельный и обратно;

- установка регистра в начальное состояние (сброс).

Фактически любое цифровое устройство можно представить в виде совокупности регистров, соединенных друг с другом при помощи комбинационных цифровых устройств.

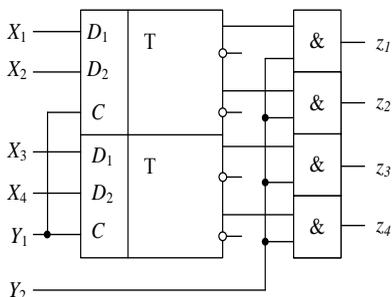
Регистры классифицируются по следующим видам:

- *накопительные* (регистры памяти, хранения);
- *сдвигающие*.

В свою очередь сдвигающие регистры делятся:

- *по способу ввода-вывода* информации на:
 - параллельные,
 - последовательные,
 - комбинированные;
- *по направлению передачи* информации на:
 - однонаправленные,
 - реверсивные.

Рассмотрим накопительный регистр с параллельными вводом и выводом информации (рис. 2.47).



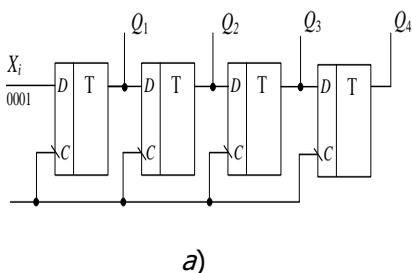
$Y_1 = 1$ – параллельная запись;
 $Y_1 = Y_2 = 0$ – хранение;
 $Y_2 = 1$ – параллельное считывание.

Рис. 2.47. Накопительный регистр

Основой регистра являются *D*-триггеры, которые на своих выходах повторяют значения сигналов на входах $X_1 - X_4$ (информационные входы) при логическом сигнале 1 на входе синхронизации (т. е. осуществляется параллельный ввод входной информации в регистр).

На четырёх двухвходовых элемента И реализованы схемы совпадения, входные сигналы которых совпадают с выходными сигналами триггеров в том случае, когда на вход Y_2 подана логическая единица. Таким образом, осуществляется параллельный вывод информации.

Сдвигающий регистр представлен на рисунке 2.48, а. В исходном состоянии на выходах всех триггеров присутствует логический 0.



№ такта	Данные	Q_1	Q_2	Q_3	Q_4
0	0	0	0	0	0
1	1	1	0	0	0
2	0	0	1	0	0
3	0	0	0	1	0
4	0	0	0	0	1

б)

Рис. 2.48. Сдвигающий регистр

При подаче логической 1 младшего разряда числа на вход 1-го триггера она запоминается в нем в момент действия положительного перепада тактового импульса. Состояние остальных триггеров не меняется, т. к. на их входах были логические 0, в соответствии с таблицей истинности (рис. 2.48, б).

Во время второго тактового импульса на входе первого триггера действует логический сигнал 0, на входе второго триггера – логический сигнал 1, на входе третьего и четвертого – логические сигналы 0. Эти



сигналы запоминаются триггерами, на входе которых они действовали, т. е. осуществляется сдвиг единицы вправо и т. д. Таким образом, за четыре такта осуществляется последовательный ввод в регистр четырёхразрядного двоичного числа.

2.10. Цифро-аналоговые и аналого-цифровые преобразователи

Цифро-аналоговым преобразователем (ЦАП) называется устройство, предназначенное для преобразования цифровой информации в аналоговую информацию. Сигнал на выходе ЦАП представляется в виде напряжения или тока, функционально связанных с входным управляющим кодом.

Преимущественно ЦАП используются для сопряжения цифровых электронных устройств с системами, работающими с аналоговыми сигналами, например, с выходными органами микропроцессорных устройств РЗА и управляющими исполнительными механизмами (расцепителями автоматических выключателей, контакторами управления электрическими машинами и другими исполнительными устройствами). Они также широко используются в качестве узлов обратных связей в аналоговых преобразователях и в устройствах сравнения цифровых величин с аналоговыми.

Аналого-цифровые преобразователи (АЦП) представляют собой устройства, предназначенные для преобразования электрических величин в цифровой код. В качестве электрических величин в основном используются ток и напряжение, являющиеся выходными сигналами различных датчиков: температуры, сопротивления, емкости, уровня жидкостей, давления и др. Однако промышленные ИМС АЦП предназначены только для работы с напряжением, поэтому принципы их построения и особенности схемной реализации будут рассмотрены ниже.

Существует множество способов для преобразования аналогового сигнала в поток цифровых данных, представляющий собой дискретную кодированную последовательность импульсов.

На практике чаще всего используется аналого-цифровое преобразование с помощью импульсно-кодовой модуляции (ИКМ). В этом случае процесс начинается с представления непрерывного сигнала в виде последовательности отсчетов, которые берутся через определённый промежуток времени (иначе говоря, с определённой частотой дискретизации). Эту функцию выполняет схема, называемая устройством выборки-хранения.

Запоминая мгновенное значение входного сигнала (чаще всего на конденсаторе), это устройство обеспечивает сохранение величины



Основы электроники устройств автоматики

взятого отсчета на время процесса оцифровки, который состоит в представлении амплитуды каждого отсчета в форме двоичного кодового слова с определённым количеством разрядов. Способ, используемый для выполнения такой оцифровки, и определяет возможности, сложность и цену АЦП.

Области применения ЦАП и АЦП достаточно широки. Они применяются в системах передачи данных, в измерительных приборах, в испытательных установках, в генераторах сигналов различной формы и т.д.

В связи с этим разработано и выпускается большое количество интегральных микросхем ЦАП и АЦП, а также продолжают работы по их совершенствованию. Разнообразным принципам построения ЦАП и АЦП и их схмотехнической реализации посвящено достаточно много специальных литературных источников. В данном учебном пособии рассмотрены известные классификации и характеристики, а также наиболее практически эффективные направления построения схем этих преобразователей.

2.10.1 Цифро-аналоговые преобразователи. Схемы ЦАП можно классифицировать по различным признакам: принципу действия, виду выходного сигнала и его полярности, элементной базе и др. По принципу действия наибольшее распространение в микроэлектронном исполнении получили ЦАП со сложением токов и делением напряжений.

По виду выходного сигнала ЦАП делятся на два вида: с токовым выходом и выходом по напряжению. Для преобразования выходного тока в напряжение обычно используются операционные усилители. По полярности выходного сигнала ЦАП делятся на однополярные и двухполярные.

Управляющий код, подаваемый на вход ЦАП может быть различным: двоичным, двоично-десятичным и др. Различными могут быть и уровни входных логических сигналов.

При формировании выходного напряжения ЦАП обычно используются источники опорного напряжения, которые бывают с постоянным и изменяющимся опорными напряжениями. Кроме того, ЦАП классифицируют по основным характеристикам: количеству разрядов, точности преобразования, быстродействию, потребляемой энергии от источников электропитания.

Все параметры ЦАП делятся на статические и динамические. К статическим параметрам относят: разрешающую способность, погрешность преобразования, диапазон значений выходного сигнала, характеристики управляющего кода, смещение нулевого уровня и некоторые другие. К динамическим показателям ЦАП принято относить: время



Основы электроники устройств автоматики

установления выходного сигнала, предельную частоту преобразования, динамическую погрешность.

Разрешающая способность ЦАП определяется величиной, обратной максимальному количеству градаций выходного сигнала. Так, если разрешающая способность ЦАП составляет 10^{-5} , то это означает, что максимальное число градаций выходного сигнала равно 10^5 . Иногда разрешающую способность ЦАП оценивают выходным напряжением при изменении входного кода на единицу младшего разряда, т.е. шагом квантования. Очевидно, что чем больше разрядность ЦАП, тем выше его разрешающая способность.

Погрешность преобразования ЦАП принято делить на дифференциальную и погрешность нелинейности. При увеличении выходного напряжения могут быть отклонения от линейной зависимости преобразования. *Погрешностью нелинейности* называют максимальное отклонение выходного напряжения от прямолинейного преобразования во всем диапазоне. *Дифференциальной погрешностью* называют максимальное отклонение от линейности для двух смежных значений входного кода.

Напряжение смещения нуля определяется выходным напряжением при входном коде, соответствующем нулевому значению.

Время установления $t_{уст}$ – это интервал времени от подачи входного кода до вхождения выходного сигнала в заданные пределы, определяемые погрешностью.

Максимальная частота преобразования – наибольшая частота дискретизации, при которой все параметры ЦАП соответствуют заданным значениям.

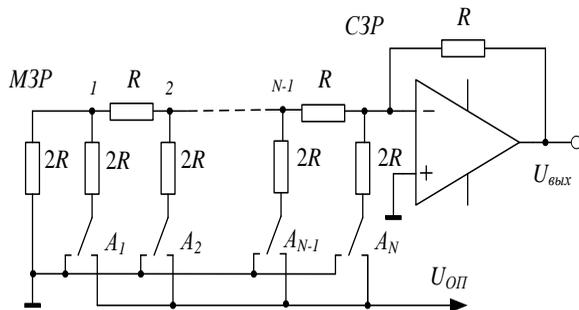
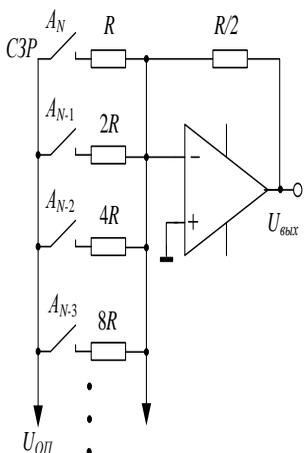
По совокупности параметров ЦАП делятся на три группы: общего применения, прецизионные и быстродействующие. *Быстродействующие* ЦАП имеют $t_{уст} < 100$ нс. К *прецизионным* относят ЦАП, имеющие погрешность нелинейности менее 0,1%.

Большинство схем ЦАП основано на суммировании токов, величина каждого из которых пропорциональна весу цифрового разряда, причем суммироваться должны токи разрядов, на входах которых присутствуют логические 1. Например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого старшего значащего разряда (СЗР) вес составит $2^3 = 8$, у третьего разряда – $2^2 = 4$, у второго – $2^1 = 2$ и младшего (МЗР) – $2^0 = 1$. Если вес МЗР $I_{МЗР} = 1$ мА, то $I_{СЗР} = 8$ мА, а максимальный выходной ток преобразователя $I_{Вых.макс} = 15$ мА и соответствует коду 1111. Очевидно, что, например, коду 1001 будет соответствовать $I_{Вых} = 9$ мА, коду 0111 – $I_{Вых} = 7$ мА и т.д. Схема, обеспечивающая генерацию и коммутацию по заданному коду точных токов приведена на рисунке



2.49, а.

В качестве ключей могут быть использованы биполярные транзисторы, фиксирующие нулевые потенциалы на левых выводах масштабных резисторов. Приведенная схема (рис. 2.49, а) имеет основной недостаток – большой диапазон сопротивлений применяемых резисторов, которые к тому же должны быть тщательно согласованы друг с другом.



а)

Рисунок 2.49. Схема генерации и коммутации по заданному коду точных токов – а), резисторная матрица $R-2R$ – б)

Преодолеть этот недостаток можно, если использовать резисторную матрицу $R-2R$ (рис. 2.49, б). При этом ключи должны быть выполнены на два направления.

Работа схемы основана на том, что любая часть ступенчатой матрицы $R-2R$ всегда имеет сопротивление, равное R . Например, для узла 1 (см. рис. 2.49, б) слева от него имеется два резистора, каждый с сопротивлением $2R$, следовательно, его выходное сопротивление равно R .

В узле 2 слева имеются последовательно соединенное выходное сопротивление узла 1 и резистора R (всего $2R$), а также резистор $2R$, подключенный параллельно. С учетом этого полное сопротивление будет $(R+R) || 2R = R$. Это справедливо для всех узлов резистивной матрицы. опорное напряжение, подключенное ключом старшего разряда, создает ток, определяющийся как $U_{оп}/2R$.



При подключении опорного напряжения в следующем разряде (и нулях в остальных) напряжение в узле $N-1$ будет равно $U_{оп}/4$, следовательно, ток на входе ОУ будет равен $U_{оп}/4R$. Полный ток на входе ОУ составит $I_{вх} = AU_{оп}/2^N R$, где A – преобразуемое двоичное число. Так как максимальное двоичное число $A = 2^N - 1$, то $U_{вых.макс} = (2^N - 1)/2^N$.

Рассмотренные схемы часто применяются в качестве умножающих ЦАП, при этом одним из сомножителей является напряжение $U_{оп}$, а вторым – двоичное число.

Существенно повысить быстродействие и точность ЦАП позволяют схемы, в которых коммутация напряжений заменена коммутацией токов. С учетом этого на рисунке 2.50 приведена схема ЦАП, предназначенная для управления инверсными сигналами ТТЛ, т.е. работающая в обратном коде.

Когда входной логический сигнал разряда соответствует 0, разрядный ток протекает в суммирующую точку ОУ через соответствующий диод Шоттки D_1 . Когда логический сигнал разряда равен 1, открывается соответствующий диод D_2 и положительный потенциал закрывает D_1 .

Применены диоды Шоттки, поэтому скорость преобразования лимитируется только быстродействием ОУ.

В практических случаях высокое быстродействие далеко не всегда обязательный параметр ЦАП.

Если ЦАП используется на выходе управляющего цифрового процессора для воздействия на исполнительные органы оборудования технологического процесса, то частота смены кода на его входе редко может превысить несколько десятков герц. В этом случае целесообразно использовать более дешевую разновидность ЦАП, обеспечивающую высокую точность и линейность при почти полном отсутствии прецизионных элементов.

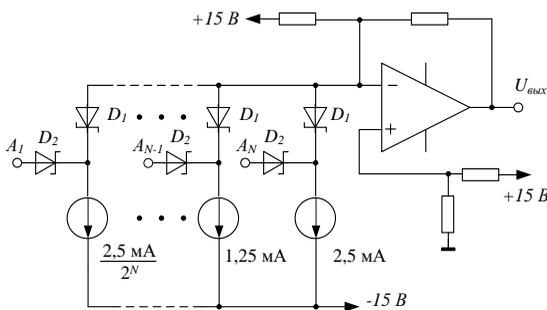


Рисунок 2.50. Упрощенная схема ЦАП

Схема такого ЦАП (рис. 2.51, а) основана на предварительном преобразовании кода в ШИМ-сигнал с последующей фильтрацией. В



статический регистр-защёлку *RGT* по импульсу «приём кода» заносится входной код. Синхронный счетчик *СТ2* непрерывно пересчитывает тактовые импульсы генератора *G* (рис. 2.51, а).

При совпадении кода в счётчике с кодом в регистре в точке *A* на входе *R* триггера *ТТ* возникает импульс, сбрасывающий его в 0. Когда счетчик заполнен, то триггер его *N*-го разряда переходит из 1 в 0. При этом происходит установка триггера *ТТ* в 1. Таким образом, на входе *ТТ* формируется импульс с длительностью $A\tau$, где *A* – число, записанное в регистре; τ – период следования тактовых импульсов генератора *G*. Отношение длительности импульса на выходе *ТТ* к его периоду будет равно $A/2^N$ и не зависит от τ .

На выходе *ТТ* включён комплементарный биполярный или КМОП – формирователь Φ и далее фильтр низкой частоты ФНЧ, выполненный на ОУ. Если ФНЧ имеет 4-й порядок, то для 10-разрядного преобразователя при $\tau = 1$ мкс верхняя граничная частота фильтра должна быть выбрана около 100 Гц, а максимальная частота смены кодов – в пределах 50 Гц. В этом случае $2^N\tau = 2^{10}$ мкс = 1024 мкс, частота импульсов на выходе *ТТ* близка к 1 кГц, и пульсации на выходе ФНЧ будут меньше цены $1/2$ МЗР.

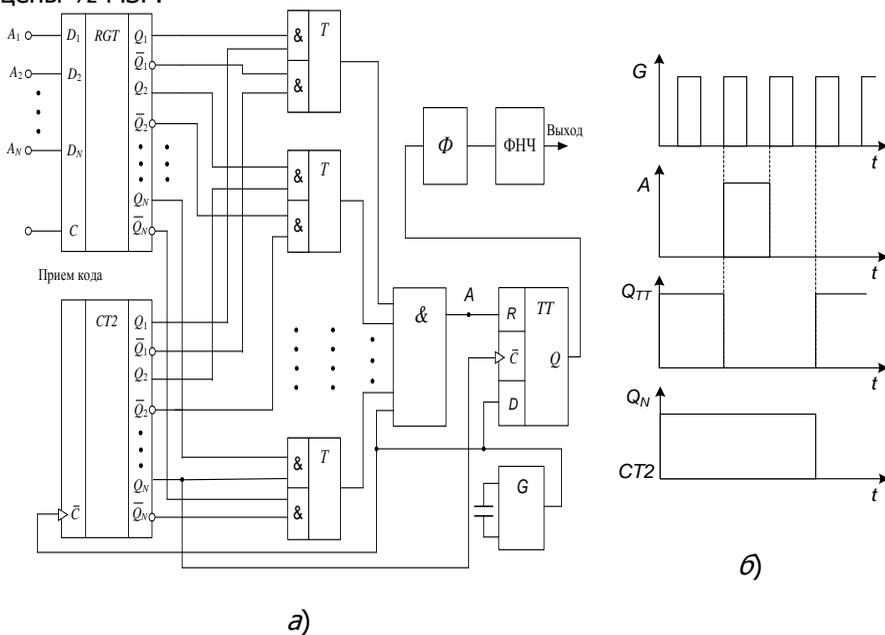


Рис. 2.51. Реализация ЦАП с предварительным преобразованием кода в ШИМ-сигнал



Описанный ЦАП намного дешевле, чем схемы ЦАП с делителями токов и напряжений при одинаковой точности.

Одной из проблем схем ЦАП являются «мерцания» или «иголки», возникающие в выходном напряжении при смене входного кода. Они вызываются асинхронностью установки разрядов. Для их устранения приходится использовать на выходах ЦАП устройства выборки-хранения.

Другая проблема – неравномерность или дифференциальная нелинейность преобразования, обусловленные ошибками задания разрядных токов. В наихудших случаях нелинейность может переходить в немонотонность характеристики код – выходное напряжение, однако разработаны приемы, исключающие такую возможность.

Но иногда даже слабо выраженная дифференциальная нелинейность бывает недопустима, например, при использовании ЦАП в прецизионных контурах регулирования, где нелинейность может вести к возникновению автоколебаний.

2.10.2 Аналого-цифровые преобразователи. В общем случае входное напряжение АЦП характеризуется его мгновенным значением u . Однако для оценки напряжения можно также пользоваться его средним за выбранный промежуток времени T значением. В связи с этим все типы АЦП можно разделить на две группы: АЦП *мгновенных значений* напряжения и АЦП средних значений напряжения. Так как операция усреднения предполагает интегрирование мгновенного значения напряжения, то АЦП средних значений часто называют *интегрирующими*.

При преобразовании напряжения в цифровой код используются три независимых операции: *дискретизация, квантование и кодирование*.

Процедура аналого-цифрового преобразования непрерывного сигнала представляет собой преобразование непрерывной функции напряжения $u(t)$ в последовательность чисел $u(t_n)$, где $n = 0, 1, 2, \dots$, отнесенных к некоторым фиксированным моментам времени. При дискретизации непрерывная функция $u(t)$ преобразуется в последовательность ее отсчетов $u(t_n)$, как показано на рисунке 2.52, а.

Вторая операция, называемая квантованием, состоит в том, что мгновенные значения функции $u(t)$ ограничиваются только определенными уровнями, которые называются уровнями квантования. По существу квантование представляет собой операцию округления непрерывной величины до ближайшего целого значения. В результате квантования непрерывная функция $u(t)$ принимает вид ступенчатой кривой

$u_k(t)$ показанной на рисунке 2.52, б.

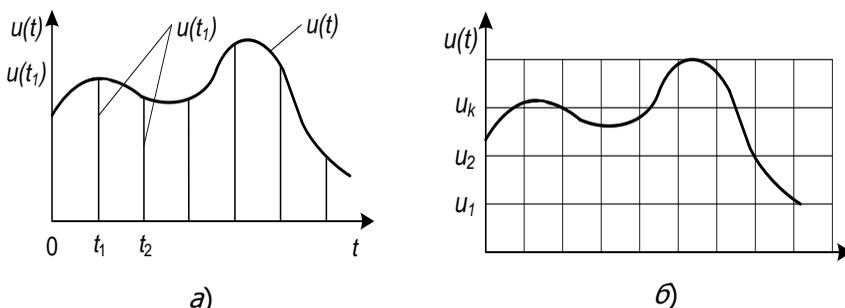


Рисунок 2.52. Квантование непрерывной величины

Третья операция, называемая кодированием, представляет дискретные квантованные величины в виде цифрового кода, т. е. последовательности цифр, подчинённых определённому закону. С помощью операции кодирования осуществляется условное представление численного значения величины.

В основе дискретизации сигналов лежит принципиальная возможность представления их в виде взвешенных сумм:

$$u = \sum_n a_n f_n(t),$$

где a_n - некоторые коэффициенты или отсчёты, характеризующие исходный сигнал в дискретные моменты времени; $f_n(t)$ – набор элементарных функций, используемых при восстановлении сигнала по его отсчётам.

Дискретизация бывает равномерная и неравномерная. При равномерной дискретизации период отсчетов T остаётся постоянным, а при неравномерной – период может изменяться. Неравномерная дискретизация чаще всего обусловлена скоростью изменения сигнала и потому называется адаптивной.

В основе равномерной дискретизации лежит *теорема отсчётов*, согласно которой в качестве коэффициентов a_n используют мгновенные значения сигнала $u(t_n)$ в дискретные моменты времени $t_n = T_n$, а период дискретизации выбирают из условия $T = (2f_m)^{-1}$, где f_m – максимальная частота в спектре исходного сигнала.

При дискретизации сигнала появляется погрешность, обусловленная конечным временем одного преобразования и неопределённостью момента времени его окончания. В результате вместо равномерной дискретизации получаем дискретизацию с переменным периодом. Такая погрешность называется апертурной.

Основы электроники устройств автоматики



Если считать, что апертурная погрешность определяется скоростью изменения сигнала, то ее можно определить по формуле:

$$\Delta u_a = U'(t_n) T_a,$$

где T_a — апертурное время; $U'(t_n)$ — скорость изменения сигнала в момент времени t_n .

Для гармонического сигнала $u(t) = U_m \sin \omega t$ максимальное значение апертурной погрешности получается при условии $u'(t) = U_m$, т. е. при $\cos \omega t = 1$. Для снижения апертурной погрешности увеличивают частоту преобразования АЦП.

В отличие от дискретизации, которая теоретически является обратимой операцией, квантование представляет собой необратимое преобразование исходной последовательности и сопровождается появлением неизбежных погрешностей. Характеристика идеального квантователя приведена на рисунке 2.53, а. При равномерном квантовании расстояние между двумя соседними значениями делается постоянным. Разность между двумя соседними значениями квантованной величины называется шагом квантования h . Поскольку квантование представляет собой операцию округления непрерывной величины до ближайшего целого значения, то максимальная погрешность квантования равна $\pm 0,5h$ (рис. 2.53, б). В АЦП погрешность квантования определяется как единица младшего значащего разряда (ЕМР).

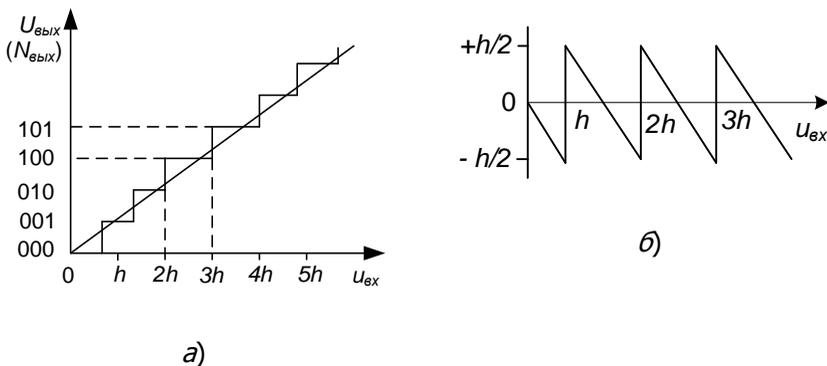


Рисунок 2.53. Характеристика идеального квантователя – а) и погрешность квантования – б)

Двоичные числа, используемые в АЦП, как правило, нормализованы,

т. е. их абсолютное значение не превышает единицы. Они представляют собой отношение входного сигнала к полному диапазону $C = N/2^n$.



Основы электроники устройств автоматики

Основные характеристики АЦП.

Характеристики АЦП зависят не только от его построения, но и от характеристик элементов, которые входят в его состав. Тем не менее, большинство АЦП оценивают по их основным метрологическим показателям, которые делятся на статические и динамические.

К статическим характеристикам АЦП относят:

- абсолютные значения и полярности входных сигналов,
- входное сопротивление,
- значения и полярности выходных сигналов,
- выходное сопротивление,
- значения напряжений и токов источников питания,
- количество двоичных или десятичных разрядов выходного

кода,

- погрешности преобразования постоянного напряжения и др.

К динамическим параметрам АЦП относят:

- время преобразования,
- максимальную частоту дискретизации,
- апертурное время,
- динамическую погрешность и др.

Основной характеристикой АЦП является *его разрешающая способность*, которую принято определять величиной, обратной максимальному числу кодовых комбинаций на выходе АЦП. Разрешающую способность можно выражать в процентах, в количестве разрядов или в относительных единицах. Например, 10-разрядный АЦП имеет разрешающую способность $(1024)^{-1} \approx 10^{-3} = 0,1\%$. Если напряжение шкалы для такого АЦП равно 10В, то абсолютное значение разрешающей способности будет около 10мВ.

Реальное значение разрешающей способности отличается от расчетного из-за погрешностей АЦП. Точность АЦП определяется значениями абсолютной погрешности, дифференциальной и интегральной нелинейности. Абсолютную погрешность АЦП определяют в конечной точке характеристики преобразования, поэтому ее обычно называют погрешностью полной шкалы и измеряют в ЕМР.

Дифференциальную нелинейность (DNL) определяют через идентичность двух соседних приращений сигнала, т. е. как разность напряжений двух соседних квантов: $DNL = h_j - h_{j-1}$. Иначе она определяет степень неравномерности ступенек квантования. Определение дифференциальной нелинейности показано на рисунке 2.54, а.

Интегральная нелинейность АЦП (INL) характеризует идентичность приращений во всем диапазоне входного сигнала. Она определяет отклонение зависимости преобразуемый сигнал – выходной код от прямой линии. Обычно её определяют, как $INL = u'_j - u_i$ (рис. 2.54, б).

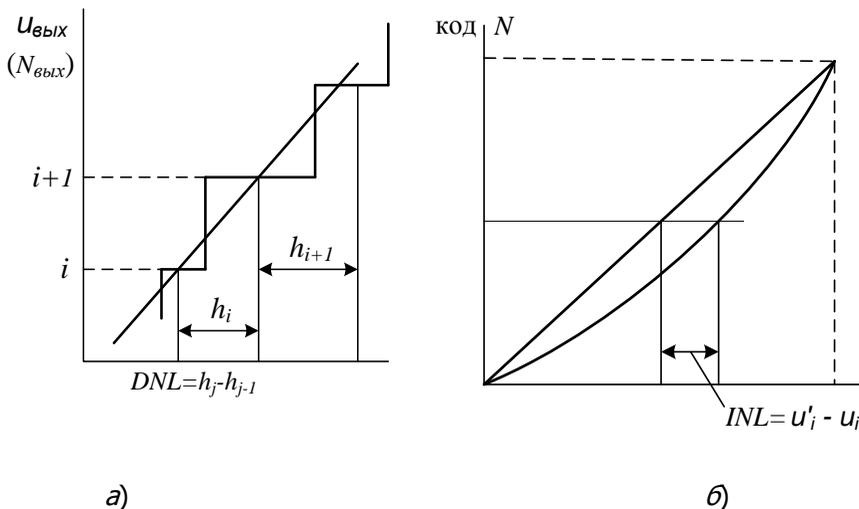


Рисунок 2.54. Дифференциальная а) и интегральная нелинейность квантования б)

Малой дифференциальной нелинейности может соответствовать значительная интегральная нелинейность, и наоборот.

Время преобразования $T_{пр}$ обычно определяют как интервал времени от начала преобразования до появления на выходе АЦП устойчивого кода входного сигнала. Для одних типов АЦП это время постоянное и не зависит от значения входного сигнала, для других АЦП это время зависит от значения входного сигнала. Если АЦП работает без устройства выборки и хранения, то время преобразования является апертурным временем.

Максимальная частота дискретизации – частота, с которой возможно преобразование входного сигнала, при условии, что выбранный параметр (например, абсолютная погрешность) не выходит за заданные пределы.

Иногда максимальную частоту преобразования принимают равной обратной величине времени преобразования, Однако это пригодно не для всех типов АЦП.

Принципы построения АЦП.

Все типы используемых АЦП делятся на АЦП мгновенных значений напряжения и АЦП средних значений напряжения (интегрирующие АЦП). Кроме того среди множества современных схем АЦП выделяют две важные группы. Первая – это АЦП высокой точности и помехоустойчивости, но низкого или среднего быстродействия. Одной из лучших схем этой группы является АЦП с двухтактным интегрированием.



Вторая группа – это АЦП высокого быстродействия, но умеренной точности.

Требование высокой точности в сочетании с высоким быстродействием в системах РЗА встречается достаточно редко. Если такие требования предъявляются, то необходимо тщательно проверить их обоснованность, перед тем как приступить к проектированию.

Простейшие схемы АЦП мгновенных значений напряжения могут иметь достаточно высокие точностные характеристики. На рисунке 2.55 представлен АЦП, предназначенный для связи с микропроцессором в составе несложных измерительных систем. В нём может быть использован ШИМ, запуск которого и подсчёт числа импульсов на выходе конъюнктора осуществляет микропроцессор МП (рис. 2.55, а).

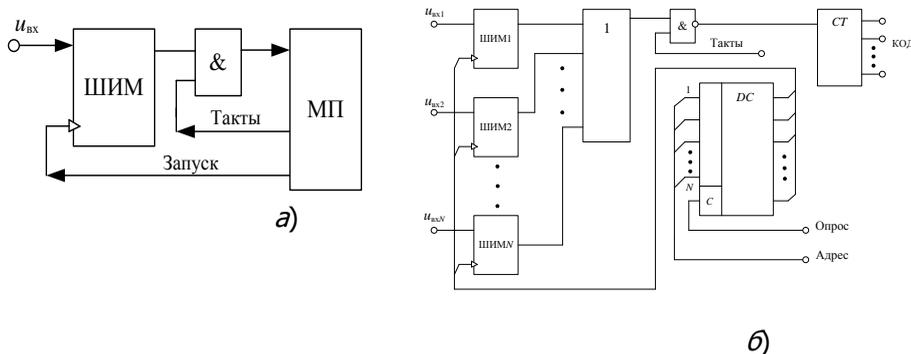


Рисунок 2.55. Простейшие схемы АЦП мгновенных значений напряжения

Так как длительность импульса на выходе ШИМ пропорциональна входному напряжению $U_{вх}$, то и число синхроимпульсов, попадающих на вход МП с выхода конъюнктора, также пропорционально $U_{вх}$. Между конъюнктором и МП может быть установлен счетчик импульсов и предусмотрен внутренний генератор тактовых импульсов. Схема чувствительна к дрейфу частоты синхроимпульсов, и ее целесообразно использовать в тех случаях, когда кварцевый генератор тактовых импульсов уже имеется в системе. Применение АЦП с ШИМ эффективно в многоканальных системах.

Учитывая простоту схемы ШИМ есть смысл использовать в каждом канале свой модулятор, что позволяет исключить из схемы аналоговый коммутатор (рис. 2.55, б). Здесь DC – стробируемый импульсом опроса дешифратор адреса на N входов и 2^n выходов.

Стробирующий импульс опроса необходим не только, чтобы точно синхронизировать опрос аналоговых сигналов, но и для исключения ложных запусков невыбранных ШИМ-преобразователей помехами –



«иголками» на выходе дешифратора. Сигналы с выходов ШИМ через джампер попадают на схему И-НЕ, где заполняются счётными тактовыми импульсами, которые подсчитываются счётчиком СТ. На его выходе формируется код, пропорциональный сигналу в данном канале.

Одной из самых быстродействующих схем по принципу действия реализуется в параллельных АЦП (рис. 2.56, а).

Все резисторы делителя имеют одно и тоже сопротивление, поэтому напряжения на «опорных» входах компараторов увеличивается от $U_{оп}/2^n$ до $U_{оп}(2^n - 1)/2^n$ ступеньками по $U_{оп}/2^n$ каждая. На выходах компараторов образуется унитарный код, соответствующий входному сигналу (на выходах всех «младших» компараторов – 1, на выходах остальных – 0). Выходы компараторов подключены к декодирующему элементу, преобразующему унитарный код в двоичный.

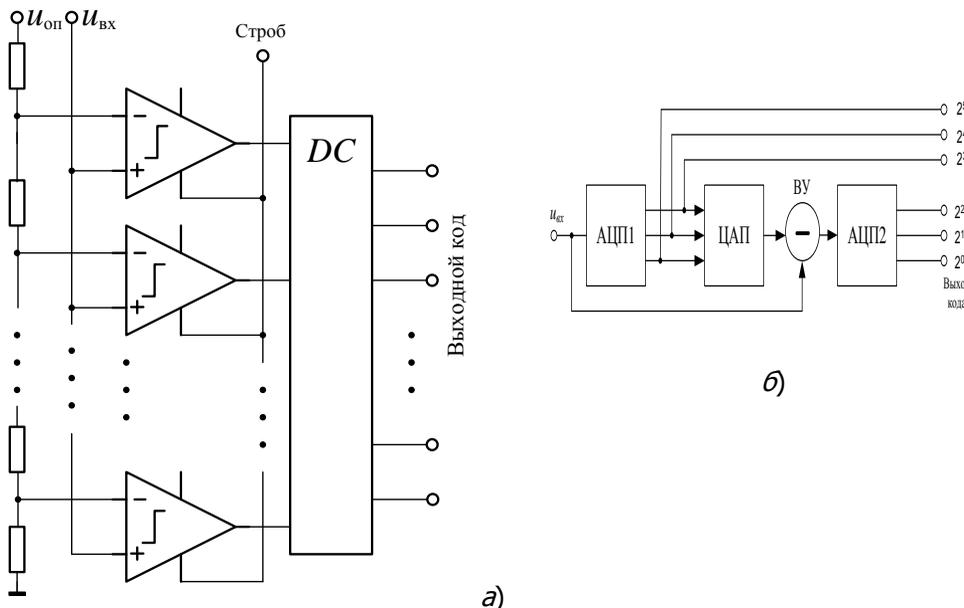


Рисунок 2.56. Быстродействующие схемы АЦП

Для синхронизации работы всей системы компараторы снабжены стробирующими входами. Применяются сверхбыстродействующие компараторы с «защелкиванием». Время преобразования преимущественно определяется переходным процессом в компараторах и в декодирующем элементе.

В современных образцах АЦП время преобразования составляет 10 нс. Однако объём элементов схемы компаратора очень велик (255



компараторов при 8 разрядах). Поэтому приемлемые точностные характеристики получаются только при изготовлении их в виде полупроводниковых ИМС.

Примерами параллельных АЦП являются ИМС серии КП1107ПВ1, 2, 3 (ПВ1 – 6 разрядов; ПВ2 – 8 разрядов, выход ТТЛ, время преобразования 0,1-0,2 мкс; ПВ3 – 6 разрядов, выход ЭСЛ, время преобразования 20 нс).

Параллельные АЦП иногда объединяют в параллельно-последовательные схемы, в которых первый преобразователь осуществляет грубое преобразование для получения старших разрядов кода, а второй служит для определения младших разрядов (рис. 2.56, б). В таких схемах после «грубого» АЦП1 включают быстродействующий ЦАП и на второй АЦП2 подают через вычитающее устройство (ВУ) разность между входным сигналом и выходным напряжением ЦАП, усиленную в $2N$ раз (N – разрядность «грубого» АЦП). За счет этого снижено общее быстродействие, но точность может быть повышена до 10-12 разрядов. В предельном случае можно использовать одноразрядные АЦП (т.е. просто компараторы) с удвоением разности в каждом разряде преобразования. Такие АЦП называются каскадными.

Наиболее распространенный тип АЦП – с поразрядным уравниванием (рис. 2.57).

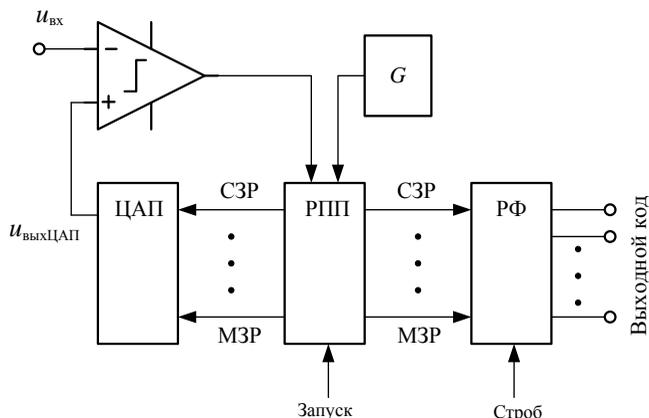


Рисунок 2.57. АЦП с поразрядным уравниванием

В процессе преобразования на регистре последовательных приближений (РПП) сначала устанавливается код, состоящий из 1 в N -м старшем разряде (СЗР) и нулей в остальных $N-1$ разрядах. Этот код подается на вход ЦАП, выходное напряжение которого $U_{\text{выхЦАП}}$ сравнивается с входным напряжением $u_{\text{вх}}$ на компараторе.

Если $u_{\text{вх}} > U_{\text{выхЦАП}}$, то 1 остаётся в СЗР РПП. Если $u_{\text{вх}} < U_{\text{выхЦАП}}$, то 1



Основы электроники устройств автоматики

в СЗР заменяется на 0. Далее записывается 1 в следующий «по старшенству», $(N-1)$ -й разряд РПП, и снова производится сравнение $u_{\text{вх}}$ и $U_{\text{выхЦАП}}$. Если при этом $u_{\text{вх}} > U_{\text{выхЦАП}}$, то в $(N-1)$ -м разряде остаётся 1, если $u_{\text{вх}} < U_{\text{выхЦАП}}$, то в $(N-1)$ -й разряд пишется 0. Таким образом, после N тактов сравнения по всем разрядам в РПП оказывается код, соответствующий $u_{\text{вх}}$.

Схема снабжается выходным статическим регистром-фиксатором (РФ) с шинными формирователями с тремя состояниями выхода, что позволяет непосредственно соединять выход АЦП с шиной данных системы и хранить результат предыдущего преобразования до окончания следующего цикла.

Тактовый генератор G и источник опорного напряжения ЦАП обычно делаются встроенными (но допускается и внешнее задание тактовых импульсов и опорного напряжения). Для запуска схемы задаётся один внешний сигнал, сбрасывающий РПП и инициирующий новый цикл преобразования. Кроме того, предусматривается сигнал разрешения считывания данных «Строб».

В ИМС таких АЦП выводы аналоговой и цифровой земли разделены и предусмотрена внешняя подстройка нуля. Примерами таких схем могут служить ИМС КП1113ПВ1 и К1108ПВ1 (каждая является 10-разрядным АЦП с ТТЛ-выходом; время преобразования у К1108ПВ1 – около 1 мкс).

В параллельно-последовательных схемах АЦП и в схемах АЦП с поразрядным уравниванием разумно сочетается быстроедействие с минимальным объемом элементов.

2.11. Микропроцессорные системы

Работу микропроцессоров обеспечивают «поддерживающие» устройства, которые могут быть распределены на три группы.

Запоминающие устройства с произвольной или оперативной выборкой (ОЗУ) необходимы для доступа микропроцессора к памяти со считыванием и записью. Однокристалльные микропроцессоры, как правило, снабжены небольшой по объему внутренней памятью, тем не менее, обычно для организации памяти требуются определенные ИМС.

Постоянное запоминающее устройство (ПЗУ) необходимо для управляющих программ и, возможно, операционных систем и интерпретаторов языков программирования высокого уровня. Такая память обеспечивается также определенными ИМС ПЗУ.

Микросхемы для ввода-вывода выполняют функцию связи микропроцессора с внешними устройствами. Такие связи реализуются с помощью БИС, конфигурация которых определяется программно и, которые называются программируемыми. Микросхемы ввода-вывода



подразделяются на параллельные и последовательные и, которые осуществляют связи с портами.

Базовая конфигурация микропроцессорной системы приведена на рис. 2.58.

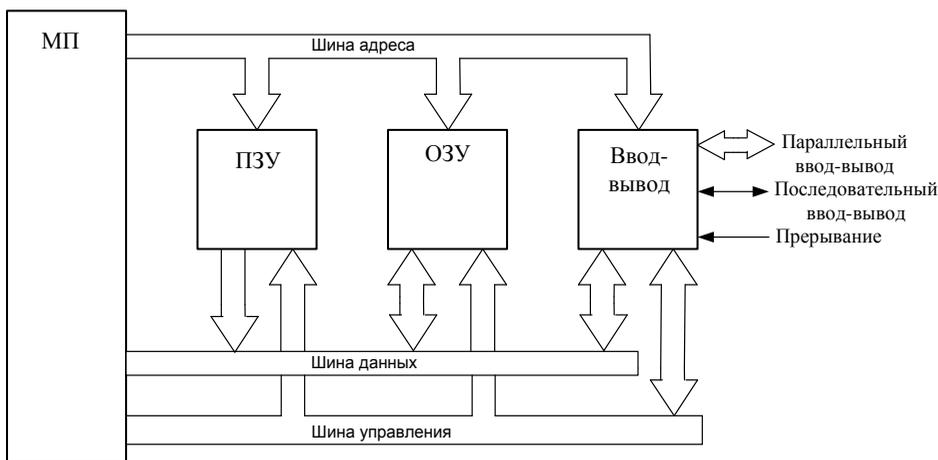


Рисунок 2.58. Базовая конфигурация микропроцессорной системы

Конфигурация содержит микропроцессор МП, ПЗУ, ОЗУ и ИМС ввода-вывода, три информационные шины: адреса, данных и управления. Поэтому одним из требований к вспомогательным ИМС является необходимость наличия тристабильных выходов. С их помощью обеспечивается отключение ИМС от шины, когда последняя не требуется. Вспомогательные ИМС (ПЗУ, ОЗУ и др.) почти всегда выбираются или разрешаются низким уровнем сигнала, которые обычно формируются дешифратором адреса. На входы дешифратора адреса подаются сигналы с шины адреса. При этом дешифратор адреса как бы разделяет имеющуюся память на блоки, каждый из которых соответствует конкретной вспомогательной ИМС. Когда МП считывает или записывает информацию, например в ОЗУ, дешифратор адреса обеспечивает выбор только ОЗУ, а внутренние буферы ИМС ПЗУ и ввода-вывода удерживают их выходы в высокоимпедансном состоянии.

Если все связи с ОЗУ внешних устройств вести под управлением МП, то последний может быть слишком загружен большим количеством операций. Поэтому обычно в систему дополнительно вводят контроллер прямого доступа к памяти (ПДП), ведающий обращениями к ОЗУ.

К внешним устройствам микропроцессорной системы относятся



Основы электроники устройств автоматики

алфавитно-цифровые печатающие устройства, операторские пульты с дисплеями, терминалами (клавиатуры, мыши и др.), приемники локальных вычислительных систем и аппаратуры телемеханики, показывающие табло, устройства автоматической связи с объектом – измерительные системы с АЦП, выходные преобразователи для связи с исполнительными устройствами и механизмами.

Основными элементами портов являются фиксаторы или регистры-защелки. Это обычные параллельные регистры, отслеживающие входной код при одном значении управляющего сигнала и фиксирующие его при противоположном значении сигнала управления, поступающего от МП. В большинстве случаев все порты соединяются с одной общей шиной данных и выбираются по адресу (номеру) порта.

Важным свойством, которым должна обладать микропроцессорная система, является способность к прерываниям по приоритету. Это означает, что порядок обслуживания внешних устройств ставится в зависимость от их приоритета в системе. Например, программа аварийного отключения объекта в результате срабатывания релейной защиты должна иметь наивысший приоритет.



3. КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ

3.1. Контрольные вопросы по основам элементной базы и аналоговой схемотехнике

1. Укажите назначение и виды резисторов.
2. Представьте схему замещения и укажите основные параметры реальных конденсаторов.
3. Охарактеризуйте конструкцию индуктивностей и магнитопроводов силовых трансформаторов.
4. Объясните назначение электромагнитного экранирования.
5. Укажите характеристики идеальных и реальных источников тока и напряжения.
6. Представьте условия и применимость согласованной нагрузки электронных узлов.
7. Объясните особенности прохождения сигналов через пассивные RC -цепи.
8. Дайте характеристику применимости и свойств электронно-дырочного перехода.
9. Объясните происхождение диффузионного и дрейфового токов в $p-n$ - переходе.
10. Напишите уравнение Эберса-Молла и представьте графическое изображение ВАХ электронно-дырочного перехода.
11. Укажите особенности переходного процесса в $p-n$ - переходе.
12. Назовите назначение и основные свойства полупроводниковых диодов.
13. Представьте ВАХ реальных, идеальных и прецизионных диодов.
14. Укажите отличие статического и дифференциального сопротивлений диода.
15. Укажите назначение и основные характеристики стабилитронов и стабилиторов.
16. Укажите основные свойства и области применения диодов Шоттки.
17. Охарактеризуйте физические особенности и применения тиристоров.
18. Представьте и укажите особенности однофазных однополупериодной и двухполупериодных схем выпрямления.
19. Приведите схему параметрического стабилизатора напряжения и условия выбора его режима стабилизации.
20. Дайте определение коэффициентов пульсации и сглаживания.
21. Назовите основные параметры, по которым производится вы-



Основы электроники устройств автоматики

бор выпрямительных диодов.

22. Укажите схемы включения и режимы работы биполярных транзисторов.

23. Дайте сравнительную оценку характеристик схем включения транзисторов.

24. Объясните динамические характеристики биполярных транзисторов.

25. Охарактеризуйте свойства биполярного транзистора в линейном и ключевом режимах.

26. Приведите схему замещения биполярного транзистора в мало-сигнальном режиме и основные уравнения в h -параметрах.

27. Дайте характеристику режимов работы однокаскадного УНЧ.

28. Дайте определение статического режима транзисторного каскада.

29. Приведите схему однокаскадного УНЧ и укажите назначение всех его элементов.

30. Представьте методику выбора рабочей точки режима покоя УНЧ.

31. Приведите характеристики и основные параметры усилительных каскадов.

32. Укажите отличия реальных усилительных каскадов от идеальных на примере АЧХ и ФЧХ.

33. Объясните принцип действия температурной стабилизации однокаскадного УНЧ.

34. Перечислите и охарактеризуйте классы усиления усилительных каскадов.

35. Представьте схему и укажите основные свойства усилительного каскада с общим коллектором.

36. Перечислите типы полевых транзисторов и их особенности.

37. Охарактеризуйте усилительные свойства полевого транзистора с управляющим переходом.

38. Дайте характеристику и особенности конструкции МДП- транзисторов со встроенным и индуцированным каналом.

39. Приведите типовые передаточные и динамические характеристики полевых транзисторов.

40. Укажите свойства ключевого режима полевого транзистора и влияние емкостей его переходов.

41. Дайте характеристику *IGBT*-транзистора и особенностей его использования в ключевых схемах.

42. Охарактеризуйте назначение и свойства обратных связей усилительных каскадов.

43. Укажите условия автогенераторного режима транзисторных



Основы электроники устройств автоматики

каскадов.

44. Представьте классификацию и укажите основные свойства операционных усилителей.

45. Дайте характеристику основных каскадов типовой схемы операционного усилителя.

46. Укажите свойства входных дифференциальных каскадов ОУ.

47. Укажите свойства выходных двухтактных каскадов ОУ.

48. В чем отличие дифференциального и синфазного входных сигналов.

49. Назовите характеристики идеального ОУ и объясните понятие «виртуального нуля».

50. Охарактеризуйте свойства ОУ в зависимости от вида и параметров обратной связи.

51. Представьте графики проходных характеристик ОУ и дайте определение напряжения смещения нуля.

52. Укажите особенности построения схем функциональных преобразователей на ОУ.

53. Дайте характеристику инвертирующего и неинвертирующего операционных усилителей и сумматоров на их основе.

54. Укажите назначение и свойства разностного усилителя на ОУ.

55. Укажите свойства интегрирующего и дифференцирующего усилителей на ОУ.

56. Дайте характеристику ОУ с нелинейными обратными связями на примере логарифмирующего и антилогарифмирующего усилителей.

57. Охарактеризуйте свойства и назначение прецизионных выпрямителей.

58. Приведите назначение и особенности компараторного включения ОУ.

3.2. Контрольные вопросы по цифровой электронике

1. Охарактеризуйте основные положения цифровой электроники.

2. Укажите свойства способов кодирования в двоичной системе счисления.

3. Представьте основные логические функции и теоремы алгебры логики.

4. Укажите способы реализации логических функций.

5. Дайте классификацию и характеристику основных параметров цифровых ИМС.

6. Укажите особенности схемотехники выходных каскадов цифровых ИМС.

7. Назовите свойства и особенности схемотехники ИМС на бипо-



Основы электроники устройств автоматики

лярных транзисторах (серии ТТЛ, ТТЛШ, ЭСЛ, И²Л).

8. Назовите свойства и особенности схемотехники ИМС на МДП-транзисторах (серии p -, n -МОП, КМДП, БИКМОП).

9. Назовите отличия комбинационных и последовательностных цифровых устройств.

10. Определите назначение и параметры шифраторов и дешифраторов двоичных сигналов.

11. Определите назначение и параметры логических преобразователей кодов.

12. Определите назначение и параметры мультиплексоров и демultipлексоров.

13. Охарактеризуйте назначение и параметры сумматоров двоичных сигналов.

14. Дайте определение триггеров и назовите их типы.

15. Укажите, чем отличаются синхронные и асинхронные триггеры.

16. Укажите основные отличительные признаки RS -, D -, T - и JK -триггеров.

17. Определите назначение и параметры счетчиков импульсов.

18. Определите назначение, виды и параметры регистров.

19. Дайте определение и укажите основные принципы построения ЦАП.

20. Охарактеризуйте отличительные особенности мгновенных и интегральных АЦП.

21. Дайте определение и назовите основные характеристики АЦП.

22. Укажите основные принципы построения и характеристики микропроцессорных систем.

3.3. Контрольные задания с примерами решений

3.3.1. Задания по аналоговой схемотехнике

В контрольную работу включены три задачи. Номера вариантов каждой задачи определяются по последней цифре шифра зачётной книжки.

Задача № 1. Рассчитать однофазный двухполупериодный выпрямитель без сглаживающего фильтра с активным сопротивлением нагрузки, с идеальными диодами и трансформатором, т.е. без учёта потерь в них. Схема выпрямителя, вид диодов, средние значения выпрямленного напряжения U_d и тока I_d в нагрузке и действующее значение напряжения сети переменного тока U_1 для каждого варианта указаны в таблице 3.1. Рабочая температура диодов для всех вариантов



не более 50°C, частота питающего напряжения 50 Гц.

Таблица № 3.1

Вариант №	Схема выпрямителя	Тип диодов	U_d , В	I_d , А	U_1 , В
1	Двухполупериодная со средней точкой	Германиевые, кремниевые диоды	400	0,1	127
2	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	60	0,5	127
3	Двухполупериодная со средней точкой	Германиевые, кремниевые диоды	1000	0,3	220
4	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	120	0,5	220
5	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	48	0,5	220
6	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	36	5	127
7	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	110	0,4	220
8	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	24	2	127
9	Двухполупериодная со средней точкой	Полупроводниковые диоды	300	0,2	220
10	Мостовая однофазная	Германиевые, кремниевые диоды, мостовой блок	24	0,4	127

При решении требуется:

1) ориентировочно определить расчетные параметры выпрямителя: среднее I_0 и максимальное I_{0max} значения выпрямленного тока, проходящего через каждый диод в прямом направлении; максимальное (амплитудное) значение обратного напряжения $U_{обр,max}$ приложенного к диоду в непроводящий полупериод; действующие значения токов I_1 и I_2 и напряжения U_2 (при заданном U_1) во вторичной и первичной обмотках трансформатора; мощность вторичной и первичной обмоток P_1 , P_2 и

Основы электроники устройств автоматики



типovou мощность $P_{\text{тp}}$ трансформатора; сопротивление нагрузки $R_{\text{н}}$ выпрямителя;

2) подобрать наиболее подходящий по параметрам тип полупроводникового диода. Изобразить с выбранными диодами схему выпрямителя и временные диаграммы токов и напряжений при работе выпрямителя без сглаживающего фильтра;

3) дополнительно выбрать и рассчитать сглаживающий однозвенный или двухзвенный Г - образный LC - фильтр. Представить схему выбранного фильтра.

Следует обратить внимание на различие формул для расчёта некоторых параметров двухполупериодных выпрямителей, собранных по однофазной мостовой схеме и однофазной схеме со средней точкой. Так, например, действующее значение переменного тока вторичной обмотки трансформатора в мостовой схеме

$$I_2 = 1,11I_d,$$

а в схеме со средней точкой

$$I_2 = 0,78I_d.$$

Также различны формулы для расчёта габаритных мощностей вторичной и первичной обмоток и сердечника трансформатора. При активной нагрузке в мостовой схеме

$$P_2 = P_1 = P_{\text{тp}} = 1,23I_dU_d,$$

а в схеме со средней точкой

$$P_2 = 1,74I_dU_d;$$

$$P_1 = 1,23I_dU_d,$$

$$P_{\text{тp}} = 1,48I_dU_d.$$

При расчёте Г-образного фильтра однофазного двухполупериодного выпрямителя учесть, что коэффициент сглаживания для LC - фильтра

$$K_{\text{сгл}} = \omega^2 n^2 LC 10^{-6} \approx LC/2,5; \quad n = 2,$$

где C – в мкФ, L – в Гн; $f_{\text{сети}} = 50$ Гц.

Индуктивность низкочастотного дросселя фильтра следует выбирать не очень большой, чтобы не увеличивать чрезмерно его габаритные размеры, массу и стоимость. Ёмкость электролитического конденсатора может составлять $10 \div 500$ мкФ; при этом расчётное рабочее напряжение определяется как

$$U_p \approx 1,41U_d < U_{\text{ном}}.$$

Задача № 2. Провести графоаналитическое исследование режима работы в классе А и определить основные параметры транзисторного усилительного каскада в схеме с ОЭ при одном источнике питания E_k с автоматическим смещением и эмиттерной стабилизацией рабочего режима, т.е. с последовательной отрицательной обратной связью по

Основы электроники устройств автоматики



постоянной составляющей эмиттерного тока, проходящего через R_3 .

Тип биполярного транзистора для каскада выбрать по своему варианту шифра из таблицы 3.2, а семейство статических выходных вольтамперных характеристик и одну входную характеристику при $U_{кз} = -5$ В взять из приложения 1, рисунки П1-П13. (характеристики представлены при температуре $20 \pm 5^\circ\text{C}$), некоторые предельно допустимые параметры транзистора – из таблицы 3.2 или справочной литературы. Рабочая температура транзисторов находится в пределах $20 \div 30^\circ\text{C}$.

Требуется определить:

$K_i, K_u, \beta, R_{вх.каскад}, R_{вых.каскад}, R_K=R_H, R_6=(R1 \parallel R2), R_3, E_K, C_3, C_p, I_{б0}, I_{к0}, I_{дел}, U_{бэ0}, U_{кэ0}, \pm U_{т.вх}, \pm U_{т.вых}$.

Таблица 3.2

Вариант №	Тип транзистора	h_6 – параметры				Предельные значения		
		h_{116} Ом	h_{126} $\cdot 10^{-3}$	h_{216}	h_{226} $\cdot 10^{-6}$	$U_{кз}$, В	$I_{кз}$, мА	$P_{доп}$, мВт
1	МП42А	30	2	0,96	1	15	20	200
2	МП39	30	1	0,93	1	15	20	150
3	МП41	35	1	0,97	1	15	20	150
4	МП113	50	1	0,96	1	10	20	150
5	МП111	50	0,5	0,93	1	20	20	150
6	МП39Б	32	1	0,96	1	15	20	150
7	МП36А	20	5	0,96	2	15	20	150
8	П401	20	2	0,98	2	10	20	50
9	МП41А	25	2	0,98	1	15	10	150
10	МП25	25	3	0,93	2	15	20	150

Для расчета внутренних физических параметров транзисторов используют следующие приближенные формулы:

$$r_6 \approx h_{126} / h_{226} = h_{113} - (h_{123} / h_{223}) \cdot (1 + h_{213});$$

$$r_3 \approx h_{116} - (h_{126} / h_{226}) \cdot (1 + h_{216}) \approx h_{123} / h_{223};$$

$$r_K \approx 1 / h_{226} \approx (1 + h_{213}) / h_{223}; \quad \alpha \approx -h_{216} = h_{213} / (1 + h_{213});$$

$$\beta \approx \alpha / (1 - \alpha) \approx -h_{216} / (1 + h_{216}).$$

Рекомендуется следующая последовательность расчета

1. Записать необходимые параметры заданного транзистора, изобразить схему усилительного каскада, объяснить назначение каждого элемента схемы, выбрать значение напряжения источника питания $E_K > U_{кз}$ так дол., чтобы

$$E_K \approx (1,2 \div 1,5) 2U_{т.вых}.$$

2. Перечертить на миллиметровую бумагу входную характеристику $I_б = f(U_{бэ})$ при $U_{кз} = -5$ В и семейство входных вольтампер-

Основы электроники устройств автоматики



ных характеристик $I_K = f(U_{кэ})$ при $I_б = const$ (Приложение 3.1). Провести нагрузочную линию $U_{кэ} = E_K - I_K(R_K + R_э)$, на которой выбрать и отметить точку покоя в режиме класса А и допустимые при этом пределы изменения амплитуды базового тока $\pm I_{m.бг}$ соответствующие максимальному значению входного сигнала. Положение рабочей точки на входной ВАХ должно соответствовать значению тока $I_{б0}$, при котором выбрана рабочая точка на пересечении линии нагрузки и выходной характеристики.

На графиках выходных и входной характеристик изобразить кривые:

$$i_k = I_{к0} + I_{m.к} \cdot \sin \omega t; \quad u_{кэ} = U_{кэ0} + U_{m.кэ} \cdot \sin \omega t; \quad i_b = I_{б0} + I_{m.б} \cdot \sin \omega t.$$

3. По графику определить значения:

$$I_{б0}; \pm I_{m.б} = 0,5(I_{б.max} - I_{б.min}); \quad I_{к0}; \pm I_{m.к} = 0,5(I_{к.max} - I_{к.min}); \quad I_{э0} = I_{б0} + I_{к0}; \quad U_{бэ0};$$

$$\pm U_{m.бэ} = \pm U_{m.вх}; \quad U_{кэ0}; \quad \pm U_{m.кэ} = \pm 0,5(U_{кэ.max} - U_{кэ.min}).$$

4. Рассчитать:

$$\beta = \alpha / (1 - \alpha); \quad R_э = (0,2 \div 0,3) E_K / I_{э0};$$

$$r_{вх.транз} = r_б + (1 + \beta) r_э \approx h_{11э}.$$

5. Задавшись значением сопротивления резистора

$$R1 \approx (2 \div 5) r_{вх.транз},$$

определить:

$$I_{дел} = (I_{э0} R_э + |U_{бэ0}|) / R1;$$

$$R2 = (E_K - I_{дел} R1) / (I_{дел} + I_{б0});$$

$$R_K = (E_K - U_{кэ0} - I_{э0} R_э) / I_{к0}$$

или принять:

$$I_{дел} = (2 \div 5) I_{б0}$$

и найти

$$R1 = (I_{э0} + |U_{бэ0}|) / I_{дел}.$$

Эквивалентное сопротивление базовой цепи для переменной составляющей входного тока

$$R_б = R1 // R2 = R2 R1 / (R2 + R1).$$

Емкость конденсатора в полосе пропускания входного сигнала в пределах $f_H = 100$ Гц; $f_B = 10\,000$ Гц:

$$C_э = 10^7 / [(1 \div 2) 2 f_H \pi R_э]; \quad C_p = 10^7 / [(1 \div 2) 2 f_H \pi$$

$R_{вх.каска}],$

где $C_э, C_p$ – емкость в мкФ.

Входное и выходное сопротивления каскада:

$$R_{вх.каска} = R_б // r_{вх.транз}; \quad R_{вых.каска} = R_K / (1 + h_{22э} R_K) \approx R_K.$$

Коэффициенты усиления каскада без дополнительной внешней нагрузки, а также без учёта э.д.с. и внутреннего сопротивления входного сигнала:

$$K_i = I_{вых} / I_{вх}; \quad K_u = -(\beta R_K) / R_{вх.каска}; \quad K_p = K_i K_u.$$

Основы электроники устройств автоматики

Полезная выходная мощность каскада:

$$P_{\text{Вых}} = 0,5 U_{\text{т.Вых}}^2 / R_K.$$

Полная мощность, расходуемая источником питания,

$$P_0 = I_{\text{Э0}} E_K + I_{\text{дер}}^2 (R_1 + R_2) + I_{\text{Б0}}^2 R_2.$$

К.п.д. каскада:

$$\eta_{\text{э}} = P_{\text{Вых}} 100 \% / P_0.$$

Коэффициент нестабильности каскада по коллекторному току:

$$S = \beta / (1 - \beta \gamma) \text{ или } S = 1 - R_d / R_3$$

где $\gamma = R_3 / (R_3 + R_6)$.

Задача № 3. Рассчитать усилитель мощности с выходным каскадом, выполненным по схеме двухтактного эмиттерного повторителя (рис. 3.1).

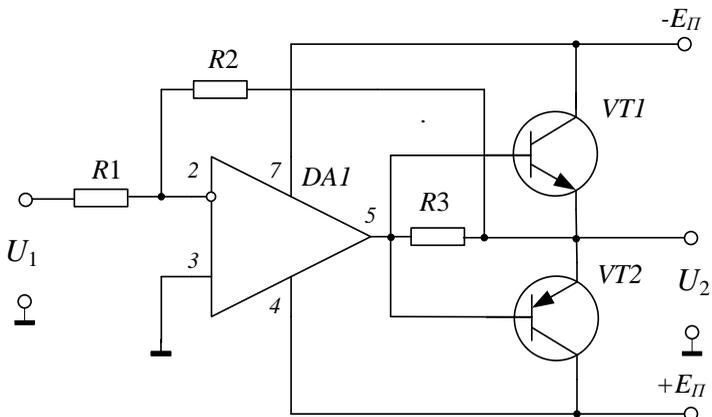


Рисунок 3.1. VT1 – КТ3102Б; VT2 – КТ3104Б; U₂ ≤ 10В ; I₂ ≤ 0,1А

Исходными данными для расчёта являются: амплитуда напряжения на нагрузке – U_н (U₂); амплитуда тока на нагрузке – I_н; мощность сигнала в нагрузке P_н; амплитуда входного напряжения U₁; сопротивление источника сигнала R_г; полоса пропускания f_н, f_в; коэффициент гармоник K_{г.зд}. Исходные данные выбрать по своему варианту шифра из таблицы 3.3.

В усилителе (см. рис. 3.1) отсутствует напряжение смещения между базами VT1, VT2, что обеспечивает работу транзисторов в режиме В, однако переходные искажения существенно уменьшаются за счёт использования резистора R₃, т. к. через него протекает ток с

Основы электроники устройств автоматики



выхода ОУ, что при малом сигнале, когда заперты оба транзистора, существенно. При $R3 = 0,7/I_{Вых.мах.ОУ}$ нелинейные искажения уменьшаются до значений, характерных для режима АВ.

Коэффициент усиления $K = -R2/R1$.

Таблица 3.3

Вариант №	$U_{Нр}$, В	$I_{Нр}$, А	U_{1r} , В	$R_{Гr}$, Ом	$f_{Нr}$, Гц	f_{Br} , кГц
1	10	0,05	100	300	20	20
2	8	0,1	30	400	50	12
3	6	0,05	50	100	100	20
4	8,5	0,1	60	250	20	12
5	7	0,05	40	300	50	20
6	6,5	0,1	100	250	100	12
7	9,5	0,1	80	150	100	35
8	10	0,1	50	100	20	16
9	8	0,05	40	400	50	18
10	6	0,1	60	300	100	30

Коэффициент гармоник для всех вариантов задается одинаковым

$$K_{Г\ зад} = 0,05.$$

Рекомендуется следующая последовательность расчёта

1. Выбрать тип операционного усилителя (ОУ), исходя из условий:
– входное сопротивление ОУ

$$R_{Вх.ОУ} \gg R_{Гr} \text{ или } I_{Вх.ОУ} \ll I_{Гr}; \tag{3.1}$$

- максимально возможный коэффициент усиления ОУ в рабочей полосе частот до f_B должен быть больше требуемого по заданию

$$K_{и,мах} > K_u F_{кр} \tag{3.2}$$

где $F_{кр}$ – глубина ООС, необходимая для снижения погрешности ОУ, вызванной изменением окружающей температуры, нестабильностью источника питания;

при использовании ОУ с внутренней коррекцией

$$K_{и,мах} = f_1 / f_{Br}, \tag{3.3}$$

где f_1 – частота единичного усиления ОУ.

Для ОУ с внешней коррекцией $K_{и,мах}$ определяется по амплитудно-частотной характеристике. Из выражения (3.3) можно определить f_{1r} при котором удовлетворяется условие (3.2) и, следовательно, выбрать тип ОУ.

2. Определить максимальный выходной ток ОУ как

$$I_{Вых.мах\ ОУ} = U_{Вых.мах\ ОУ} / R_{Н\ min\ ОУ}$$

(3.4)

Основы электроники устройств автоматики

3. Выполнить оценку мощности P_K , рассеиваемой оконечным транзистором. Максимальная выходная мощность при синусоидальном сигнале

$$P_{H \max} = E_{\Gamma}^2 / 2R_{H\Gamma};$$

мощность, рассеиваемая на транзисторе

$$P_{K1} = P_{K2} = 0,2P_{H \max}.$$

4. Выбрать напряжение питания из условия:

$$E_{\Gamma} = U_H + U_{KЭ \min},$$

где $U_{KЭ \min}$ – минимальное напряжение на выходном транзисторе, при котором ещё не нарушается линейность характеристик. Обычно $U_{KЭ \min} = (2 \div 5)V$.

5. Выбрать оконечные транзисторы в соответствии с условиями:

$U_{KЭ \text{ доп}} \geq 2E_{\Gamma}; I_{K \text{ доп}} \geq I_H; P_{K \text{ доп}} \geq P_K; f \cdot \beta > f_b$ где f_b – верхняя граничная частота усиления транзистора при включении по схеме с ОЭ.

6. Рассчитать мощность, потребляемую от источника питания:

$$P_{\Gamma} = 2E_{\Gamma} I_{K.cр}$$

где $I_{K.cр} = I_K / \pi = 0,318 I_H$.

Коэффициент полезного действия при максимальном сигнале равен

$$\eta = P_H / P_{\Gamma}.$$

7. Рассчитать мощность, рассеиваемую одним оконечным транзистором

$$P_K = (P_{\Gamma} - P_H) / 2.$$

8. Определить амплитуду тока базы транзистора выходного каскада как

$$I_{бт} = I_{кт} / \beta$$

и сравнить с максимальным выходным током ОУ:

$I_{Вых.мах.ОУ} = U_{Вых \max ОУ} / R_{H \min} \geq I_{бт}$. Если это условие не выполняется, то необходимо осуществить дополнительное усиление по току, используя составные транзисторы.

9. Оценить коэффициент гармоник усилителя:

$$K_G = K_{G \text{ вых}} / F_K < K_{G \text{ зад}}.$$

Здесь $K_{G \text{ вых}}$ – коэффициент гармоник выходного каскада зависит от класса режима усиления оконечного каскада. Для ориентировочного расчёта выбирается: $K_G = 0,03$ – для режима класса АВ; $K_G = 0,1$ – для режима класса В. F_K – глубина ООС.

3.3.2. Задания по цифровой электронике

Задание состоит из пяти задач. В каждой задаче необходимо преобразовать исходную схему в соответствии со своим вариантом. Для того чтобы определить свой номер варианта, нужно использовать номер



зачётной книжки и текущий год.

От номера зачётной книжки необходимо использовать только трёхзначное число, состоящее из трёх младших (правых) цифр номера зачётной книжки. От текущего года требуется использовать только двухзначное число, состоящее из двух младших цифр номера года.

При определении своего варианта необходимо сложить трёхзначное число номера зачётной книжки с двухзначным числом года, затем перевести полученный результат в двоичную систему счисления. Если у полученного двоичного числа число значащих цифр оказалось больше 10, то надо отбросить левые разряды, а если число значащих цифр меньше 10, то необходимо слева дописать нули таким образом, чтобы число значащих цифр было 10. Сформированное двоичное число – это и есть рассчитанный номер варианта.

Например, номер зачётной книжки 95020258, а текущий год 1998. Определяем номер варианта: $258 + 98 = 356$. Переводим в двоичную систему счисления:

В каждой задаче используются определённые цифры номера варианта, поэтому цифры необходимо пронумеровать справа налево, начиная с нулевого. $356_{10} = 101100100_2$. Номер варианта: 0101100100.

Пронумеруем цифры (табл. 3.4):

Таблица 3.4

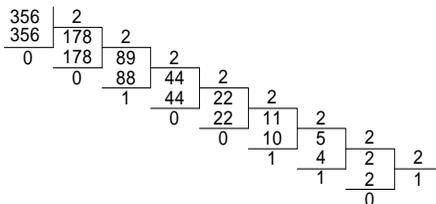
00	11	00	11	11	00	00	11	00	00
№ №9	№№ 8	№ №7	№ №6	№ №5	№ №4	№ №3	№ №2	№ №1	№№0

В решении по заданию должны быть представлены варианты в виде таблицы 3.4 и перевод в двоичный код со всеми промежуточными вычислениями.

Задача 1. Логические элементы и простейшие триггеры

1. Составить таблицу истинности схемы (рис. 3.1), преобразованной в соответствии с номером варианта.

Преобразование схемы производится следующим образом.



Основы электроники устройств автоматики

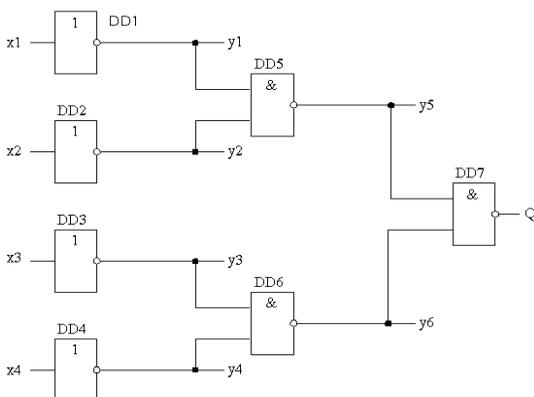


Рисунок 3.1

Если цифра № 9 является нулем, то DD1 остается без изменения, а если единицей, то инвертор DD1 изменяется на повторитель, т.е. удаляется кружок, обозначающий инверсию.

Если цифра № 8 – 0, то элемент DD2 остаётся без изменений, а если – 1, то удаляется инверсия. Точно также поступают с остальными элементами в следующем соответствии (табл. 3.5):

Таблица 3.5

DD1	DD2	DD3	DD4	DD5	DD6	DD7
№ 9	№ 8	№ 7	№ 6	№ 5	№ 4	№ 3

Затем, если цифра № 2 = 0, элемент DD5 остаётся элементом И, а если № 2 = 1, то элемент DD5 заменяется на элемент ИЛИ, т.е. значок & заменяется на 1. Так же поступают с остальными элементами в следующем соответствии (табл. 3.6).

Таблица 3.6

DD5	DD6	DD7
№ 2	№ 1	№ 0

После преобразования схемы нужно составить таблицу истинности, которая должна иметь следующий вид (табл. 3.7):

Таблица 3.7

xx_1	xx_2	xx_3	xx_4	yy_1	yy_2	yy_3	yy_4	yy_5	yy_6	QQ
00	00	00	00							
00	00	00	11							
00	00	11	00							

В графах x_1, x_2, x_3, x_4 (табл. 3.7) необходимо перебрать все комбинации в соответствии с двоичной системой исчисления. Для

Основы электроники устройств автоматики



четырёх переменных число комбинаций должно быть 16. Графы $y1$ – $y6$, Q необходимо заполнить в соответствии с логическими функциями микросхем.

2. Представить временные диаграммы выходных сигналов $Q1$, $Q2$ и сигналов в промежуточных точках $y1$, $y2$. Составить таблицу истинности схемы, в которой присутствуют сигналы в точках $x1$, $x2$, $Q1$, $Q2$.

На рисунке 3.2 представлена исходная схема, которую необходимо преобразовать.

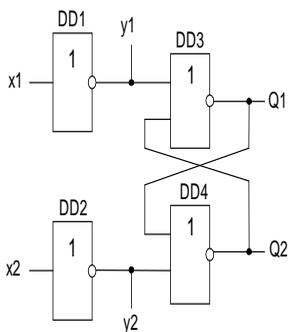


Рисунок 3.2

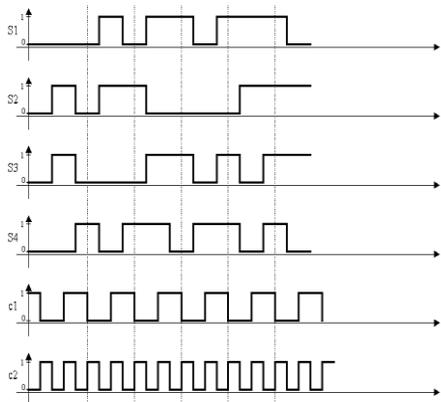


Рисунок 3.3

Преобразование производится следующим образом.

Если цифра №2 = 0, то элемент DD1 остается без изменения, а если № 2 = 1, то DD1 заменяется на повторитель. Если цифра № 0 = 0, то DD2 – инвертор, если № 2 = 1, то DD2 – повторитель. Если цифра №1=1, то элементы DD3 и DD4 заменяются на И-НЕ, т.е. отображаются значком &.

На рисунке 3.3 представлены временные диаграммы входных сигналов. На входы $x1$ и $x2$ подаются два сигнала, временные диаграммы которых необходимо выбрать в зависимости от своего номера варианта в соответствии с таблицей 3.8.

Таблица 3.8

№ 6	№ 3	$x1$	$x2$
0	0	$S1$	$S2$
0	1	$S3$	$S4$
1	0	$S2$	$S1$
1	1	$S4$	$S3$



Например, если у номера варианта цифра № 6 = 0, цифра № 3 = 0, то на вход x_1 подается сигнал S_1 , а на вход x_2 подается сигнал S_2 . Изображённые на рис. 3.3 сигналы C_1 , C_2 используются также для последующих задач. При выполнении задания необходимо нарисовать временные диаграммы в промежуточных точках y_1 и y_2 , а также временные диаграммы на выходах Q_1 и Q_2 . Все графики должны быть нарисованы один под другим, в одинаковых масштабах на миллиметровке или на листе в клеточку. На тех участках временных диаграмм, где состояние неопределённо, нарисовать пунктир. Те участки, которые соответствуют запрещенному состоянию, отметить – «З.С.». В наиболее сложных местах целесообразно проводить вертикальную пунктирную линию через все графики.

При составлении таблицы истинности необходимо перебрать все комбинации входных сигналов x_1 , x_2 и записать состояние выходных сигналов Q_1 , Q_2 . Результаты представить в табличном виде. Под каждой комбинацией входных сигналов подписать названия режимов работы: запись 1, запись 0, хранение, запрещённое состояние. Необходимо помнить, что для данного триггера *запрещённое состояние это конкретное значение выходных сигналов*.

В режиме хранения в графах Q_1 , Q_2 следует записывать не конкретные значения, а значения в виде Q_1^{n-1} , Q_2^{n-1} .

Задача 2. Сложные триггеры

1. Нарисовать временные диаграммы сигналов в точках схемы Q_1 , Q_2 , y_1 , y_2 , y_3 . Составить таблицу истинности схемы.

На рисунке 3.4 представлена исходная схема, которую нужно преобразовать.

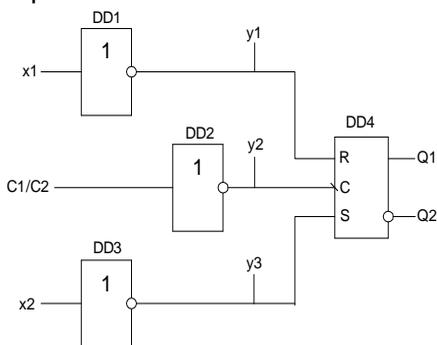


Рисунок 3.4

сигнал C_1 . На входы x_1 и x_2 подаются два сигнала (см. рис.3.4) в соответствии с таблицей 3.9.

Если № 5 = 1, то элемент DD1 заменяется на повторитель, если № 1 = 1, то элемент DD3 заменяется на повторитель. Если № 0 = 1, то элемент DD4 остаётся без изменения, при этом на вход C_1/C_2 подаётся сигнал C_2 (см. рис. 3.4). Если № 0 = 0, то элемент DD4 заменяется на триггер со статическим входом C , т.е. на схеме (рис. 3.4) убирается наклонная чёрточка на входе C . На вход C_1/C_2 при этом подаётся



Таблица 3.9

№ 9	№ 6	$x1$	$x2$
0	0	$S1$	$S2$
0	1	$S3$	$S4$
1	0	$S2$	$S1$
1	1	$S4$	$S3$

Выполнять задание следует с теми же требованиями, что и в задаче 1.

1. Представить временные диаграммы сигналов в точках $Q1$, $Q2$, $y1$, $y2$, $y3$ исходной схемы (рис. 3.5) и составить таблицу истинности.

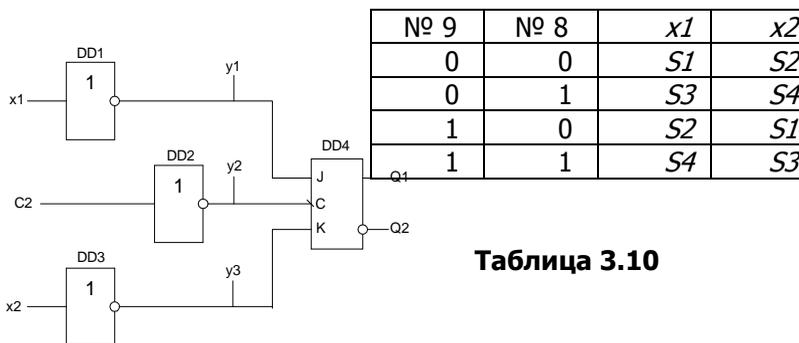


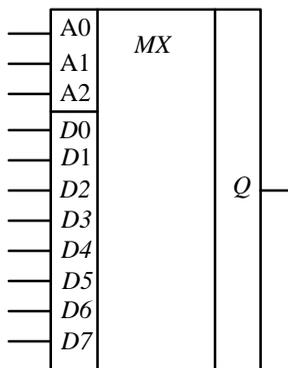
Таблица 3.10

Рисунок 3.5

Если $№ 7 = 1$, то элемент DD1 заменяется на повторитель, если $№ 0 = 1$, то элемент DD3 заменяется на повторитель. На вход $C2$ подается сигнал $C2$ (см. рис. 3.5). На входы $x1$ и $x2$ подаются сигналы в соответствии с таблицей 3.10. Выполнять задание следует с теми же требованиями, что и в задаче 1. При составлении таблицы истинности следует в графах Q использовать обозначения: Q^{n-1} , \overline{Q}^{n-1} .

Задача 3. Мультиплексоры и демультиплексоры

Составить таблицу входных и выходных сигналов мультиплексора (если $№ 2=0$) или демультиплексора (если $№ 2=1$) в соответствии с номером варианта.



На рисунке 3.6 представлена схема мультиплексора. Принцип его работы заключается в следующем. На адресные выходы $A2$, $A1$, $A0$ подается двоичный код, который соответствует выбранному входу. $A2$ – старший разряд, $A0$ – младший. На выходе мультиплексора Q устанавливается такой же сигнал, что и на выбранном входе.

Заполнить таблицу 3.11 конкретными логическими уровнями (0 или 1), а затем заполнить столбец Q .

Рисунок 3.6

В каждой строке таблицы подчеркнуть ту цифру из входных сигналов D , которая передается на выход Q .

Таблица 3.11

$A2$	$A1$	$A0$	$D0$	$D1$	$D2$	$D3$	$D4$	$D5$	$D6$	$D7$	Q
№9	№8	№7	№0	№1	№2	№3	№4	№5	№6	№7	
№8	№7	№6	№1	№2	№3	№4	№5	№6	№7	№8	
№7	№6	№5	№2	№3	№4	№5	№6	№7	№8	№9	
№6	№5	№4	№3	№4	№5	№6	№7	№8	№9	№0	
№5	№4	№3	№4	№5	№6	№7	№8	№9	№0	№1	
№4	№3	№2	№5	№6	№7	№8	№9	№0	№1	№2	
№3	№2	№1	№6	№7	№8	№9	№0	№1	№2	№3	
№2	№1	№0	№7	№8	№9	№0	№1	№2	№3	№4	

На рисунке 3.7 представлена схема демультиплексора. Принцип его работы заключается в следующем. На адресные входы подается двоичный код, соответствующий номеру выбранного выхода на входе D . Остальные выходы находятся в третьем состоянии, которое обозначается HZ или просто Z . Задание заключается в том, что бы заполнить таблицу 3.12.

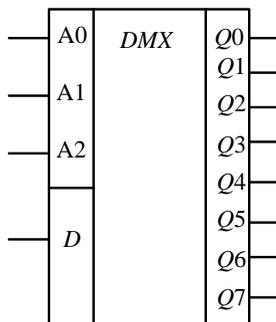


Рисунок 3.7

Таблица 3.12

A0	A1	A2	D	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7
№0	№1	№2	№3								
№1	№2	№3	№4								
№2	№3	№4	№5								
№3	№4	№5	№6								
№4	№5	№6	№7								
№5	№6	№7	№8								
№6	№7	№8	№9								
№7	№8	№9	№0								

Задача 4. Шифраторы и дешифраторы

1. Составить таблицу входных и выходных сигналов шифратора или дешифратора в соответствии с номером варианта. Если №3=0, то задачу выполнять для схемы шифратора, если №3=1, то задачу выполнять для схемы дешифратора.

Таблица 3.13

D0	D1	D2	D3	D4	D5	D6	?	FL	Q0	Q1	Q2
0	0	0	0	0	0	0	№0				
0	0	0	0	0	0	№0	0				
0	0	0	0	0	№1	0	0				
0	0	0	0	№2	№3	0	0				
0	0	0	0	№4	№5	0	0				
0	0	0	№7	0	0	0	0				
0	№8	0	0	0	0	0	0				
№9	0	0	0	0	0	0	0				



На рисунке 3.8 представлена схема шифратора. Принцип его работы заключается в следующем. На один из входов шифратора подается логическая единица, на выходах $Q0$, $Q1$, $Q2$ формируется двоичный код, соответствующий номеру входа, на который подана единица. Если единицу подать на два или более входов, режим работы шифратора будет нестандартным. Должен быть задан принцип, по которому шифратор выбирает один из входов и генерирует код номера этого входа. Приведенный на рис. 8 шифратор в случае подачи двух или более единиц генерирует код с наименьшим порядковым номером.

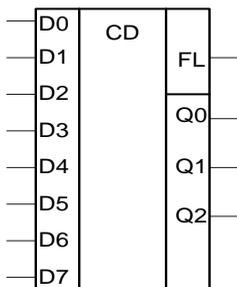


Рисунок 3.8

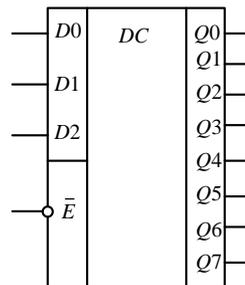


Рисунок 3.9

Наличие сигнала FL указывает на готовность сформированного кода, т.е. если хотя бы на один вход подана единица, на выходе FL действует единица, если на все входы поданы нули, на выходе FL действует ноль. Задание заключается в заполнении таблицы 3.13.

На рисунке 3.9 представлена схема дешифратора. Принцип его работы заключается в следующем. На входы $D0$, $D1$, $D2$ подан некоторый двоичный код. На том выходе, номер которого соответствует входному коду, появляется логическая единица, на остальных выходах действуют логические нули.

Таблица 3.14

$D0$	$D1$	$D2$	E	$Q0$	$Q1$	$Q2$	$Q3$	$Q4$	$Q5$	$Q6$	$Q7$
№2	№1	№0	0								
№3	№4	№5	0								
№8	№7	№6	0								
№9	№0	№1	№2								
№3	№4	№5	1								
№0	№1	№2	0								
№3	№5	№1	0								

Вход \bar{E} предназначен для разрешения дешифрации. Если на вход \bar{E} подан ноль, то дешифрация разрешена, если подана единица, то дешифрация запрещена, ни на одном выходе не появляется единица. Заполнить таблицу 3.14 входных и выходных сигналов дешифратора.

Заполнить таблицу 3.15 входных и выходных сигналов дешифратора семисегментного кода в соответствии с вариантом.

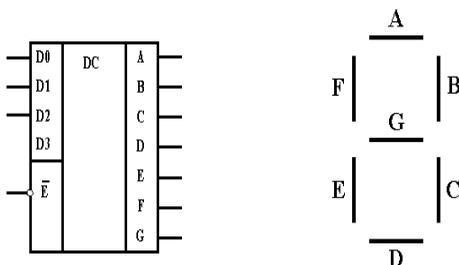


Рисунок 3.10

Таблица 3.15

$D0$	$D1$	$D2$	$D3$	E	A	B	C	D	E	F	G
№0	№1	№2	№3	0							
№4	№5	№6	№7	0							
№8	№9	№0	№1	0							
№2	№3	№4	№5	0							
№6	№7	№8	№9	1							
№9	№8	№7	№6	1							
№5	№4	№3	№2	0							
№1	№0	№9	№8	№7							

На рисунке 3.10 представлена схема дешифратора семисегментного кода. Принцип его работы заключается в следующем. На входы $D0$, $D1$, $D2$, $D3$ подается двоичный код. На выходах формируется код, предназначенный для отображения цифры, соответствующей входному коду на семисегментном индикаторе.

Вход \bar{E} является входом разрешения. Если на него подана единица – на всех выходах действуют нули. Следует помнить, что $D0$ – младший разряд, $D3$ – старший разряд входного кода.

Задача 5. Счетчики

Заполнить таблицу входных и выходных сигналов микросхемы.

На рисунке 11 представлена микросхема 564 ИЕ 10, представляющая собой два независимых 4-разрядных двоичных счетчика с параллельным



выходом. Работа счетчика поясняется таблицей истинности (табл. 3.16).

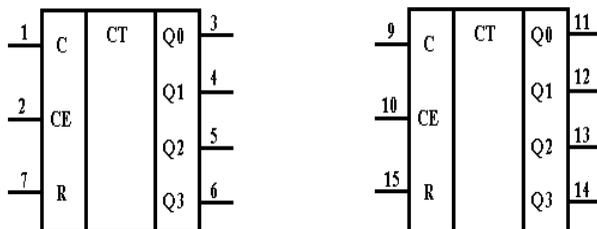


Рисунок 3.11

Таблица 3.16

C	CE	R	Q^{n+1}
\lceil	1	0	Q^{n+1}
0	\lfloor	0	Q^{n+1}
1	x	0	Q^n
x	0	0	Q^n
x	x	1	0

В таблице 3.16 обозначены:

\lceil – переход из «0» в «1»; \lfloor – переход из «1» в «0»;

x – любое состояние,

Q^n – предыдущее состояние, $Q^n = (Q^3, Q^2, Q^1, Q^0)$,

Q^{n+1} – последующее состояние.



Задание заключается в том, что необходимо заполнить таблицу 3.17, которая представляет собой временную диаграмму в табличном виде. Это означает, что на входы сначала подаются сигналы C , CE , R , обозначенные в первом столбце, затем подаются сигналы второго столбца и т.д.

Так как состояние счетчика зависит не только от входных сигналов в данный момент, но и от предыдущего состояния, то в первом столбце задано начальное состояние счетчика.

Таблица 3.17

C	0	0	0	0	0	0	0	1	0	1	1	0	1	0	1	0	1
CE	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1
R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Q^0	0																
Q^1	0																
Q^2	0																
Q^3	0																

Продолжение табл. 3.17

C	0	1	0	1	0	1	0	0	0	1	0	1	0	1	0	1	0	1
CE	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Q^0	0																	
Q^1	0																	
Q^2	0																	
Q^3	0																	

Окончание табл. 3.17

C	1	1	1	1	0	0	04	04	04	02	02	00	00	08	08	06		
CE	1	1	1	1	1	0	0	0	03	03	01	01	09	09	07	07		
R	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1		



Q^0	0														
Q^1	0														
Q^2	0														
Q^3	0														

Примеры выполнения задания

Решение задачи № 1

Рассмотренный ниже пример составлен для следующих исходных данных: год 2001, три младших цифры зачетной книжки 157.

Вычисляем номер варианта. $157 + 01 = 15810 = 0010011110$ 2.

Пронумеруем цифры (табл. 3.18):

Таблица 3.18

0	0	1	0	0	1	1	1	1	0
№9	№8	№7	№6	№5	№4	№3	№2	№1	№0

Пункт 1. Составить таблицу истинности схемы.

Преобразуем схему (рис. 3.4) в соответствии с методическими указаниями. Получим схему, представленную на рисунке 3.12.

При составлении таблицы истинности необходимо руководствоваться следующим. Если на вход инвертора (например, $DD2$) поступает логическая «1», то на выходе устанавливается 0. Такой логический элемент называется НЕ. В отличие от инвертора, повторитель не изменяет поступающего на вход сигнала, например $DD3$.

Логический элемент 2 ИЛИ (например, $DD6$) работает следующим образом. Если на оба его входа даны "нули", то на выходе 0, во всех остальных случаях на его выходе 1. Логический элемент 2И (например, $DD7$) работает следующим образом. Если на оба входа поданы «единицы», то на выходе 1. Во всех остальных случаях на выходе 0.

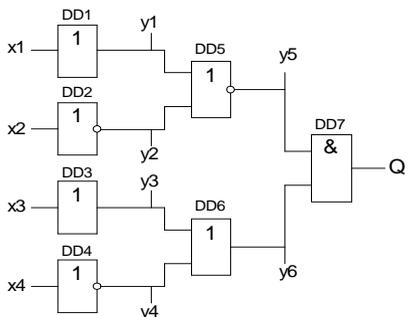


Рисунок 3.12

Логический элемент 2ИЛИ - НЕ (например, *DD5*) представляет собой логический элемент 2ИЛИ с подключенным на выходе элементом НЕ (т.е. с инверсией выхода). Если на входы поданы «нули», то на выходе 1, во всех остальных случаях на выходе 0. Логический элемент 2И - НЕ работает следующим образом: если на оба входа поданы «единицы», то на выходе 0, во всех остальных случаях на выходе 1.

При составлении таблицы истинности (табл. 3.19) рекомендуется сначала заполнить столбцы x_1, x_2, x_3, x_4 (т.е. перебрать все комбинации, а именно, 16 вариантов), затем заполнить значения y_1, y_2, y_3, y_4 . На основании полученных сигналов заполнить значения y_5, y_6 . Затем заполнить Q .

Таблица 3.19

x_1	x_2	x_3	x_4	y_1	y_2	y_3	y_4	y_5	y_6	Q
0	0	0	0	1	1	0	1	0	1	0
0	0	0	1	1	1	0	0	0	0	0
0	0	1	0	1	1	1	1	0	1	0
0	0	1	1	1	1	1	0	0	1	0
0	1	0	0	1	0	0	1	0	1	0
0	1	0	1	1	0	0	0	0	0	0
0	1	1	0	1	0	1	1	0	1	0
0	1	1	1	1	0	1	0	0	1	0
1	0	0	0	0	1	0	1	0	1	0
1	0	0	1	0	1	0	0	0	0	0
1	0	1	0	0	1	1	1	0	1	0
1	0	1	1	0	1	1	0	0	1	0
1	1	0	0	0	0	0	1	1	1	1
1	1	0	1	0	0	0	0	1	0	0
1	1	1	0	0	0	1	1	1	1	1
1	1	1	1	0	0	1	0	1	1	1



Основы электроники устройств автоматики

Пункт 2. Представить временные диаграммы выходных сигналов $Q1$, $Q2$ и сигналов в промежуточных точках $y1$, $y2$.

Первый случай, если DD3 и DD4 - элементы ИЛИ-НЕ (рис. 3.13).

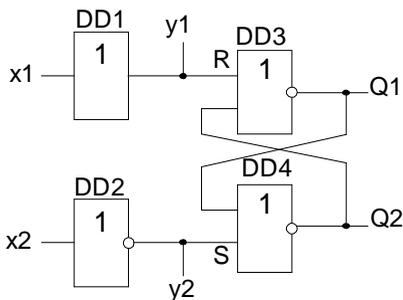


Рисунок 3.13

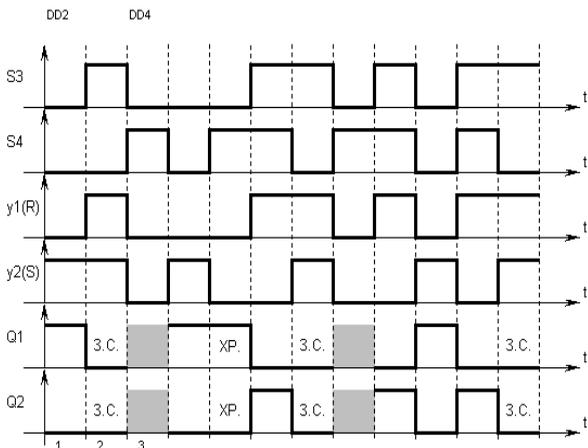


Рисунок 3.14

При составлении временной диаграммы (рис. 3.14) рекомендуется следующий порядок действий. Сначала следует нарисовать сигналы $x1$ и $x2$ (в соответствии со своим вариантом), которые в данном случае представлены сигналами $S3$ и $S4$. Затем нарисовать сигналы $y1$ и $y2$. В данном случае $y1$ повторяет $x1$, а $y2$ инверсен по отношению к



Основы электроники устройств автоматики

х2. Затем рисуют временную диаграмму $Q1$ и $Q2$ по тактам. В первом такте на вход $y1$ подается 0, а на вход $y2$ подается 1 (затемнённый интервал времени соответствует неизвестному состоянию).

Если на вход элемента 2 ИЛИ-НЕ подан 0, то нельзя однозначно судить о том, какой сигнал присутствует на его выходе, поэтому нельзя сразу сказать какой сигнал на выходе $DD3$. Рассмотрим элемент $DD4$. Если на один из его входов подана 1, то можно однозначно сказать, что на его выходе 0, т.е. $Q2=0$. Теперь видно, что на входы $DD3$ подается два «нуля», следовательно, на его выходе 1, $Q1=1$.

Замечание: если на первом такте были бы поданы «нули», то выходы триггера были бы в неопределенном состоянии.

Переходим к следующему такту. На оба входа триггера поданы «единицы». Поэтому оба выхода в состоянии 0. В связи с тем, что выход $Q2$ считается инверсным выходом по отношению к $Q1$, в данном такте наблюдается нелогичность, т.е. оба выхода имеют одинаковое состояние. Такое состояние принято называть «запрещенным состоянием», но на графике следует конкретно указывать «нули» на выходах.

Переходим к третьему такту. На оба входа поданы «нули». Если бы в предыдущем такте состояние триггера было 10 или 01, то переходя в режим хранения (два «нуля» на входе) это состояние осталось бы неизменным. Но в данном случае нельзя предсказать в какое состояние перейдет триггер. Поэтому на графике следует указать «неопределенное состояние». Следует помнить, что физически существующий триггер обязательно перейдет в одно из устойчивых состояний. А именно, или $Q1=1, Q2=0$, или $Q1=0, Q2=1$.

В четвертом такте на вход $y2$ подана 1, следовательно, $Q2=0, Q1=1$.

В пятом такте триггер переходит в режим хранения, при этом сохраняется предыдущее состояние. Аналогично составляется временная диаграмма для всех остальных тактов.

При составлении временной диаграммы полезно определить, какой из входов является входом R ($RESET$, сброс, установка в «0»), а какой из входов является входом S (SET , установка в «1»). Рассмотрим сигнал $y1$. Если $y1=1$, то триггер устанавливается в 0, т.е. $Q1=0$. Значит $y1$ это вход R , а $y2$ это вход S . Если на один из этих входов подана 1, то триггер переходит в соответствующее состояние. Если на оба входа поданы «нули», то триггер в режиме «хранение», сохраняет предыдущее состояние. Если активированы оба входа, т.е. $R=1, S=1$, то триггер в запрещенном состоянии.

Второй случай, если элементы $DD3$ и $DD4$ - элементы И-НЕ (рис. 3.15).

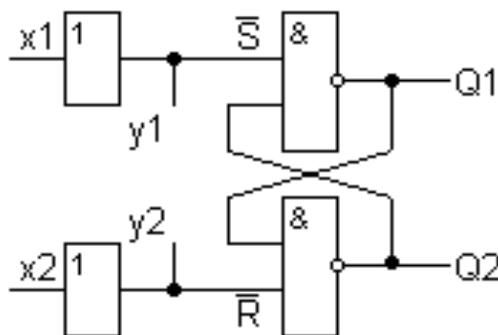
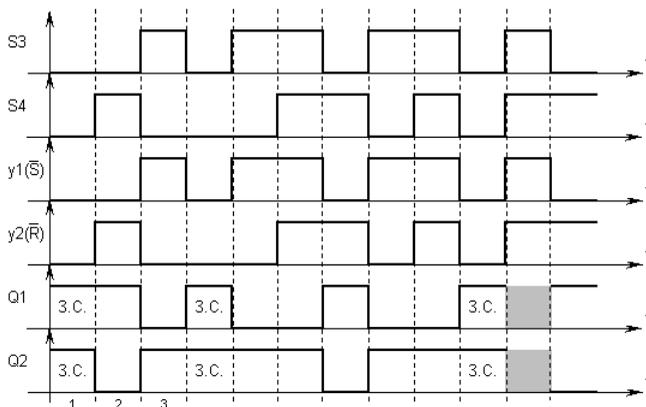


Рисунок 3.15

Рассмотрим триггер, состоящий из элементов 2И -НЕ. Если $y1=0$ и $y2=0$, то выходы триггера однозначно устанавливаются в состояние $Q1=1, Q2=1$. Для данного триггера это запрещенное состояние. Если на вход $y1$ подан 0, то $Q1=1$, т.е. вход $y1$ служит для установки в 1, но этот вход активизируется при подаче 0. Таким образом, этот вход называется S . Если на вход $y2$ подаётся 0, то триггер устанавливается в



0, т.е. этот вход называется R . Обозначив, таким образом, входы можно легко составить временную диаграмму (рис. 3.16).

Рисунок 3.16

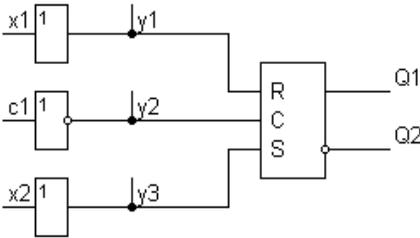
Если оба входы пассивны ($R=1$ и $S=1$), то триггер находится в режиме хранения. Если оба входы активны ($R=0, S=0$) триггер находится в запрещенном состоянии.

Решение задачи № 2

Пункт 1. Нарисовать временные диаграммы сигналов в точках схемы $Q1$, $Q2$, $y1$, $y2$, $y3$.

Первый случай, если $DD4$ со статическим входом синхронизации (рис. 3.17).

Рисунок 3.17



После того, как схема преобразована в соответствии со своим вариантом, приступают к составлению временной диаграммы $Q1$ и $Q2$ (рис. 3.18). В отличие от простого RS -триггера, синхронный RS -триггер может воспринимать входные сигналы R и S только при условии, что на вход C подана логическая 1.

Рассмотрим первый такт. Так как $y2=0$, т.е. $C=0$, триггер находится в режиме хранения, а учитывая, что предыстория триггера неизвестна, то следует указать неизвестное состояние.

Рассмотрим второй такт. Теперь $C=1$, но оба входа R и S остаются в пассивном состоянии. Поэтому продолжается неизвестное состояние.

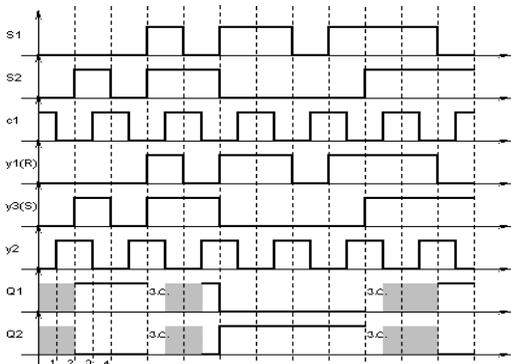
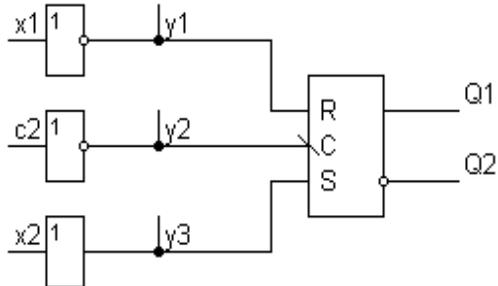


Рисунок 3.18

Основы электроники устройств автоматики

Третий такт. На вход S подана "1", $Q1=1, Q2=0$.
Аналогично рассматриваются остальные такты.



DD4

Рисунок 3.19

Второй случай, если DD4 с динамическим входом (рис. 3.19).

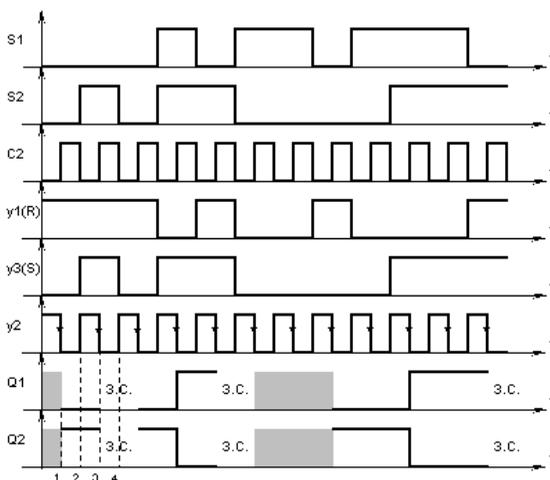


Рисунок 3.20

В отличие от триггера со статическим входом C , данный триггер воспринимает информацию только в момент перехода сигнала $y2$ из состояния 1 в состояние 0. В промежутках между этими моментами триггер находится в режиме хранения. Если в момент перепада на входы R и S были поданы единицы, то триггер перейдет в непредсказуемое состояние.

Первый такт. До прихода синхронизирующего перепада неизвестно, в каком состоянии находится триггер (рис. 3.20).



Основы электроники устройств автоматики

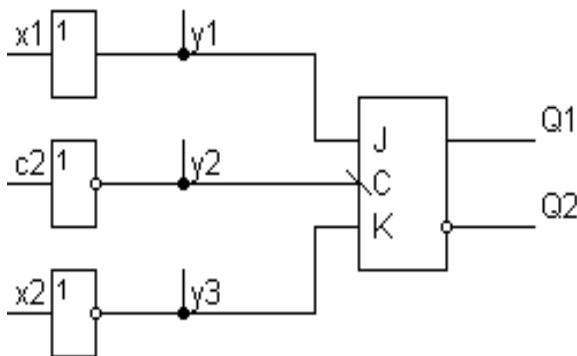


Рисунок 3.21

Второй такт. Его состояние определяется тем, какие сигналы подавались на входы R и S в момент перепада. В данном случае на вход R была подана 1, поэтому триггер находится в состоянии 0. Аналогично рассматриваются остальные такты.

Пункт 2. Представить временные диаграммы сигналов в точках $Q1$, $Q2$, $y1$, $y2$, $y3$ (рис. 3.21).

В отличие от RS -триггера с динамическим входом синхронизации, GK -триггер не имеет запрещённого состояния. Если в момент синхронизации $G=1$, $K=1$, то триггер изменяет состояние на противоположное. В остальных случаях вход G аналогичен входу S , а вход K аналогичен входу R (рис. 3.22).

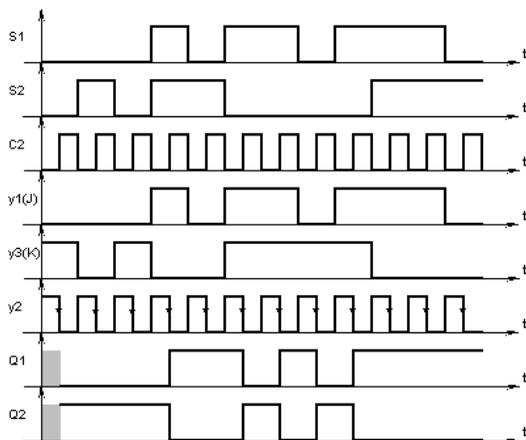


Рисунок 3.22

Решение задачи № 3

Первый случай, если цифра № 2 = 0.

Мультиплексор (рис. 3.6) работает следующим образом. На входы A_0, A_1, A_2 подается двоичный код, который определяет номер активированного входа. На входе Q устанавливается такой же сигнал, какой подан на активный вход.

Следует помнить, что A_0 -младший разряд, а A_2 -старший. Например, если $A_2=1, A_1=0, A_0=0$, то активируется вход D_4 . Результаты состояний отражены таблицей истинности (табл. 3.20).

Таблица 3.20

A_2	A_1	A_0	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	Q
0	0	1	0	<u>1</u>	1	1	1	0	0	1	1
0	1	0	1	1	<u>1</u>	1	0	0	1	0	1
1	0	0	1	1	1	0	<u>0</u>	1	0	0	0
0	0	1	1	<u>1</u>	0	0	1	0	0	0	1
0	1	1	1	0	0	<u>1</u>	0	0	0	1	1
1	1	1	0	0	1	0	0	0	1	<u>1</u>	1
1	1	1	0	1	0	0	0	1	1	<u>1</u>	1
1	1	0	1	0	0	0	1	1	<u>1</u>	1	1

Второй случай, если цифра №2=1.

В отличие от мультиплексора, демультиплексор (рис. 3.7) передает сигнал со входа D на один из выходов. Номер выхода определяется двоичным кодом, поданным на A_0, A_1, A_2 . Невыбранные выходы находятся в третьем состоянии, т.е. имеем Z -состояние.

Состояния входов и выходов демультиплексора отображены таблицей истинности (табл. 3.21).

Таблица 3.21

A_0	A_1	A_2	D	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7
0	1	1	1	Z	Z	Z	Z	Z	Z	1	Z
1	1	1	1	Z	Z	Z	Z	Z	Z	Z	1
1	1	1	0	Z	Z	Z	Z	Z	Z	Z	0
1	1	0	0	Z	Z	Z	0	Z	Z	Z	Z
1	0	0	1	Z	1	Z	Z	Z	Z	Z	Z
0	0	1	0	Z	Z	Z	Z	0	Z	Z	Z
0	1	0	0	Z	Z	0	Z	Z	Z	Z	Z
1	0	0	0	Z	0	Z	Z	Z	Z	Z	Z

Решение задачи № 4

Пункт 1.

Первый случай, если цифра №3=0.

Шифратор (рис. 3.8) работает следующим образом. Если на один из входов подана 1, то на выходе формируется двоичный код, соответствующий номеру входа. Сигнал *FL* сигнализирует о том, что хотя бы на один вход подана 1.

Если «единицы» поданы сразу на два входа, то на выходе шифратора формируется код младшего входа.

Результаты отражены в таблице 3.22.

Таблица 3.22

<i>D0</i>	<i>D1</i>	<i>D2</i>	<i>D3</i>	<i>D4</i>	<i>D5</i>	<i>D6</i>	<i>D7</i>	<i>FL</i>	<i>Q0</i>	<i>Q1</i>	<i>Q2</i>
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	1	0	0	1	1	0	1
0	0	0	0	1	1	0	0	1	0	0	1
0	0	0	0	1	0	0	0	1	0	0	1
0	0	0	1	0	0	0	0	1	1	1	0
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	0	0	0

Второй случай, если цифра №3=1.

Дешифратор (рис. 3.9) работает следующим образом.

Если на входы *D0*, *D1*, *D2* подан какой либо двоичный код, то на соответствующем выходе формируется 1, а на остальных выходах действуют «нули».

Вход *E* является входом разрешения. Причем это инверсный вход. Если *E*=0, то дешифратор работает, а если *E*=1, то работа запрещена, на всех выходах действуют «нули». Результаты отражены в таблице 3.23.

Таблица 3.23

<i>D0</i>	<i>D1</i>	<i>D2</i>	<i>E</i>	<i>Q0</i>	<i>Q1</i>	<i>Q2</i>	<i>Q3</i>	<i>Q4</i>	<i>Q5</i>	<i>Q6</i>	<i>Q7</i>
1	1	0	0	0	0	0	1	0	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0
0	1	0	0	0	0	1	0	1	0	0	0
0	0	1	1	0	0	0	0	1	0	0	0
1	1	0	1	0	0	0	0	1	0	0	0
0	1	1	0	0	0	0	0	1	0	1	0
1	0	1	0	0	0	0	0	0	1	0	0

Пункт 2. Дешифратор семисегментного кода

Дешифратор семисегментного кода (рис. 3.10) работает следующим образом. На входы $D0, D1, D2, D3$ поступает двоичный код цифры, которую необходимо высветить на индикаторе. На выходах устанавливается код, который подается на семисегментный индикатор, в результате на индикаторе высвечивается соответствующая цифра. Если входной код больше 9, то высвечиваются буквы в соответствии с шестнадцатеричной системой счисления

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Например, если $D0=0, D1=1, D2=1, D3=1$, т.е. если код 1110, то высвечивается E . Результаты отражены в таблице 3.24.

Таблица 3.24

$D0$	$D1$	$D2$	$D3$	\bar{E}	A	B	C	D	E	F	G
0	1	1	1	0	1	0	0	1	1	1	1
1	0	0	1	0	1	1	1	1	0	1	1
0	0	0	1	0	1	1	1	1	1	1	1
1	1	1	0	0	1	1	1	0	0	0	0
0	1	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0	0
0	1	1	1	0	1	0	0	1	1	1	1
1	0	0	0	1	0	0	0	0	0	0	0

Решение задачи № 5

При решении данной задачи необходимо руководствоваться следующим.

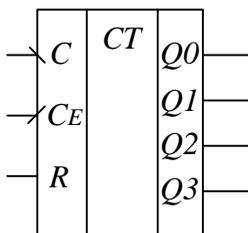


Рисунок 3.2

При поступлении на вход C счётчика (рис. 3.23) положительного перепада (из 0 в 1) выходной код наращивается на единицу. При поступлении на вход CE отрицательного перепада выходной код наращивается на единицу. Если на вход R подать 1, то выходной код станет равным нулю.

Решением задачи является таблица истинности (табл. 3.25).



Таблица 3.25

<i>C</i>	0	0	0	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1
<i>CE</i>	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1
<i>R</i>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
<i>Q⁰</i>	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1
<i>Q¹</i>	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0
<i>Q²</i>	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0
<i>Q³</i>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

Продолжение табл. 3.25

<i>C</i>	0	1	0	1	0	1	0	0	0	1	0	1	0	1	0	0	1	1
<i>CE</i>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
<i>R</i>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
<i>Q⁰</i>	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	0	1	1
<i>Q¹</i>	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0	0
<i>Q²</i>	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	0
<i>Q³</i>	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0

Окончание табл. 3.25

<i>C</i>	1	1	1	1	0	1	1	1	1	1	0	0	0	0	0	0	0	0
<i>CE</i>	1	1	1	1	0	0	0	0	1	1	1	0	0	1	1	1	1	1
<i>R</i>	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	1
<i>Q⁰</i>	1	1	1	1	0	0	0	0	0	0	0	1	1	1	1	0	0	0
<i>Q¹</i>	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
<i>Q²</i>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
<i>Q³</i>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0



Приложение 3.1

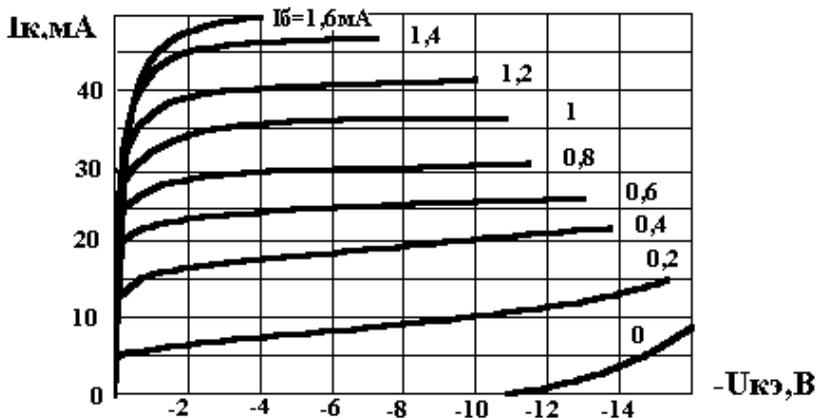


Рисунок П. 3.1.1. Усреднённые выходные характеристики транзисторов МП39В, МП41В в схеме с ОЭ

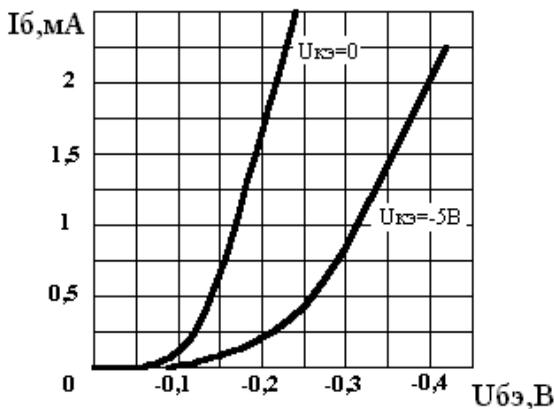


Рисунок П. 3.1.2. Усредненные входные характеристики транзисторов МП39Б, МП39, МП41, МП41А, МП42А в схеме с ОЭ

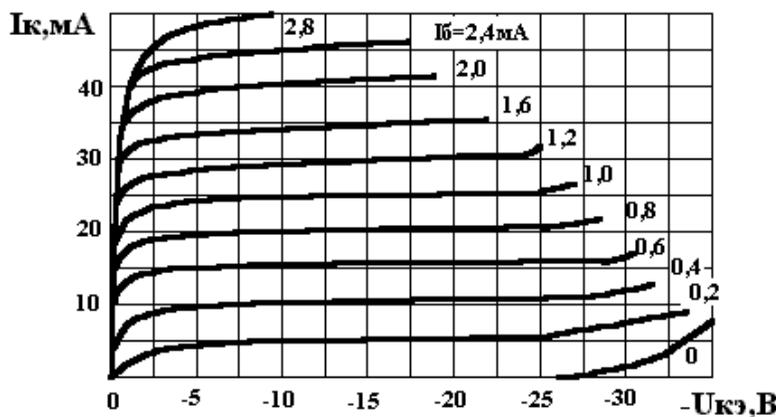


Рисунок П. 3.1.3. Усредненные выходные характеристики транзистора МП42А в схеме с ОЭ

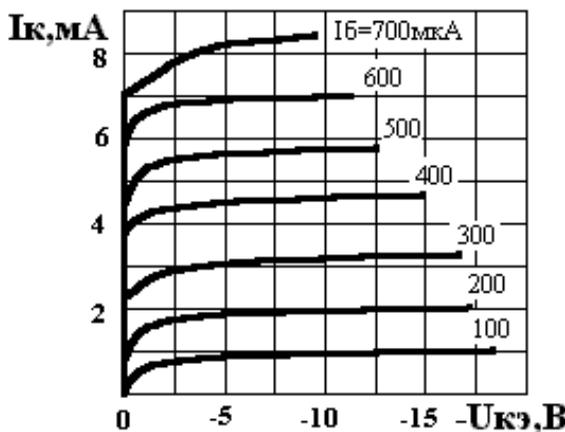


Рисунок П. 3.1.4. Усредненные выходные характеристики транзистора МП111 в схеме с ОЭ

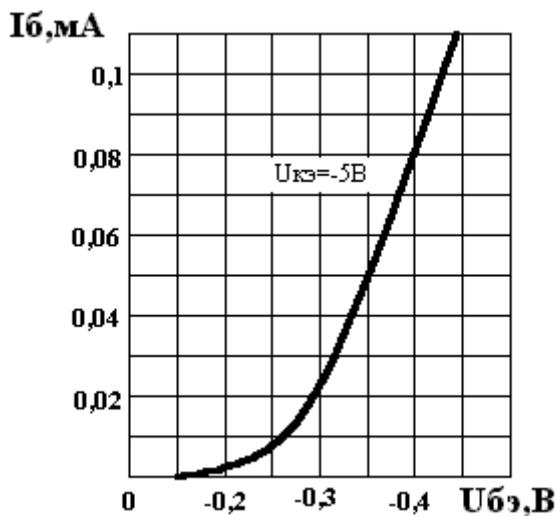


Рисунок П. 3.1.5. Усредненные входные характеристики транзистора П401 в схеме с ОЭ

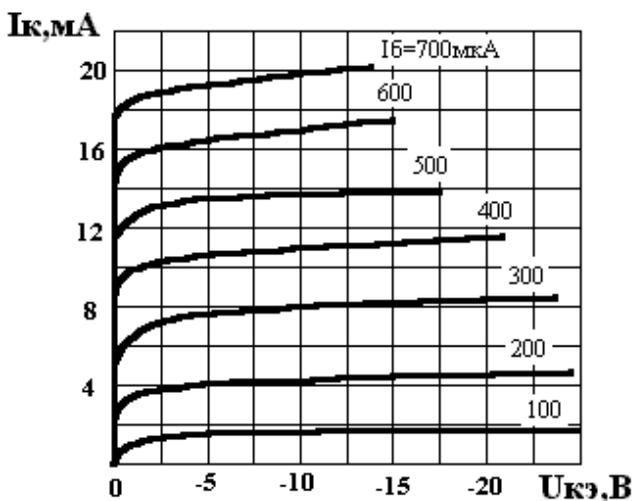


Рисунок П. 3.1.6. Усредненные выходные характеристики транзистора МП113 в схеме с ОЭ

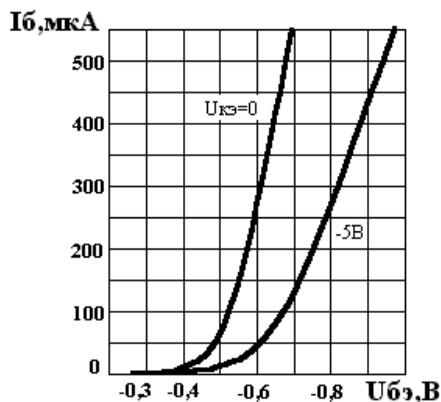


Рисунок П. 3.1.7. Усредненные входные характеристики транзисторов МП111 и МП113 в схеме с ОЭ

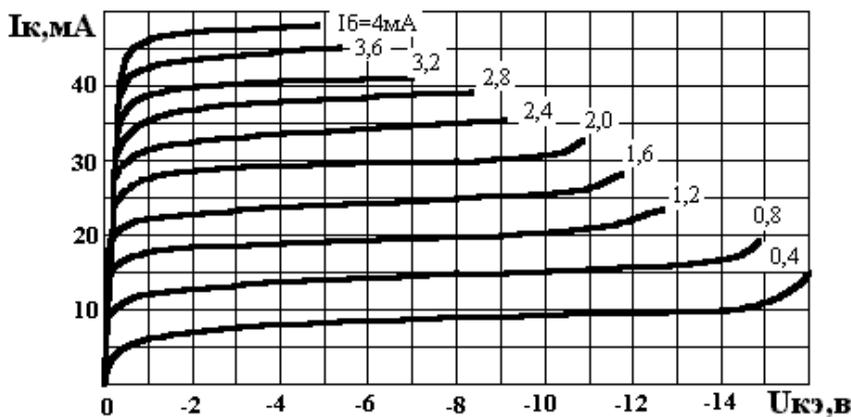


Рисунок П. 3.1.8. Усредненные выходные характеристики транзистора МП39 в схеме с ОЭ

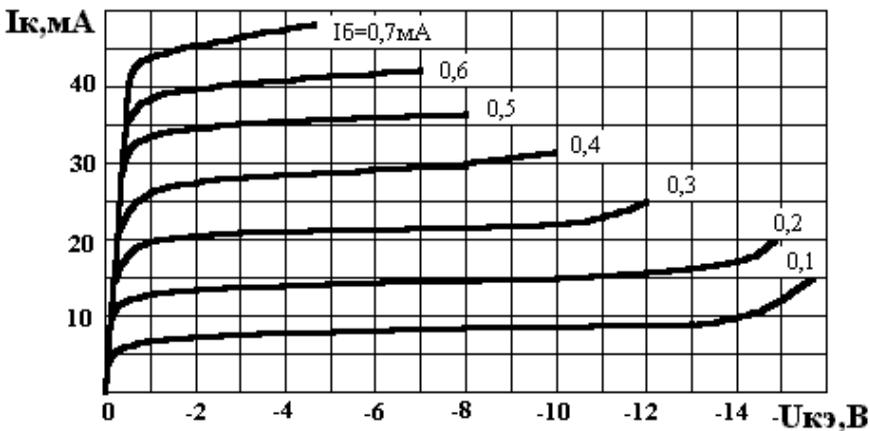


Рисунок П. 3.1.9. Усредненные выходные характеристики транзистора МП41А в схеме с ОЭ

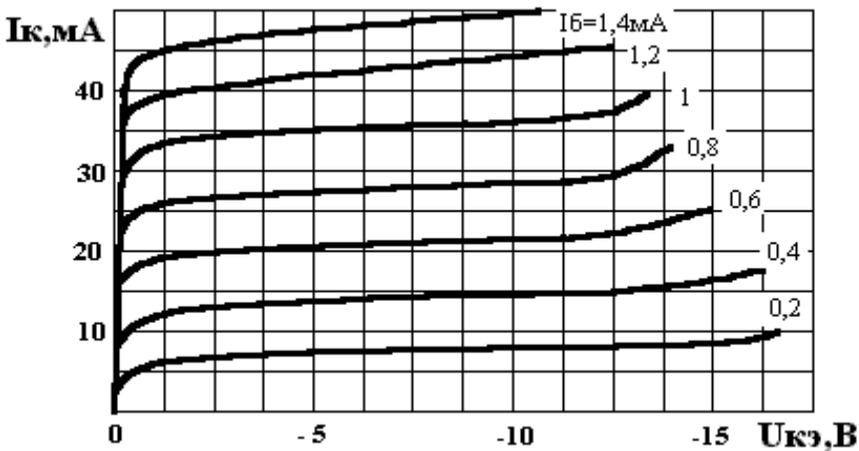


Рисунок П. 3.1.10. Усредненные выходные характеристики транзистора МП25 в схеме с ОЭ

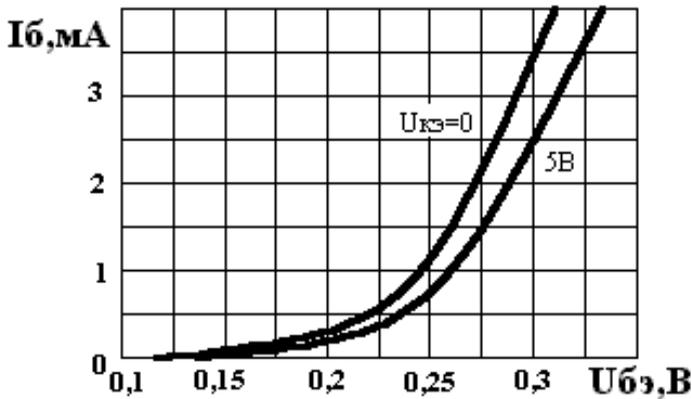


Рисунок П. 3.1.11. Усредненные входные характеристики транзисторов МП25 и МП36А в схеме с ОЭ

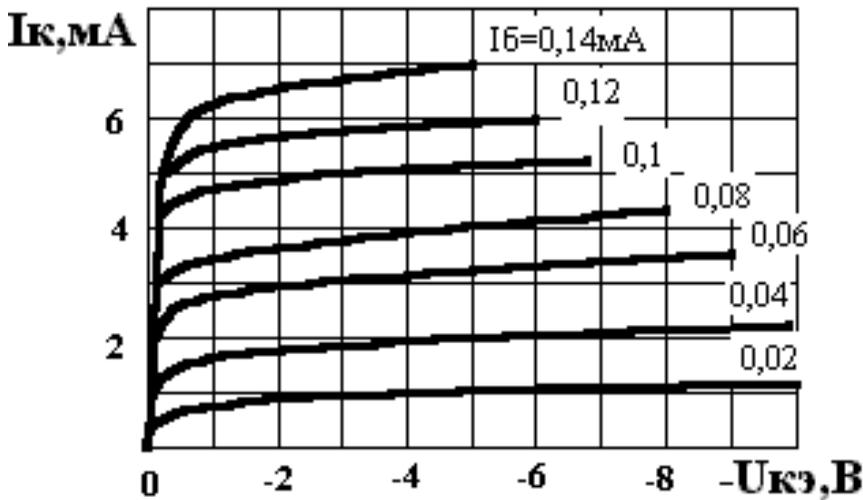


Рисунок П. 3.1.12. Усредненные выходные характеристики транзистора МП36А в схеме с ОЭ



БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Гусев В.Г., Гусев Ю.М. Электроника. – М.: Высшая школа, 1992.
2. Валенко В.С. Полупроводниковые приборы и основы схемотехники электронных устройств. – М.: Издательский дом «Додэка-XXI», 2001.
3. Лачин В.И., Савёлов Н.С. Электроника: - Учеб. Пособие – 5-е изд. – Ростов н/Д: Феникс, 2005.
4. Прянишников В.А. Электроника: Курс лекций. – СПб.: КРОНА принт, 1998.
5. Щука А.А. Электроника. – 2-е изд. перераб. и доп. – СПб.: БХВ-Петербург, 2008.
6. Павлов В.Н., Ногин В.Н. Схемотехника аналоговых электронных устройств: учебник для вузов – 2-е изд., исправ. – М.: Горячая линия – Телеком, 2001.
7. Гальперин М.В. Электронная техника: Учебник. – М.: ФОРУМ: ИНФРА-М, 2003.
8. Воронин В.А. Силовые полупроводниковые ключи: семейства, характеристики, применение. – М.: Издательский дом «Додэка-XXI», 2001.
9. Фрике К. Вводный курс цифровой электроники. – М.: Техносфера, 2003.
10. Партала О.Н. Цифровая электроника. Издание 2-е, дополненное. – СПб: наука и техника, 2001.
11. Угрюмов Е.П. Цифровая схемотехника. СПб.: БХВ-Петербург, 2002.
12. Алексеенко А.Г. Основы микросхемотехники. – М.: Физматиздат, 2002.
13. Тулии М. Справочное пособие по цифровой электронике: Пер. с англ. – М.: Энергоатомиздат, 1990.