



ДОНСКОЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
УПРАВЛЕНИЕ ДИСТАНЦИОННОГО ОБУЧЕНИЯ И ПОВЫШЕНИЯ
КВАЛИФИКАЦИИ

Кафедра «Приборостроение»

СБОРНИК УПРАЖНЕНИЙ

«Синтез дешифратора»

по дисциплинам
«Схемотехника измерительных устройств»
и «Схемотехника медицинских приборов»

Авторы
Мановец Ю.Н.,
Вяликов И.Л.

Ростов-на-Дону, 2014



Аннотация

В методических указаниях приводятся основы синтеза комбинационного логического устройства, предназначенного для преобразования двоично-десятичного кода в код семисегментного индикатора.

Авторы

к.т.н., доцент Ю.Н. Мановец

к.т.н., старший преподаватель И.Л. Вяликов





Оглавление

1. Цель лабораторной работы.....	4
1. Цель лабораторной работы.....	4
2. Краткие сведения из теории	4
3. Порядок выполнения работы	4
4. Содержание отчета.....	5
Литература	5



1. Цель лабораторной работы

Проведение синтеза дешифратора.

2. Краткие сведения из теории

Дешифратор – комбинационное логическое устройство, преобразующее двоично-десятичный код в унитарный код "один из десяти"

Дешифратор имеет четыре входные линии и десять выходных линий. Выходной сигнал появляется только на той выходной линии, номер которой соответствует двоично-десятичной комбинации на входе дешифратора.

Таблица истинности, описывающая работу дешифратора, имеет следующий вид:

X_3	X_2	X_1	X_0	Y_9	Y_8	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0	0	0	0
0	1	1	1	0	0	1	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0	0	0	0

X_i – входные сигналы;

Y_j – выходные сигналы;

3. Порядок выполнения работы

3.1. Используя таблицу истинности, записать в аналитическом виде функции алгебры логики (ФАЛ) Y_0, Y_1, \dots, Y_9 , описывающие работу дешифратора в аналитическом виде.

3.2. Реализовать ФАЛ на логических элементах И, ИЛИ, НЕ, то есть построить схему электрическую принципиальную дешифратора на элементах И, ИЛИ, НЕ.



Синтез дешифратора

3.3. Реализовать схему дешифратора на двухвходовых элементах И, НЕ, ИЛИ.

3.4. Реализовать схему дешифратора на элементах 2ИЛИ-НЕ или на элементах 2И-НЕ(по заданию преподавателя).

3.5 Краткие выводы по работе.

4. Содержание отчета

В отчете необходимо представить:

4.1. Цель работы.

4.2. Все выполненные расчеты и схемы при проведении синтеза дешифратора.

4.3. Краткие выводы о проделанной лабораторной работе.

Литература

1. Пятин О.А., Овсищер Н.И. и др. Проектирование микроэлектронных цифровых устройств. – М.: Советское радио, 1997.

2. Сапожников В.В., Кравцов Ю.А., Сапожников В.В. Дискретные устройства железнодорожной автоматики, телемеханики и связи. Учебник для вузов ЖДТ. – М. Транспорт, 1988.