



ДОНСКОЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
УПРАВЛЕНИЕ ДИСТАНЦИОННОГО ОБУЧЕНИЯ И ПОВЫШЕНИЯ
КВАЛИФИКАЦИИ

Кафедра «Робототехника и мехатроника»

Сборник задач по дисциплине

«Микропроцессорная техника»

Автор
Герасимов В.А.

Ростов-на-Дону, 2017

Аннотация

Сборник задач предназначен для студентов очной форм обучения направлений 15.03.06 «Мехатроника и робототехника» (профили «Мехатроника» и «Роботы и робототехнические системы»), 09.03.01 «Информатика и вычислительная техника» (профиль «Автоматизированные системы обработки информации и управления») факультета «Автоматизация, мехатроника и управление».

Автор

к.т.н, доцент, проф. каф. «РиМ» Герасимов В.А.



Оглавление

1	Цифровая электроника. Изучение и исследование работы базовых логических элементов	5
1.1	Описание исследуемой схемы и органов управления стендом	5
1.2	Порядок выполнения лабораторной работы	6
1.3	Содержание отчета	8
1.4	Контрольные вопросы для самоподготовки	8
2	ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ	9
2.1	Описание исследуемых триггеров и их работы	9
2.2	Порядок выполнения лабораторной работы	10
2.3	Содержание отчета	11
2.4	Контрольные вопросы для самоподготовки	11
3	ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ КОМБИНАЦИОННЫХ СХЕМ	12
3.1	Описание исследуемой схемы и органов управления	12
3.2	Порядок выполнения лабораторной работы	14
3.4	Контрольные вопросы для самоподготовки	15
3.5	Контрольные вопросы для самоподготовки	16
4	ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ	17
4.1	Описание исследуемой схемы и органов управления	17
4.2	Порядок выполнения лабораторной работы	18
4.4	Содержание отчета	21
4.5	Контрольные вопросы	21
5	МИКРОПРОЦЕССОРЫ. ИССЛЕДОВАНИЕ МИКРОПРОЦЕССОРНОЙ СИСТЕМЫ МИНИМАЛЬНОЙ КОНФИГУРАЦИИ	23
5.1	Описание исследуемой схемы и органов управления	23
5.2	Порядок выполнения лабораторной работы	26
5.3	Содержание отчета	27
5.4	Контрольные вопросы для самопроверки	27
6	МИКРОПРОЦЕССОРЫ. ИЗУЧЕНИЕ РАБОТЫ	

ИНТЕРФЕЙСНЫХ	БИС	МПК	KP580VB55A	В
МИКРОПРОЦЕССОРНОЙ СИСТЕМЕ				29
6.1	Описание исследуемой схемы и органов управления			29
6.2	Порядок выполнения лабораторной работы			31
6.3	Содержание отчета			33
6.3	Контрольные вопросы для самоподготовки			33
Список литературы				34

1 ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ БАЗОВЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Цель работы: изучение принципов работы базовых логических элементов на серийных логических микросхемах (МС), реализация различных логических функций одного и более переменных и их исследование.

1.1 Описание исследуемой схемы и органов управления стендом

Лабораторная работа выполняется на универсальном лабораторном стенде, состоящем из панели органов управления, расположенной в верхней части стенда, и сменной панели вид которой приведен на рисунке 1.1. Измерительная аппаратура – светодиод "У" и цифровой мультиметр. В работе используется накладная панель "9-10". Исследуемые логические схемы реализованы на интегральных микросхемах (МС) серии К155 транзисторно-транзисторной логики (ТТЛ).

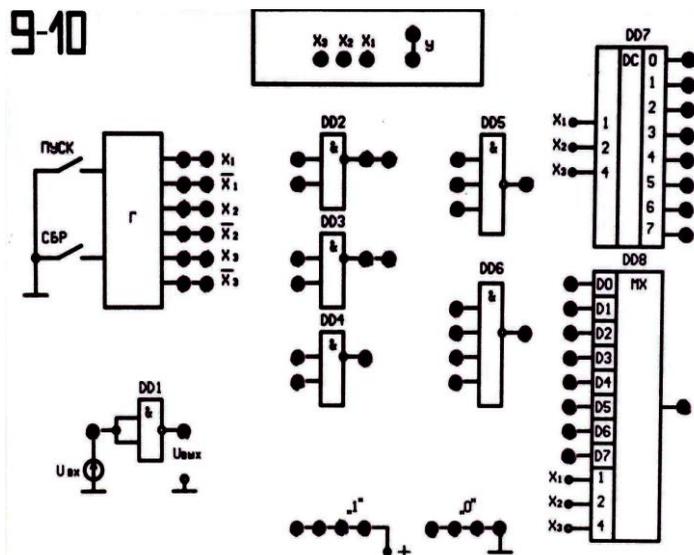


Рисунок 1.1 - Накладная панель стенда

Рекомендуется ознакомиться со структурой накладной па-

нели и органами управления стенда. В работе используется потенциометр "Uвх" расположенный справа внизу на панели управления. На накладной панели "9-10" сверху посередине имеется поле светодиодных индикаторов "X1", "X2", "X3" и индикатор выходных сигналов "Y" с гнездом для подключения при помощи перемычки к выводам DD2...DD6 МС. Остальное место занимает поле интегральных микросхем. Поле микросхем используемых в работе состоит из инвертора DD1, трех схем 2И-НЕ – элементы DD2, DD3, DD4, одной схемы 3И-НЕ – элемент DD5 и одной схемы 4И-НЕ на элементе DD6. В работе для фиксации состояния выводов элементов используется гнездо "Y", а также гнезда "0" для подачи низких логических уровней на входы триггеров. Гнезда "1" для подачи высоких логических уровней использовать не обязательно, так как неподключенный вход в ТТЛ логики воспринимается как логическая "1".

1.2 Порядок выполнения лабораторной работы

1.2.1. Снять передаточную характеристику инвертора $U_{вых}=f(U_{вх})$ реализованного на элементе ТТЛ логики DD1. Для этого выставлять потенциометром $U_{вх}$ напряжения в диапазоне $\{U_{мин}, \dots, U_{мах}\}$ через 0,5 В на входе элемента DD1 замеряя напряжение на входе и выходе ($U_{вых}$) элемента цифровым мультиметром. Построить передаточную характеристику инвертора. При необходимости уточнить построенную характеристику в области переключения ($U_{вх}$ от 2 В до 3 В).

1.2.2. Составить таблицу истинности для элемента 2И-НЕ DD2, подавая тестовые сигналы на его входы.

1.2.3. Составить таблицу истинности для элемента 2И собрав его на элементах DD2, DD3, DD4 подавая тестовые сигналы на его входы.

1.2.4. Составить таблицу истинности для элемента 2ИЛИ-НЕ собрав его на элементах DD2, DD3, DD4 подавая тестовые сигналы на его входы.

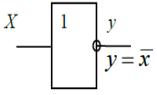
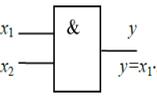
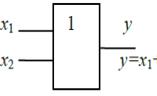
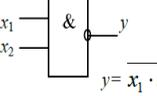
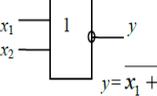
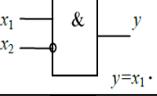
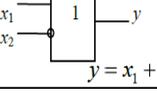
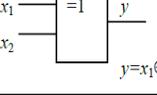
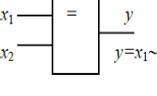
1.2.5. Составить таблицу истинности для элемента 2ИЛИ собрав его на элементах DD2, DD3, DD4 подавая тестовые сигналы на его входы.

1.2.6. Составить таблицу истинности для элемента неравнозначность собрав его на элементах DD2, DD3, DD4 подавая тестовые сигналы на его входы.

1.2.7. Составить таблицу истинности для элемента равнозначность собрав его на элементах DD2, DD3, DD4 подавая тестовые сигналы на его входы.

Микропроцессорная техника

Таблица 1.1 - Типы элементов, их таблицы истинности и условные изображения.

Тип элемента	Логическая функция (операция)	Обозначение логической операции	Таблица истинности					Условное изображение
			x_1	0	0	1	1	
Элемент НЕ (инвертор)	Логическое отрицание, инверсия	\bar{x}	x	0	1			
		$\downarrow x$	\bar{x}	1	0			
Элемент И (конъюнктор)	Логическое умножение, конъюнкция	$x_1 \cdot x_2$	$x_1 \cdot x_2$	0	0	0	1	
		$x_1 x_2$						
Элемент ИЛИ (дизъюнктор)	Логическое сложение, дизъюнкция	$x_1 + x_2$	$x_1 + x_2$	0	1	1	1	
		$x_1 \vee x_2$						
Элемент И-НЕ (элемент Шеффера)	Штрих Шеффера, отрицание конъюнкции	$\overline{x_1 \cdot x_2}$	$\overline{x_1 \cdot x_2}$	1	1	1	0	
		$x_1 x_2$						
Элемент ИЛИ-НЕ (элемент Пирса)	Стрелка Пирса, функция Вебба, отрицание дизъюнкции	$\overline{x_1 + x_2}$	$\overline{x_1 + x_2}$	1	0	0	0	
		$x_1 \downarrow x_2$						
Запрет x_2	Запрет	$x_1 \cdot \overline{x_2}$	$x_1 \cdot \overline{x_2}$	0	0	1	0	
Импликация от x_2 к x_1	Импликация	$x_1 + \overline{x_2}$	$x_1 + \overline{x_2}$	1	0	1	1	
Исключающее ИЛИ (неравнозначность, сложение по модулю 2)	Исключающее ИЛИ	$x_1 \oplus x_2$	$x_1 \oplus x_2$	0	1	1	0	
		$\overline{x_1 x_2} + x_1 \overline{x_2}$						
Равнозначность (эквивалентность)	Равнозначность исключающее ИЛИ-НЕ	$x_1 \sim x_2$	$x_1 \sim x_2$	1	0	0	1	
		$x_1 x_2 + \overline{x_1} \overline{x_2}$						

1.3 Содержание отчета

- 1.3.1. Название и цель работы.
- 1.3.2. Передаточная характеристика инвертора ТТЛ.
- 1.3.3. Схемы базовых логических элементов и их таблицы истинности.
- 1.3.4. Основные выводы по работе.

1.4 Контрольные вопросы для самоподготовки

- 1.4.1. Какие операции и тождества алгебры логики Вы знаете?
- 1.4.2. Перечислите логические функции одного и двух аргументов, покажите примеры реализации.
- 1.4.3. Что представляет собой серия цифровых (логических) ИС?
- 1.4.4. Приведите примеры простейших цифровых устройств на основе логических элементов.
- 1.4.5. Какой набор логических элементов называют функционально полным (базовым)?
- 1.4.6. Поясните работу базового логического элемента.
- 1.4.7. Как классифицируются логические элементы (ЛЭ) по своим функциям.
- 1.4.8. Объясните причины перспективности интегральных логических элементов.

2 ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ

Цель работы: изучение схем и функциональных возможностей основных типов триггеров, экспериментальное изучение триггеров и схем управления с их применением.

2.1 Описание исследуемых триггеров и их работы

Лабораторная работа выполняется на универсальном лабораторном стенде, состоящем из панели органов управления, расположенной в верхней части стенда, и сменной панели вид которой приведен на рисунке 2.1. Измерительная аппаратура стенда – светодиод Q и осциллограф. В работе используется накладная панель "11-12". Исследуемые триггерные схемы реализованы на интегральных микросхемах (МС) серии К155.

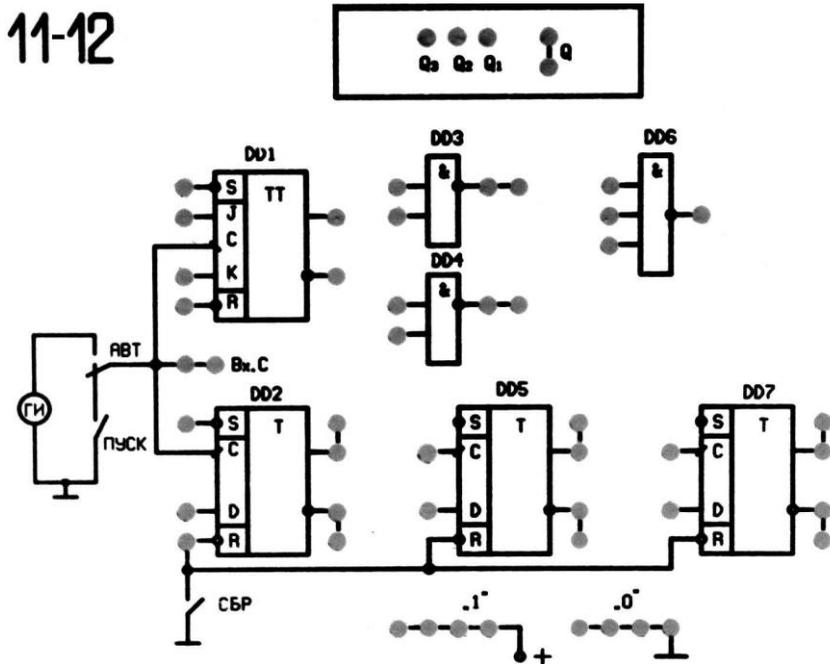


Рисунок 2.1 - Накладная панель стенда

2.2 Порядок выполнения лабораторной работы

2.2.1. Ознакомиться со структурой накладной панели и органами управления стенда. В работе используются кнопки "ПУСК" без фиксации и "АВТ" с фиксацией расположенные на панели управления. На накладной панели "11-12" имеется поле индикаторов "Q1", "Q2", "Q3" и индикатор "Q" с гнездом для подключения с помощью перемычки к внешним выводам МС. Остальное место занимает поле интегральных микросхем. На поле интегральных схем слева расположен генератор импульсов "ГИ". Предусмотрены два режима его работы - ручной и автоматический. В ручном режиме при каждом нажатии кнопки "ПУСК" формируется импульс синхронизации. При нажатии кнопки "АВТ" импульсы синхронизации поступают от генератора "ГИ" непрерывно.

Поле микросхем состоит из JK-триггера DD1, трех D-триггеров DD2, DD5, DD7, двух элементов 2И-НЕ DD3, DD4 и одного элемента 3И-НЕ DD6. В работе используется гнездо "Q" для фиксации состояния выводов триггеров, а также гнезда "0" для подачи низких логических уровней на входы триггеров. Гнезда "1" для подачи высоких логических уровней использовать не обязательно, так как неподключенный вход в ТТЛ-логике воспринимается как логическая "1".

2.2.2. Собрать схему статического RS-триггера на элементах DD3 и DD4. Составить таблицу переключений и проверить функционирование RS-триггера, подавая на входы сигналы с гнезд "0" и используя индикатор "Q".

2.2.3. Исследовать функционирование JK-триггера DD1 в режимах RS- и T-триггеров. Составить таблицу переключений. Подавая на входы J и K различные логические уровни при нажатии кнопки "ПУСК" (кнопка "АВТ" отжата) фиксировать состояние прямого выхода триггера, подключенного к индикатору "Q".

Проверить работу установочных инверсных входов, подавая поочередно сигналы $S = 0$ и $R = 0$ и фиксируя состояние прямого и инверсного выхода триггера, по индикатору "Q".

2.2.4. Исследовать работу D-триггера DD2 в соответствие с таблицей переключений. Подавать на вход D уровни "0" и "1" нажимая кнопку "ПУСК" фиксировать состояние прямого выхода триггера, подключенного к индикатору "Q".

Проверить работу установочных входов D-триггера аналогично п. 2.2.3.

2.2.5. Собрать и проверить работу T-триггера на основе JK-триггера DD1. Для этого подать на входы J и K сигнал логической "1". Нажимая кнопку "ПУСК" фиксировать поочередную сме-

ну состояний на выходе Q триггера, подключенного к индикатору "Q".

2.2.6. Собрать и проверить работу Т-триггера на основе D-триггера DD2. Для этого соединить проводником инверсный выход \bar{Q} с D входом, и нажимая кнопку "ПУСК", фиксировать поочередную смену состояний на выходе Q триггера.

Подключить генератор импульсов ко входу триггера нажав кнопку "АВТ". Снять осциллограммы входного и выходного сигналов Т-триггера используя двухлучевой осциллограф.

2.3 Содержание отчета

2.3.1. Наименование и цель работы.

2.3.2. Электрические принципиальные схемы RS-, D-, JK- и Т-триггеров, их таблицы переключений.

2.3.3. Временные диаграммы работы Т-триггеров на выполненных на базе JK- и D-триггеров.

2.3.4. Основные выводы по работе.

2.4 Контрольные вопросы для самоподготовки

2.4.1. Что называется триггером, назначение триггеров.

2.4.2. Классификация и основные типы триггеров.

2.4.3. Методы управления и принцип работы триггеров основных типов.

2.4.4. Логические функции и таблицы истинности триггеров.

2.4.5. Функциональные особенности JK- триггера.

2.4.6. Что такое двухступенчатые триггеры.

2.4.7. Что такое динамические триггеры.

2.4.8. Примеры обозначений различных типов триггеров в документации.

3 ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ КОМБИНАЦИОННЫХ СХЕМ

Цель работы: изучение структуры и принципов построения функциональных логических узлов комбинационного типа и исследование их характеристик.

3.1 Описание исследуемой схемы и органов управления

Лабораторная работа выполняется на универсальном лабораторном стенде, состоящем из панели органов управления, расположенной в верхней части стенда, и сменной панели вид которой приведен на рисунке 3.1. Измерительная аппаратура – светодиод "У" и цифровой мультиметр. В работе используется накладная панель "9-10". Исследуемые логические схемы реализованы на интегральных микросхемах (МС) серии К155.

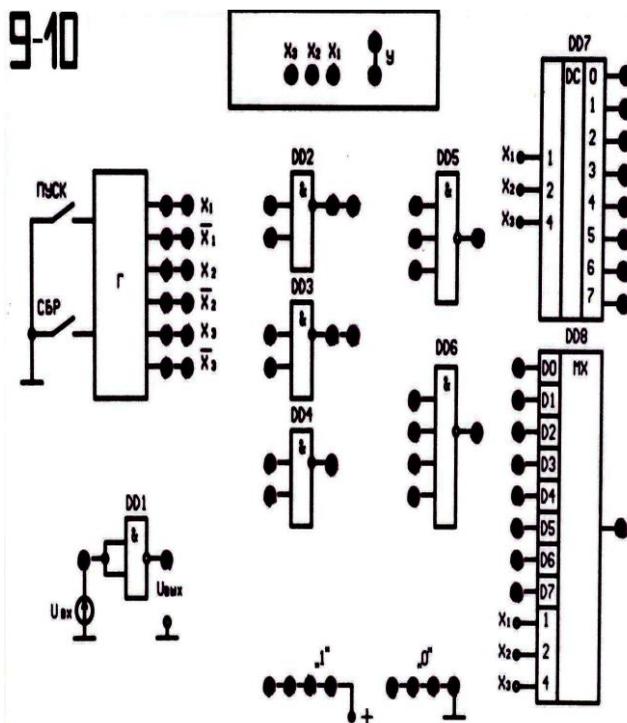


Рисунок 3.1 - Накладная панель стенда

Комбинационными называются логические устройства, выходные сигналы которых однозначно определяются комбинацией входных сигналов в тот же момент времени. Они используются в информационно-измерительных системах и ЭВМ, в системах автоматического управления, в устройствах промышленной автоматики и т.п.

Построение комбинационного логического устройства осуществляется следующим образом. По требуемому алгоритму работы составляются таблица истинности и соответствующее ей логическое уравнение. Это уравнение минимизируется по правилам алгебры логики с целью упрощения и затем строится логическая схема на базе логических элементов (ЛЭ) И-НЕ, ИЛИ-НЕ. Промышленность изготавливает наиболее часто встречающиеся комбинационные логические схемы (КЛС) в виде интегральных микросхем. Примерами КЛС являются шифраторы, дешифраторы, кодопреобразователи, устройства сравнения (компараторы), мультиплексоры, демультиплексоры, сумматоры, арифметико-логические устройства и др.

В работе изучается работа дешифратора двоичного кода в код «1 из N» и мультиплексора «8 в 1».

Дешифратор (декодер) двоичного кода в код «1 из N» представляет собой комбинационное устройство, в котором при каждой комбинации входных переменных X_i формируется сигнал высокого или низкого уровня только на одном выходе Q_j . Дешифратор называется полным, если число выходов n равно числу возможных наборов сигналов на m входах, т.е. $n=2^m$. Неполный дешифратор имеет меньшее число выходов. Дешифратор может иметь стробирующий (управляющий) вход. Сигнал на этом входе разрешает или запрещает выполнение операции дешифрования.

Исследуемая ИМС DD7 K155ИД4 (см. рисунок 3.1) представляет собой сдвоенный дешифратор - демультиплексор 2×4 на базе которой выполнен исследуемый дешифратор.

Мультиплексор (управляемый кодом переключатель) предназначен для коммутации одного из m входов на выход. Входы мультиплексора (m - информационных и k - управляющих) находятся в следующем соответствии: $m=2^k$. Выход обычно один, он может быть прямым или инверсным.

В стенде используется микросхема DD8 K155КП5 представляющая собой восьмиканальный инвертирующий мультиплексор с адресным селектором без стробирования. Он имеет 8 информационных входов $D_0... D_7$, 3 адресных входа $X_0...X_2$ и выход Q .

Ознакомиться со структурой накладной панели и органами управления стенда. В работе используются кнопки "СБР" и "ПУСК", расположенные на панели управления. На накладной панели "9-10" имеется поле индикаторов "X1", "X2", "X3" и индикатор "Y" с гнездом для подключения с помощью переключки к внешним выводам МС. Остальное место занимает поле интегральных микросхем. Поле используемых микросхем состоит из дешифратора DD7 и мультиплексора DD8. В работе используется гнездо "Y" для фиксации состояния выводов элементов, а также гнезда "0" для подачи низких логических уровней на входы МС. Гнезда "1" для подачи высоких логических уровней использовать не обязательно, так как неподключенный вход в ТТЛ-логике воспринимается как логическая "1".

На поле управления слева расположен генератор Г входных переменных X1, X2, X3 и их инверсных значений. При нажатии кнопки "СБР" устанавливаются значения "0" для всех переменных. При нажатии кнопки "ПУСК" происходит поочередная смена набора входных переменных, индикация которых осуществляется с помощью индикаторов X1, X2, X3.

3.2 Порядок выполнения лабораторной работы

3.2.1. Ознакомиться со структурой накладной панели и органами управления стенда.

3.2.2. Исследование дешифратора.

В данной работе исследуется полный дешифратор DD7 на три входа и восемь выходов. Выходы дешифратора инверсные, т.е. при подаче на входы определенного двоичного кода на одном из выходов появляется низкий уровень "0", на остальных выходах будут высокие уровни "1".

3.2.3. Исследовать работу дешифратора и составить по результатам исследований его таблицу истинности. Для этого нажать кнопку "СБР". С помощью соединительного проводника, подключая индикатор "Y" к выходам дешифратора и, нажимая кнопку "ПУСК", зафиксировать по индикаторам состояние входов X3, X2, X1 и выхода дешифратора Q. Построить временные диаграммы работы дешифратора по тактам.

3.2.4. Исследовать работу дешифратора, в режиме генератора логической функции заданной таблицей истинности по заданию преподавателя (таблица 3.1). Для этого используйте логические элементы макета DD2 - DD6.

Таблица 3.1. Таблица истинности для реализации генератора логической функции.

m	Входы			Q (задается преподавателем)
	X1	X2	X3	
0	0	0	0	*
1	1	0	0	*
2	0	1	0	*
3	1	1	0	*
4	0	0	1	*
5	1	0	1	*
6	0	1	1	*
7	1	1	1	*

3.2.5. Исследование мультиплексора. Исследуется мультиплексор на три адресных входа и восемь информационных входов D0 – D7. Адресные входы мультиплексора подключены ко входам X1, X2, X3 генератора переменных Г. При выполнении данной работы используются органы управления описанные выше. Работа микросхемы по тактам осуществляется в ручном режиме при нажатии кнопки "ПУСК". Учитывая, что для серии ТТЛ состояние свободных входов эквивалентно подаче на них высокого уровня "1", то для свободных входов D0 - D7 мультиплексора это также равносильно подаче на них "1". Поэтому следует поочередно подавать низкий уровень с гнезда "0" на информационные входы и , нажимая кнопку "ПУСК" фиксировать по индикаторам состояния входов X3, X2, X1 и выхода Q мультиплексора.

3.2.6. Исследовать работу мультиплексора в качестве преобразователя параллельного кода в последовательный.

Установить по указанию преподавателя 8 - разрядный двоичный код на входах D0 - D7, используя гнезда "0" и соединительные проводники. Нажать кнопку "СБР". Нажимая кнопку "ПУСК" зафиксировать последовательное прохождение на выход мультиплексора 8-ми разрядного кода при смене состояний на входах от 000 до 111. Построить временные диаграммы работы мультиплексора по тактам.

3.4 Контрольные вопросы для самоподготовки

3.4.1. Наименование и цель работы.

3.4.2. Исследуемые функциональные электрические схемы, таблицы истинности, логические структурные уравнения, временные диаграммы работы дешифратора и мультиплексора по тактам.

3.4.3. Выводы по работе.

3.5 Контрольные вопросы для самоподготовки

3.5.1. Что называют функциональным комбинационным узлом.

3.5.2. Дешифратор, его назначение, структура и принцип работы.

3.5.3. Мультиплексор, его назначение, структура и принцип работы.

3.5.4. Дешифратор и мультиплексор в режиме реализации заданной логической функции.

3.5.5. Оцените число информационных входов мультиплексора, если в качестве управляющего используется четырехразрядный код.

3.5.6. Оцените число возможных выходов дешифратора, если для его реализации используются элементы 3И - НЕ.

3.5.7. Методы повышения разрядности дешифраторов.

3.5.8. Особенности дешифратора К155ИД4 и мультиплексора К155КП5.

4 ЦИФРОВАЯ ЭЛЕКТРОНИКА. ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ

Цель работы: изучение принципов построения и работы счетчиков различных типов.

4.1 Описание исследуемой схемы и органов управления

Лабораторная работа выполняется на универсальном лабораторном стенде, состоящем из панели органов управления, расположенной в верхней части стенда, и сменной панели вид которой приведен на рисунке 4.1. Измерительная аппаратура – светодиоды Q, Q1, Q2, Q3 и осциллограф. В работе используется накладная панель "11-12". Исследуемые счетчики реализуются на интегральных микросхемах (МС) серии K155 элементы DD2, DD5, DD7 представляющих собой D-триггеры.

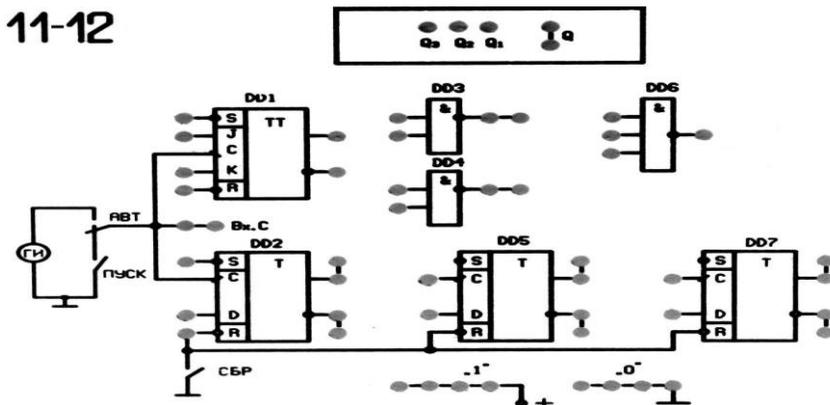


Рисунок 4.1 - Накладная панель стенда

Счетчик – это последовательностное устройство, которое может иметь не более чем 2^n внутренних состояний, где n - число триггеров, входящих в состав счетчика. Счетчики используются для подсчета числа двоичных импульсов. В ЭВМ они применяются для формирования адресов, подсчета количества циклов и т.д.

Основным параметром счетчика является коэффициент или модуль счета K - это наибольшее число импульсов, которое может быть подсчитано счетчиком и равное максимальному числу внутренних состояний 2^n . В зависимости от модуля счета различают двоичные ($K=2^n$, где n - число триггеров), декадные или десятичные ($K=10^m$, где m - число десятичных разрядов), с произвольным постоянным и с переменным модулем.

По способу изменения выходного кода счетчики делятся на суммирующие, вычитающие и реверсивные. У суммирующего счетчика выходной код увеличивается на единицу для каждого нового состояния, а у вычитающего - уменьшается на единицу. Реверсивный счетчик может работать в обоих режимах.

По способу управления внутренними триггерами счетчики подразделяются на асинхронные (последовательные) и синхронные (параллельные).

В асинхронных счетчиках переключение последующего триггера осуществляется выходным сигналом предыдущего, а входные счетные импульсы приходят на вход только младшего (нулевого) триггера.

4.2 Порядок выполнения лабораторной работы

4.2.1. Ознакомиться со структурой накладной панели и органами управления стенда. В работе используются кнопки "ПУСК" без фиксации и "АВТ" с фиксацией расположенные на панели управления. На накладной панели "11-12" имеется поле индикаторов "Q1", "Q2", "Q3" и индикатор "Q" с гнездом для подключения с помощью переключки к внешним выводам МС. Остальное место занимает поле интегральных микросхем. На поле интегральных схем слева расположен генератор импульсов "ГИ". Предусмотрены два режима его работы - ручной и автоматический. В ручном режиме при каждом нажатии кнопки "ПУСК" формируется импульс синхронизации. При нажатии кнопки "АВТ" импульсы синхронизации поступают от генератора "ГИ" непрерывно.

Поле микросхем, используемых в работе состоит из D-триггеров DD2, DD5, DD7, двух элементов 2И-НЕ и одного элемента 3И-НЕ DD3. В работе используется гнездо "Q" для фиксации состояния выводов триггеров, а также гнезда "0" для подачи низких логических уровней на входы триггеров. Гнезда "1" для подачи высоких логических уровней использовать не обязательно, так как неподключенный вход в ТТЛ-логике воспринимается как логическая "1".

Исследуемые схемы счетчиков собираются из триггеров, прямые выходы которых внутрисхемно подключены к соответствующим светодиодным индикаторам Q3, Q2, Q1. Первый триггер DD2 соответствует младшему разряду счетчика с выходом Q1, а старшему разряду соответствует триггер DD7 с выходом Q3. Для установки триггеров в исходное состояние используется кнопка "СБР" на панели управления.

4.2.2. Исследование двоичного последовательного сумми-

рующего счетчика. Счетчик строится на D-триггерах, включенных по схеме Т-триггера и имеет коэффициент счета 8.

4.2.2.1. Собрать схему суммирующего счетчика на трех D-триггерах стэнда. Для этого проводниками сделать соответствующие схеме рисунок 4.2 соединения.

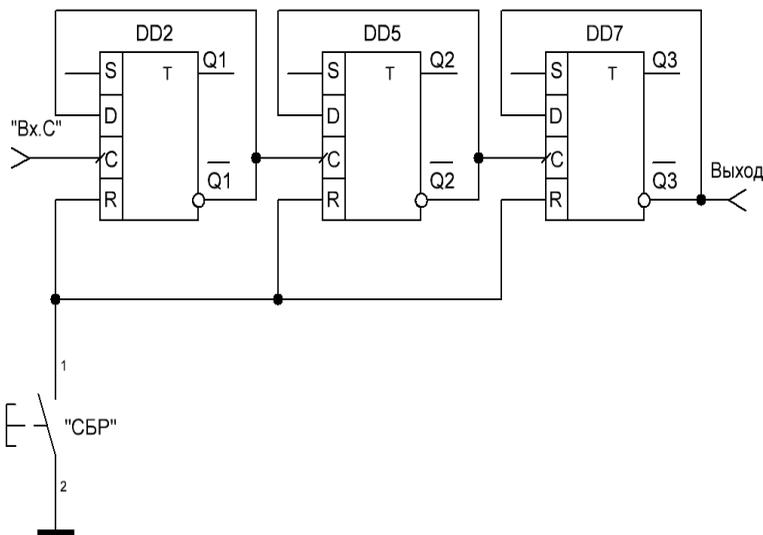


Рисунок 4.2 - Двоичный последовательный суммирующий счетчик на D-триггерах

Нажать кнопку "СБР", установив исходное состояние счетчика 000 (Q3, Q2, Q1). Нажимая кнопку "ПУСК" и считая входные (тактовые) импульсы от первого до восьмого, фиксировать по индикаторам состояние выходов Q3, Q2, Q1. Составить таблицу состояний счетчика и начертить временные диаграммы его работы по тактам.

4.2.2.2. Подключить ко входу счетчика ГИ (кнопка "АВТ") и снять осциллограммы импульсов на входе счетчика и на прямых выходах триггеров, используя для просмотра осциллограф. Для этого следует подключить щуп осциллографа первого канала к гнезду "Вх. С", а щупом второго канала наблюдать импульсные последовательности на выходах триггеров Q3, Q2, Q1. Для устойчивой синхронизации при установке на осциллографе временных диаграмм следует включить синхронизацию по первому каналу.

4.2.3. Исследование двоичного последовательного вычитающего счетчика. Собрать схему трехразрядного последовательного вычитающего счетчика на D-триггерах (рисунок 4.3).

Нажать кнопку "СБР", установив исходное состояние счетчика 111. Нажимая кнопку "ПУСК" и считая входные импульсы от первого до восьмого, фиксировать по индикаторам состояние выходов Q3, Q2, Q1. Составить таблицу состояний счетчика и построить временные диаграммы его работы.

4.2.4. Исследование недвоичного последовательного счетчика.

4.2.4.1. Для недвоичного последовательного счетчика $K_c \neq 2^n$, где n число триггеров. Рассмотрим, например, трехразрядный счетчик с коэффициентом счета $K_c = 5$, используя схему суммирующего счетчика на T-триггерах. Один из способов реализации недвоичного счетчика состоит в использовании входов R, - сброса триггеров, т.е. счет начинается с нуля и заканчивается числом $(K_c - 1)$.

Например, при $K_c = 5$, состояние выходов Q3, Q2, Q1 меняется последовательно 000–001–010–011–100. При появлении кодовой комбинации 101, осуществляете принудительный сброс триггеров счетчика в ноль, и далее счет повторяется.

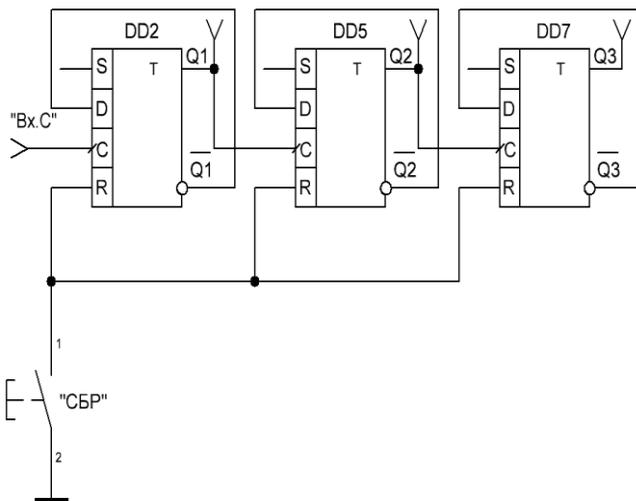


Рисунок 4.3 - Двоичный последовательный вычитающий счетчик на D-триггерах

Учитывая, что входы R инверсные, следует на их входы подать через элемент ЗИ - НЕ (DD6) сигналы с выходов триггеров Q3, Q2, Q1, соответствующие коду 101.

Вычертить схему двоичного счетчика с заданным коэффициентом счета.

4.2.4.2. Собрать суммирующий двоичный счетчик в соответствии с рисунком 4.4, и подключить входы элемента ЗИ - НЕ к выходам триггеров, соответствующий кодовой комбинации заданного коэффициента счета Kс. Выход элемента ЗИ - НЕ подключить к гнезду R сброса триггеров в ноль, нажать кнопку "СБР", установив исходное состояние счетчика 000. Нажимая кнопку "ПУСК" и считая входные (тактовые) импульсы, фиксировать по индикаторам состояния выходов Q3, Q2, Q1.

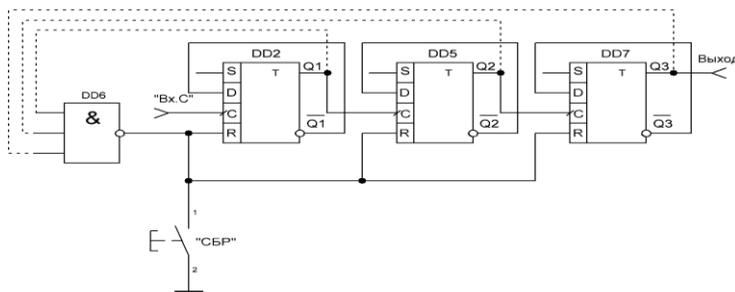


Рисунок 4.4 - Двоичный последовательный суммирующий счетчик на D –триггерах

Составить таблицу состояний счетчика и используя осциллограф построить временные диаграммы его работы по тактам.

4.4 Содержание отчета

- 4.4.1. Наименование и цель работы.
- 4.4.2. Исследуемые функциональные электрические схемы счетчиков, таблицы состояний, временные диаграммы.
- 4.4.3. Выводы по работе.

4.5 Контрольные вопросы

- 4.5.1. Что называется, счетчиком, назначение счетчиков?
- 4.5.2. Классификация и основные типы счетчиков.
- 4.5.3. Схемотехнические особенности и принцип работы



счетчиков основных типов.

4.5.4. Таблицы состояний и временные диаграммы счетчиков.

5 МИКРОПРОЦЕССОРЫ. ИССЛЕДОВАНИЕ МИКРОПРОЦЕССОРНОЙ СИСТЕМЫ МИНИМАЛЬНОЙ КОНФИГУРАЦИИ

Цель работы: ознакомление с временными диаграммами работы микропроцессора КР580ВМ80А, изучение процедур записи и чтения информации в запоминающее устройство (память).

5.1 Описание исследуемой схемы и органов управления

В данной работе все исследования проводятся на универсальном лабораторном стенде с накладной панелью "14". Упрощенная структурная схема микропроцессорной системы приведена на рисунке 5.1.

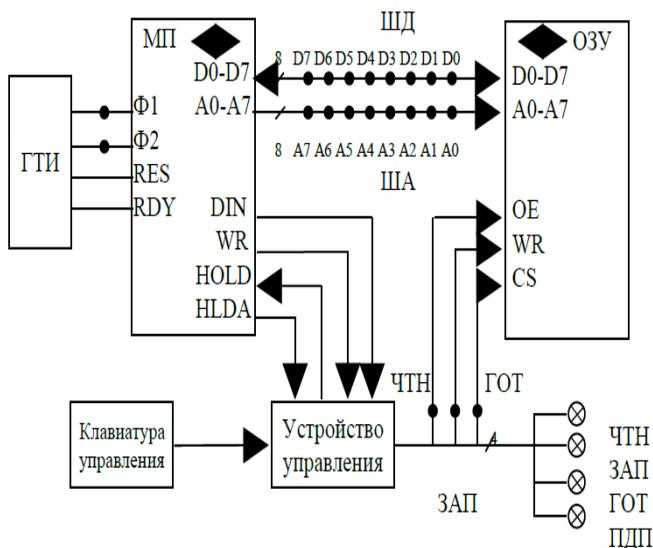


Рисунок 5.1 – Структурная схема микропроцессорной системы минимальной конфигурации

Схема содержит микропроцессор (МП), оперативное запоминающее устройство (ОЗУ) объемом 256 8-разрядных слов, генератор тактовых импульсов (ГТИ) и устройство управления (УУ), включающее схему прямого доступа к памяти (ПДП), при работе с клавиатурой управления. На накладную панель, для снятия циклограмм обмена, выведены контрольные гнезда "D7 - D0" шины

Микропроцессорная техника

данных ШД, гнезда "А7 - А0" шины адреса ША, гнезда "Ф1" и "Ф2" генератора ГТИ, гнезда "ЧТН", "ЗАП", "АДР", а также светодиодные индикаторы состояния микропроцессора "ЧТН", "ЗАП", "АДР" и "ПДП".

Панель управления содержит клавиатуру из восьми кнопок "P7 - P0" для ввода кода адреса и кода данных, светодиодную индикацию шины адреса ША и шины данных ШД, а также девять кнопок для задания команд.

Для осциллографирования циклограмм обмена микропроцессора необходимо набирать тестовые программы в машинных кодах и записывать их в память системы.

Ввод программы осуществляется в режиме ПДП. Для этого перед включением питания необходимо нажать кнопку "ПДП" на панели управления. После включения питания необходимо при отжатых кнопках "P7 - P0" нажать кнопку "АДР". При этом индикаторы шины адреса должны быть погашены, что соответствует нулевому коду адреса, с которого начинается ввод программы. Ввод производится в шестнадцатеричном коде кнопками "P7 - P0" панели управления. При этом шестнадцатеричная цифра набирается с помощью четырех кнопок в соответствии с ее двоичным эквивалентом (таблица 5.1).

Нажатое состояние кнопок "P7 - P0" соответствует логической "1", отжатое - логическому "0". Разряды 0...3 двоичного числа составляют младшую тетраду (кнопки "P0" - "P3"), соответствующую младшей шестнадцатеричной цифре, разряды 4...7 (кнопки "P4" - "P7") - старшую тетраду, т.е. старшую шестнадцатеричную цифру. Команды микропроцессора KP580BM80A /1/, используемые в данной работе, даны в шестнадцатеричном коде. Следует иметь в виду, что ввод цифровых данных (констант) должен производиться также в шестнадцатеричном коде. Для перевода десятичных чисел в шестнадцатеричные можно воспользоваться таблицей 5.1. Например, для ввода, команды HLT - "Останов", двоичный код которой 01110110, а шестнадцатеричный 76, необходимо нажать кнопки "P6", "P5", "P4", кнопка "P7" должна быть отжата, (старшая шестнадцатеричная цифра 7); затем нажать кнопки "P2" и "P1", кнопки "P3" и "P0" должны быть отжаты (шестнадцатеричная младшая цифра 6).

Микропроцессорная техника

Таблица 5.1 – Таблица взаимного соответствия различных кодов

Десятичный код	Двоичный код	Шестнадцатеричный код	Десятичный код	Двоичный код	Шестнадцатеричный код
0	0000	0	8	1000	8
1	0001	1	9	1001	9
2	0010	2	10	1010	A
3	0011	3	11	1011	B
4	0100	4	12	1100	C
5	0101	5	13	1101	D
6	0110	6	14	1110	E
7	0111	7	15	1111	F

Микропроцессор КР580ВМ80А допускает работу с десятичными числами с использованием команды десятичной коррекции DAA. В этом случае цифровая информация вводится в двоично-десятичном коде, при этом десятичные цифры 0...9 вводятся как их двоичные эквиваленты из таблицы 5.1.

После того как индикаторы шины адреса (ША) покажут код адреса, по которому необходимо записать набранные кнопками "P7 - P0" данные, следует нажать кнопку "ЗАП", после чего на индикаторах шины данных (ШД) появятся эти записанные данные. Для чтения данных из ячейки с адресом, индицируемым на индикаторах ША, необходимо нажать кнопку "ЧТН", после чего на индикаторах ШД появятся читаемые данные.

Для последовательного ввода тестовой программы следует нажать кнопку "ИНКР". При этом адрес будет автоматически инкрементироваться (увеличиваться на 1) после каждого нажатия кнопки "ЧТН" или "ЗАП", подготавливая тем самым адрес ячейки памяти для записи следующего байта.

Пуск и выполнение программы осуществляется при нажатии кнопки "СБР" (кнопка "ГДП" должна быть отжата). Для выполнения программы в пошаговом режиме следует нажать кнопку "ШАГ". При этом микропроцессор каждый раз останавливается после выполнения одного машинного цикла текущей команды.

После этого необходимо проверить соответствие состояния индикации шин адреса, данных, сигналов "ЧТН", "ЗАП", "ГОТ" выполняемому циклу. Затем для выполнения следующего цикла необходимо нажать кнопку "ПУСК". Для выполнения программы в автоматическом режиме кнопка "ШАГ" должна быть отжата. Для повторного выполнения программы с нулевого адреса необходимо нажать кнопку "СБР".

5.2 Порядок выполнения лабораторной работы

5.2.1. Ознакомиться с содержанием лабораторной работы и оборудованием для ее выполнения.

5.2.2. Изучить особенности схемотехнического решения исследуемой схемы и систему команд микропроцессора КР580ВМ80А /1/.

5.2.3. Снять циклограммы обмена микропроцессора и ОЗУ в режимах "Чтение" и "Запись". При выполнении команд обмена информацией микропроцессор КР580ВМ80А выполняет их за несколько машинных циклов. Количество циклов в команде может быть от одного до пяти.

Для снятия циклограмм обмена необходимо отжать кнопки коммутатора выходных сигналов и использовать двухлучевой осциллограф, подключенный к гнездам "Y1(I)" и "Y3(II)" панели управления.

Далее выполнить следующее.

- Ввести в память программу в соответствии с таблицей 5.2.
- Запустить программу при отжатой кнопке "ИНКР". Кнопка "СИНХР" должна быть нажатой. На гнездо "Y1(I)" (канал 1 осциллографа) подать сигнал "Ф1". Гнездо "Y3(II)" (канал 2) - подключить поочередно к следующим сигналам, снимаемым с гнезд накладной панели: "Ф2", "A7", "A6", "A5", "A4", "A3", "A2", "A1", "A0", "D7", "D6", "D5", "D4", "D3", "D2", "D1", "D0", "ЧТН", "ГОТ". Все осциллографируемые сигналы (включая "Ф1") свести во временные диаграммы цикла "Чтение".

- Ввести в память программу в соответствии с таблицей 3.
- Запустить программу при отжатых кнопках "ИНКР" и "СИНХР". Осциллографировать следующие сигналы: "A7...A0", "D7...D0", "ЗАП", "ГОТ" также как ранее и свести во временные диаграммы цикла "Запись".

Микропроцессорная техника

5.2.4. Оформить протокол и ознакомиться с контрольными вопросами.

Таблица 5.2 – Тестовая программа для организации цикла "Чтение"

Адрес	Данные	Комментарии
00	21	Загрузка пары регистров H и L числом 0003
01	03	
02	00	
03	E9	Содержимое (H,L) записать в счетчик команд

Таблица 5.3 – Тестовая программа для организации цикла "Запись"

Адрес	Данные	Комментарии
00	01	Загрузка пары регистров B и C числом 000A
01	0A	
02	00	
03	21	Загрузка пары регистров H и L числом 0008
04	08	
05	00	
06	3E	Прием в аккумулятор числа 71
07	71	
08	02	Запись содержимого аккумулятора по адресу 000A
09	E9	
		Запись содержимого по адресу в (H,L) в счетчик команд

5.3 Содержание отчета

- 5.3.1. Название и цель работы.
- 5.3.2. Структурная схема - рисунок 5.1.
- 5.3.3. Временные диаграммы обмена микропроцессора в режимах "Чтение" и "Запись".
- 5.3.4. Основные выводы по работе.

5.4 Контрольные вопросы для самопроверки

- 5.4.1. Что подразумевают под микропроцессорной системой минимальной конфигурации?
- 5.4.2. Перечислите основные режимы работы микропроцессора KP580BM80A.

Микропроцессорная техника

5.4.3. Какие из основных режимов работы микропроцессора реализует устройство управления исследуемой схемой?

5.4.4. Назначение системного генератора КР580ГФ24?

5.4.5. Что отражают временные диаграммы обмена микропроцессора?

5.4.6. Типы памяти микропроцессорной системы?

6 МИКРОПРОЦЕССОРЫ. ИЗУЧЕНИЕ РАБОТЫ ИНТЕРФЕЙСНЫХ БИС МПК КР580ВВ55А В МИКРОПРОЦЕССОРНОЙ СИСТЕМЕ

ЦЕЛЬ РАБОТЫ: Ознакомление с устройством и работой интерфейсных БИС для устройств сопряжения с объектом (УСО), исследование характеристик УСО на универсальном стенде.

6.1 Описание исследуемой схемы и органов управления

Интерфейсные БИС служат для связи управляющих ЭВМ с объектами управления (тиристорными преобразователями, электроприводами и т.д.), которые часто объединяются аббревиатурой УСО.

В данной работе исследуется работа программируемого параллельного интерфейса КР580ВВ55А по обмену информацией с УСО, состоящим из АЦП последовательного приближения, ЦАП и двух буферных регистров КР580ВА86. Все исследования проводятся на универсальном лабораторном стенде с накладной панелью "13". Упрощенная структурная схема сопряжения интерфейса с УСО приведена на рисунок 6.1.

Параллельный программируемый интерфейс ввода-вывода (ППИ) DD3 (КР580ВВ55А) принимает информацию по 8-разрядной шине данных по входам D и в зависимости от управляющих сигналов передает ее на выходы портов А или В. Связь входов D ППИ с АЦП и клавиатурой осуществляется через буферные регистры DD1 и DD2 (КР580ВА86). Выход канала А ППИ DD3 используется для подачи входного кода с клавиатуры через буферный регистр DD2 на вход ЦАП и индикацию. Выход канала В ППИ используется для индикации 8-разрядного кода АЦП, подаваемого через буферный регистр DD1.

УСО предназначены для преобразования аналоговых сигналов в цифровой код требуемой разрядности, передачи цифрового кода в ЭВМ, приема от ЭВМ кодов управляющих сигналов и передачи их к объектам управления, преобразования цифровых кодов в аналоговые управляющие сигналы.

В общем случае УСО состоит из аналого-цифрового преобразователя (АЦП), цифроаналогового преобразователя (ЦАП), параллельного либо последовательного интерфейса для обмена информацией с ЭВМ, буферных и логических микросхем.

В данном стенде применен АЦП последовательного при-

Микропроцессорная техника

ближения который состоит из цифроаналогового преобразователя (ЦАП), регистра последовательного приближения (РПП), устройства сравнения (УС) и генератора синхроимпульсов (ГИ).

Полное описание назначения и функционирования микросхемы ППИ КР580ВВ55А, буферных регистров КР580ВА86, регистра последовательных приближений К155ИР17 и ЦАП 572ПА1А приводятся в справочной литературе.

На универсальном стенде в данной работе на накладной панели и на панели управления стенда представлены только те органы управления и индикации, которые нужны при проведении исследований.

В схеме АЦП при не нажатой кнопке "АВТ" процесс преобразования прерывается, что можно использовать для индикации полученного результата преобразования.

Буферные регистры DD1 и DD2 (шинные формирователи КР580ВА86) по своему назначению служат для двунаправленной передачи информации по 8-разрядным шинам между входами В и выходами D с возможностью отключения выходов D по сигналу управления CS. В данной работе используется режим прямой передачи информации от входов В к выходам D. Передача информации через буферный регистр разрешается при управляющем сигнале CS=0, который задается кнопкой "CS». При высоком логическом уровне на входе CS буферный регистр отключает выходы D от шины и передачи информации по ней не происходит.

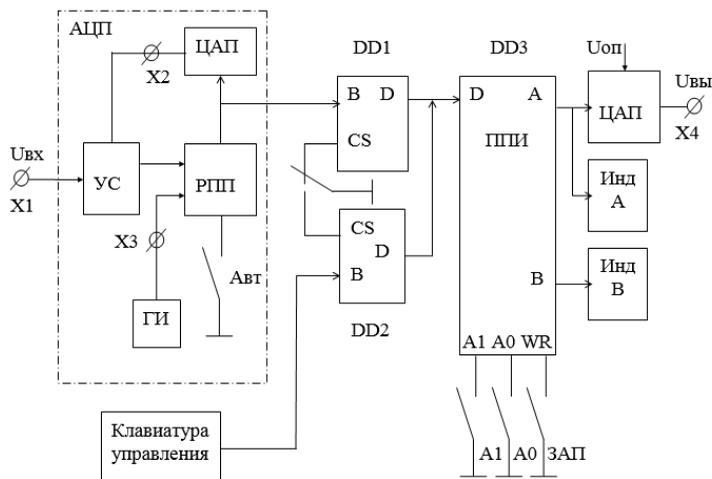


Рисунок 6.1 - Структурная схема сопряжения интерфейса с УСО

Программируемый параллельный интерфейс ввода-вывода КР580ВВ55А имеет на выходе три 8-разрядных порта с запоминанием информации А, В и С. ППИ может работать в трех режимах, отличающихся способами передачи информации. В данной работе используются два порта А и В, а также режим работы "0". ППИ - простой ввод-вывод. Информация от входов D ППИ передается на выходы портов А и В, каждый из которых независимо от другого может использоваться для вывода 8-разрядных данных, с их фиксацией на выходах.

Режим работы порта DD3 задается с помощью управляющего слова, которое записывается в специальный регистр управляющего слова (РУС). В данной работе для программирования режима работы 0 простого ввода-вывода по каналам А или В (в соответствии с функционированием микросхемы КР580ВВ55А) в РУС следует записать 8-разрядное управляющее слово: 1000XXXX, где X - безразличное состояние разрядов (или "0" или "1") принимается как "0".

Для записи управляющего слова в РУС ППИ, а также для настройки на передачу информации через его выходы А и В используются управляющие входы А1, А0 и WR. На этих входах устанавливаются сигналы логического 0 при нажатии кнопок "А1", "А0" и "ЗАП" соответственно.

На панели управления имеется клавиатура из кнопок "P0 - P7", которые позволяют устанавливать 8-разрядные двоичные числа, а также светодиодная индикация состояния каналов А и В порта. Свечение светодиода соответствует логической 1 в данном разряде числа.

6.2 Порядок выполнения лабораторной работы

6.2.1. Ознакомиться с содержанием лабораторной работы и ее оборудованием.

6.2.2. Изучить назначение, принцип работы и схемотехнические особенности каждого цифрового элемента схемы.

6.2.3. Исследовать передачу данных через порт параллельного ввода-вывода (DD3).

Информация в порт вводится с клавиатуры кнопками "P7 - P0" через буферный регистр DD2. Для работы с ППИ надо выполнить следующие операции.

– Записать в РУС порта управляющее слово через буфер DD2. Для этого следует нажать кнопку "CS" и установить на управляющих входах сигналы $A0=1$ и $A1=1$, нажав кнопки "А0" и "А1". С помощью кнопок «P7 - P0» набрать управляющее слово

1000XXXX, где X - безразличные состояния. Затем нажать кнопку "ЗАП", зафиксировав состояние РУС, которое сохраняется в течение всей работы, пока стенд включен.

Примечание: при ошибке в записи управляющего слова следует выключить и снова включить питание стенда, и вновь произвести запись слова в РУС.

– Настроить порт на передачу информации через канал А. Для этого установить на управляющих входах сигналы $A_0=0$ и $A_1=0$ (кнопки "А0" и "А1" отжаты). Установить на кнопках "D7 - P0" заданное преподавателем 8-разрядное слово и, нажав кнопку "ЗАП", зафиксировать состояние индикаторов "ША(А)".

– Настроить порт на передачу информации через канал В. Для этого установить на управляющих входах порта сигналы $A_0=1$, $A_1=0$. Не меняя установленное 8-разрядное слово, набранное переключателями в предыдущем опыте, нажать кнопку "ЗАП" и зафиксировать состояние индикаторов "ША(В)".

6.2.4. Исследовать передачу информации с выхода АЦП по 8-разрядной шине через буфер DD1, далее через порт DD3 на выход канала В для индикации.

– Нажать кнопку "АВТ" установив схему АЦП в рабочий режим преобразования аналогового сигнала в цифровой код, устанавливая различные значения входных напряжений ручкой "Uвх" в диапазоне 1...10 В (напряжение измерять цифровым вольтметром на гнезде X1).

– Снять зависимость выходного кода от входного напряжения АЦП. Передача информации с выхода АЦП осуществляется через буфер DD1 и порт DD3 на индикаторы канала В. Эксперимент проводить в следующем порядке:

- отжать кнопку "CS", подключив выход буфера DD1 ко входу порта DD3;
- установить на адресных входах порта $A_0=1$ и $A_1=0$, подключив канал В для приема информации;
- при измерениях устанавливать значения входных напряжений сигналов ручкой "U вх" от 0 до 10 В через 1 В и фиксировать цифровые значения кодов на выходе АЦП. Для этого следует после установки входного напряжения отжать кнопку "АВТ", нажать кнопку "ЗАП" и зафиксировать значение кода по индикаторам "ШД(В)". Последующие измерения начинать с нажатия кнопки "АВТ", переводящей АЦП в режим преобразования.

6.2.5. Исследовать передачу информации с клавиатуры от кнопок "P7 - P0" через буфер DD2 и порт DD3 по каналу А.

– Настроить порт DD3 на передачу данных через канал А,

установив на его адресных входах $A0=0$ и $A1=0$ (кнопки - "A0" и "A1" отжаты). Настроить буфер DD2 на передачу данных от клавиатуры, установив на управляющем входе $CS=0$ (нажать кнопку "CS").

– Снять зависимость выходного напряжения ЦАП от величины входного 8-разрядного кода. Выходное напряжение измерять цифровым вольтметром на гнезде X4. Входной код устанавливается кнопками "P7 - P0" от 00000000 до 11111111, увеличивая на 1 каждый старший по порядку разряд в слове. После каждой установки кода нажимать кнопку "ЗАП" и фиксировать значение кода по индикаторам "ША(A)" и показания цифрового вольтметра.

6.2.6. Оформить протокол и ознакомиться с контрольными вопросами.

6.3 Содержание отчета

6.3.1. Название и цель работы.

6.3.2. Структурная схема рис.1.

6.3.3. Графики зависимостей $N=f(U_{вх})$ и $U_{вых}=f(N)$, где N - значение числового кода.

6.3.4. Основные выводы по работе.

6.4 Контрольные вопросы для самоподготовки

6.4.1. Назначение и функции БИС КР580ВВ55А?

6.4.2. Какие входы и выходы порта К580ВВ55А не используются в данной работе?

6.4.3. Как изменяется направление передачи информации в шинных формирователях КР580ВА86?

6.4.4. Каким образом задается режим работы порта К580ВВ55А?

6.4.5. Идентичны ли максимальные токовые нагрузки входов - выходов буферов?

6.4.6. Возможна ли передача информации в порте К580ВВ55А в обратном направлении?

СПИСОК ЛИТЕРАТУРЫ

1. Титце Ульрих, Шенк Кристоф. Полупроводниковая схемотехника. 12-е изд. (комплект из 2 книг): Пер. с нем. – М.: Додэка XXI, 2015. – 1784 с.: ил.
2. Хоровиц Пауль., Хилл Уинфилд. Искусство схемотехники. 7-е изд. Пер. с англ. – М.: Бином, 2009 г. – 704 с.: ил.
3. Гусев В.Г. Гусев Ю.М. Электроника и микропроцессорная техника: Учеб. для вузов, 6-е изд., стереотипное. – М.: КноРус., 2016. – 798 с.: ил.
4. Токхайм Р. Микропроцессоры: Курс и упражнения. Пер. с англ., под ред. В.Н. Грасевича. М.: Энергоатомиздат, 1988. – 336 с.: ил.
5. Микропроцессоры и микропроцессорные комплекты интегральных микросхем / Под ред. В.А. Шахнова: В 2-томах. - М.: Радио и связь, 1986.
6. Микропроцессоры / Под ред. Л.Н. Преснухина: В 3-томах. Том 3: Средства отладки, лабораторный практикум и задачник. М.: Высшая шк., 1986. – 351 с. :ил.
7. Кофрон Дж. Технические средства микропроцессорных систем. - М.: Мир, 1983. – 344 с. :ил.
8. Федорков Б.Г., Телец В.А. Микросхемы ЦАП и АЦП: функционирование, параметры, применение. М.: Энергоиздат, 1990. – 320 с. :ил.
9. Цифровые и аналоговые интегральные микросхемы: Справочник / С. В. Якубовский, Л. И. Ниссельсон, В. И. Кулешова и др.; Под ред С. В. Якубовского. – М.: Радио и связь, 1990. – 496 с.: ил.
10. Проектирование микропроцессорной электронно-вычислительной аппаратуры: Артюхов, А.А. Будняк, В.Ю. Лапшин и др. - Киев: Техника, 1988. – 263 с.